

**T.C.
YILDIZ TEKNİK ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ**

**ALTERNATİF ENERJİ SİSTEMLERİNDE KULLANILAN
ÇOK SEVİYELİ EVİRİCİLERİN İNCELENMESİ**

ANIL ESKİN

**YÜKSEK LİSANS TEZİ
ELEKTRİK MÜHENDİSLİĞİ ANABİLİM DALI
ELEKTRİK MAKİNELERİ VE GÜÇ ELEKTRONİĞİ PROGRAMI**

**DANIŞMAN
YRD. DOÇ. DR. İSMAİL AKSOY**

İSTANBUL, 2012

ÖNSÖZ

Çok Seviyeli Eviriciler ile ilgili çalışmalar 20 yılı aşkın devam ediyor. Yüksek güçte ve diğer eviricilere kıyasla oldukça az harmonik bozunumlara sahip olması nedeniyle hızla yayılmakta ve kullanım alanları artmaktadır. Ben bu tezimde alternatif enerji sistemlerinde de tercih edilen çok seviyeli eviricileri tanıtmak ve bir topolojisini simülasyonda ortamında çalıştırıp avantajlarını göstermeyi amaçladım.

Bu çalışmamda bana çok yardımcı olan değerli hocam Yrd. Doç. Dr. İsmail AKSOY'a ve manevi destekleriyle yanımda olan annem Gönül ESKİN , babam Saim Emre ESKİN ve kardeşim Işıl ESKİN'e teşekkürlerimi bir borç bilirim.

Haziran, 2012

Anıl ESKİN

İÇİNDEKİLER

Sayfa

SİMGE LİSTESİ	vii
KISALTMA LİSTESİ	viii
ŞEKİL LİSTESİ.....	ix
ÇİZELGE LİSTESİ.....	xii
ÖZET.....	xiii
ABSTRACT	xiv
BÖLÜM 1	
GİRİŞ.....	1
1.1 Literatür Özeti	1
1.2 Tezin Amacı	2
1.3 Hipotez	2
BÖLÜM 2	
EVİRİCİLER	3
2.1 Gerilim Kaynaklı Eviriciler	4
2.1.1 Tek Fazlı İki Seviyeli Gerilim Kaynaklı Evirici	5
2.1.2 Tek Fazlı İki Seviyeli Gerilim Kaynaklı Evirici	6
2.2 Akım Kaynaklı Eviriciler	7
2.3 Eviricilerde Kullanılan Anahtarlama Elemanları	7
BÖLÜM 3	
ÇOK SEVİYELİ EVİRİCİLER.....	8
3.1 Çok Seviyeli Eviricilerin Genel Yapısı.....	9
3.2 Çok Seviyeli Eviricilerin Avantajları ve Dezavantajları	11
BÖLÜM 4	
ÇOK SEVİYELİ EVİRİCİLERİN ÇEŞİTLERİ	12
4.1 Diyot Kenetlemeli Çok Seviyeli Eviriciler.....	13
4.1.1 Diyot Kenetlemeli Çok Seviyeli Eviricinin Yapısı	13
4.1.2 Diyot Kenetlemeli Çok Seviyeli Eviricinin Avantajları ve Dezavantajları	16
4.1.2.1 Diyot Kenetlemeli Çok Seviyeli Eviricinin Avantajları.....	16

4.1.2.2	Diyot Kenetlemeli Çok Seviyeli Eviricinin Dezavantajları	16
4.2	Kapasitör Kenetlemeli Çok Seviyeli Eviriciler	16
4.2.1	Kapasitör Kenetlemeli Çok Seviyeli Eviricinin Yapısı	16
4.2.2	Kapasitör Kenetlemeli Çok Seviyeli Eviricinin Avantajları ve Dezavantajları	18
4.2.2.1	Kapasitör Kenetlemeli Çok Seviyeli Eviricinin Avantajları	18
4.2.2.2	Kapasitör Kenetlemeli Çok Seviyeli Eviricinin Dezavantajları	18
4.3	Kaskat Çok Seviyeli Eviriciler	19
4.3.1	Kaskat Çok Seviyeli Eviricilerin Yapısı	19
4.3.2	Kaskat Çok Seviyeli Eviricinin Avantajları ve Dezavantajları.....	21
4.3.2.1	Kaskat Kenetlemeli Çok Seviyeli Eviricinin Avantajları.....	21
4.3.2.2	Kaskat Kenetlemeli Çok Seviyeli Eviricinin Dezavantajları	22

BÖLÜM 5

UZAY VEKTÖR PWM TEKNIĞİ.....	23
5.1 Evirici Çıkış Gerilimi Kontrol Teknikleri	23
5.2 Darbe Genişlik Modülasyonu (PWM)	25
5.3 Uzay Vektör PWM.....	28
5.3.1 İki Seviyeli Üç Fazlı Uzay Vektör PWM	28
5.3.1.1 V_d, V_q, V_{ref} ve α açısının belirlenmesi	32
5.3.1.2 Anahtarlama Sürelerinin (T_1, T_2, T_0) Belirlenmesi	33
5.3.1.3 Anahtarların Anahtarlama Sıralarının Belirlenmesi	34
5.3.2 İki Seviyeli Tek Fazlı Uzay Vektör PWM	35
5.3.2.1 Anahtarlama Vektörlerinin Belirlenmesi.....	36
5.3.2.2 Anahtarlama Bölgelerinin Belirlenmesi	37
5.3.2.3 Anahtarlama Sürelerinin Hesaplanması.....	39
5.3.3 Üç Seviyeli Üç Fazlı Uzay Vektör PWM	39
5.3.3.1 Anahtarlama Vektörlerinin Belirlenmesi.....	42
5.3.3.2 Anahtarlama Bölgelerinin Belirlenmesi	42
5.3.3.3 Anahtarlama Sürelerinin Hesaplanması.....	43
5.3.3.4 Anahtarlama Sürelerinin Hesaplanması.....	46
5.4 İki Seviyeli Üç Fazlı Tam Köprü Bir Eviricinin SPWM ile SVPWM Simülasyon Sonuçları	61

BÖLÜM 6

ÜÇ SEVİYELİ İZOLELİ KASKAT BAĞLI ÇSE TOPOLOJİSİNİN SİMÜLASYONDA GÖSTERİMİ		68
6.1	3 Seviyeli Kaskat Bağlı Eviricinin Simulink Modeli	68
6.2	İki Seviyeli ile Üç Seviyeli SVPWM Tekniğinin Karşılaştırılması	74

BÖLÜM 7

SONUÇ.....	78
KAYNAKLAR.....	80
ÖZGEÇMİŞ.....	83

SİMGE LİSTESİ

f_0	Çıkış frekansı
f_s	Anahtarlama frekansı
n	Çok Seviyeli Eviricilerde Seviye Sayısı
m	Modülasyon İndeksi

KISALTMA LİSTESİ

VSI	Voltage Source Inverter – Gerilim Kaynaklı Evirici
CSI	Current Source Inverter – Akım Kaynaklı Evirici
IEEE	Institute of Electrical and Electronics Engineers
HD	Harmonic Distortion
THD	Total Harmonic Distortion
FC	Flying Capacitor
CHB	Cascaded H-bridge
MLC	Multilevel Converter
HVDC	High Voltage Direct Current
DCC	Diode-clamped Converter
LCI	Load-commutated Inverter
IGCT	Integrated gate-commutated thyristor
IGBT	Insulated gate bipolar transistor
FACTS	Flexible ac transmission systems
PWM	Pulse Width Modulation (DGM)
DGM	Darbe Genişlik Modülasyonu
SVPWM	Uzay Vektör PWM
SHE-PWM	Harmonik Eliminasyonlu PWM
THIPWM	Üçüncü Harmonik İlaveli PWM
HIPWM	Harmonik İlaveli PWM
MSPWM	Değiştirilmiş Sinüsoidal PWM

ŞEKİL LİSTESİ

	Sayfa
Şekil 2. 1	Yarım köprü evirici devresi..... 5
Şekil 2. 2	Yarım köprü evirici devresi çıkış dalga formu 5
Şekil 2. 3	Tam köprü evirici devre şeması 6
Şekil 2. 4	Tam köprü evirici devresi çıkış dalga formu 6
Şekil 3.1	Üç seviyeli (a) ve beş seviyeli (b) bir eviricinin tek faz bacağı..... 10
Şekil 4.1	Üç seviyeli diyot kenetlemeli eviricinin tek fazı için devre şeması 14
Şekil 4.2	Üç fazlı üç seviyeli diyot kenetlemeli evirici..... 15
Şekil 4.3	Üç seviyeli kapasitör kenetlemeli eviricinin tek faz devre şeması..... 17
Şekil 4.4	Tek fazlı üç seviyeli kaskat evirici devre yapısı..... 20
Şekil 4.5	Tek fazlı 5 seviyeli kaskat evirici devre yapısı 20
Şekil 5.1	Evirici DC giriş geriliminin kontrol edilmesi..... 24
Şekil 5.2	Evirici AC çıkış geriliminin kontrol edilmesi 24
Şekil 5.3	Evirici anahtarlarının PWM ile kontrolü..... 25
Şekil 5.4	Kare dalga PWM..... 26
Şekil 5.5	Sinüsoidal PWM 26
Şekil 5.6	a) Doğal örneklemeli ve b) düzenli örneklemeli sinüsoidal PWM 28
Şekil 5.7	Üç fazlı gerilim beslemeli PWM evirici..... 29
Şekil 5.8	abc ve dq referans düzlemleri..... 30
Şekil 5.9	Anahtarlama vektörleri ve anahtarlama bölgeleri..... 32
Şekil 5.10	Gerilim uzay vektörü ve d-q düzlemindeki bileşenleri..... 33
Şekil 5.11	Birinci bölgede iki komşu vektör ile referans vektörün elde edilmesi..... 34
Şekil 5.12	Her bir anahtarlama bölgesindeki anahtarlama düzenleri 35
Şekil 5.13	Tek fazlı tam köprü evirici 36
Şekil 5.14	Anahtarlama durumları..... 37
Şekil 5.15	Anahtarlama vektörlerinin yerleşimi 38
Şekil 5.16	Anahtarlama vektörlerinin simetrik olarak uygulanması 38
Şekil 5.17	Üç seviyeli eviricinin uzay vektör diyagramı 40
Şekil 5.18	Üç seviyeli eviricinin uzay vektör anahtarlama durumları..... 41
Şekil 5.19	Birinci sektör ve anahtarlama zamanları 42
Şekil 5.20	Birinci sektör için m'in bileşenleri 43
Şekil 5.21	Birinci sektör birinci bölge anahtarlama sırası..... 47
Şekil 5.22	Birinci sektör ikinci bölge anahtarlama sırası 47
Şekil 5.23	Birinci sektör üçüncü bölge anahtarlama sırası 48
Şekil 5.24	Birinci sektör dördüncü bölge anahtarlama sırası 48
Şekil 5.25	İkinci sektör birinci bölge anahtarlama sırası 49

Şekil 5.26	İkinci sektör ikinci bölge anahtarlama sırası	49
Şekil 5.27	İkinci sektör üçüncü bölge anahtarlama sırası	50
Şekil 5.28	İkinci sektör dördüncü bölge anahtarlama sırası	50
Şekil 5.29	Üçüncü sektör birinci bölge anahtarlama sırası	51
Şekil 5.30	Üçüncü sektör ikinci bölge anahtarlama sırası	51
Şekil 5.31	Üçüncü sektör üçüncü bölge anahtarlama sırası	52
Şekil 5.32	Üçüncü sektör dördüncü bölge anahtarlama sırası	52
Şekil 5.33	Dördüncü sektör birinci bölge anahtarlama sırası	53
Şekil 5.34	Dördüncü sektör ikinci bölge anahtarlama sırası	53
Şekil 5.35	Dördüncü sektör üçüncü bölge anahtarlama sırası	54
Şekil 5.36	Dördüncü sektör dördüncü bölge anahtarlama sırası	54
Şekil 5.37	Beşinci sektör birinci bölge anahtarlama sırası	55
Şekil 5.38	Beşinci sektör ikinci bölge anahtarlama sırası	55
Şekil 5.39	Beşinci sektör üçüncü bölge anahtarlama sırası	56
Şekil 5.40	Beşinci sektör dördüncü bölge anahtarlama sırası	56
Şekil 5.41	Altıncı sektör birinci bölge anahtarlama sırası	57
Şekil 5.42	Altıncı sektör ikinci bölge anahtarlama sırası	57
Şekil 5.43	Altıncı sektör üçüncü bölge anahtarlama sırası	58
Şekil 5.44	Altıncı sektör dördüncü bölge anahtarlama sırası	58
Şekil 5.45	Üç seviye SVPWM eviricinin anahtarlama sırası	59
Şekil 5.46	Üç seviye SVPWM eviricinin tüm sektörleri ve bölgeleri	59
Şekil 5.47	Beş seviyeli eviricinin uzay vektör diyagramı	60
Şekil 5.48	Üç seviyeli kaskat bağlı evirici modeli	60
Şekil 5.49	Sinüsoidal PWM blokları	61
Şekil 5.50	Sinüsoidal PWM eviricinin V_{bc} ve V_{ca} hat gerilimleri	62
Şekil 5.51	Sinüsoidal PWM eviricinin V_{ab} hat gerilimi	62
Şekil 5.52	İki seviyeli sinüsoidal PWM eviricinin V_{ab} hat gerilimi	63
Şekil 5.53	Sinüsoidal PWM eviricinin V_{ab} hat gerilimi harmonik analizi	63
Şekil 5.54	Uzay vektör PWM blokları	64
Şekil 5.55	İki seviyeli tam köprü SVPWM eviricinin hat gerilimleri	65
Şekil 5.56	İki seviyeli tam köprü SVPWM eviricinin hat gerilimleri ($f=100\text{Hz}$)	65
Şekil 5.57	İki seviyeli tam köprü SVPWM eviricinin faz gerilimleri	66
Şekil 5.58	İki seviyeli tam köprü SVPWM eviricinin faz gerilimleri ($f=100\text{Hz}$)	66
Şekil 5.59	İki seviyeli tam köprü SVPWM eviricinin faz ve hat gerilimleri ($f=100\text{Hz}$) ...	67
Şekil 5.60	İki seviyeli tam köprü SVPWM eviricinin V_{ab} hat gerilimi ve harmonik analizi	67
Şekil 6.1	Üç seviyeli kaskat bağlı eviricinin simulink modeli	68
Şekil 6.2	Üç seviyeli kaskat bağlı eviricinin sektör tespiti	69
Şekil 6.3	Bölge tespiti yapan ve anahtarlama sinyali üreten bloklar	69
Şekil 6.4	Modülasyon indeksinin bileşenlerine ayrılması	70
Şekil 6.5	Bölge Tespit Bloğu	71
Şekil 6.6	SVPWM anahtarlama bloğu	71
Şekil 6.7	SVPWM 1. sektör anahtarlama bloğu	72
Şekil 6.8	SVPWM 1. sektör 1. bölge anahtarlama bloğu	73
Şekil 6.9	SVPWM 1. sektör 1. bölgenin T_a, T_b, T_c fonksiyonları	73
Şekil 6.10	Üç seviyeli üç fazlı izole kaynaklı kaskat bağlı evirici bloğu	74

Şekil 6.11	Üç seviyeli üç fazlı izole kaynaklı kaskat bağlı evirici ve ona bağlı RL yükü .	74
Şekil 6.12	İki seviyeli üç fazlı evirici Vab hat gerilimi	75
Şekil 6.13	İki seviyeli üç fazlı evirici Van faz gerilimi	75
Şekil 6.14	İki seviyeli üç fazlı evirici Van faz gerilimi harmonik analizi	75
Şekil 6.15	İki seviyeli üç fazlı evirici çıkış akımları	76
Şekil 6.16	Üç seviyeli üç fazlı evirici Vab hat gerilimi	76
Şekil 6.17	Üç seviyeli üç fazlı evirici Van faz gerilimi	77
Şekil 6.18	Üç seviyeli üç fazlı evirici Van faz gerilimi harmonik analizi	77
Şekil 6.19	Üç seviyeli üç fazlı evirici çıkış akımları	77

ÇİZELGE LİSTESİ

	Sayfa
Çizelge 4. 1	Üç seviyeli diyot kenetlemeli eviricinin çıkış gerilim seviyeleri ve bunlara karşılık gelen anahtarlama durumları 15
Çizelge 4. 2	Tek fazlı üç seviyeli kapasitör kenetlemeli eviricinin çıkış gerilim seviyeleri ve bunlara karşılık gelen anahtar kombinasyonları 18
Çizelge 4. 3	Üç seviyeli kaskat eviricinin anahtarlama durumları 21
Çizelge 5.1	Anahtarlama vektörleri, çıkış faz-nötr ve faz-faz gerilimleri 30
Çizelge 5.2	Tek fazlı köprü eviricide anahtarlama vektörleri ve Vab çıkış gerilimi.... 37
Çizelge 5.3	1. ve 2. sektördeki Ta,Tb,Tc anahtarlama sürelerinin hesabı..... 44
Çizelge 5.4	3. ve 4. sektördeki Ta,Tb,Tc anahtarlama sürelerinin hesabı..... 45
Çizelge 5.5	5. ve 6. sektördeki Ta,Tb,Tc anahtarlama sürelerinin hesabı..... 46

ALTERNATİF ENERJİ SİSTEMLERİNDE KULLANILAN ÇOK SEVİYELİ EVİRİCİLERİN İNCELENMESİ

Anıl ESKİN

Elektrik Mühendisliği Anabilim Dalı

Yüksek Lisans Tezi

Tez Danışmanı: Yrd. Doç. Dr. İsmail AKSOY

Son yıllarda güç elektroniği elemanlarının gelişmesiyle güç elektroniği sistemlerinin geliştirilmesine yönelik çalışmalar artmıştır. Bu çalışmalardan en önemlilerinden biri ise çok seviyeli evirici topolojisi olmuştur. Yüksek güçlü uygulamalarda ve özellikle alternatif enerji sistemlerinde çok seviyeli evirici devreleri performansları açısından tercih edilmektedirler. Diğer klasik eviricilere göre en önemli ayırt edici özelliklerin başında çıkış geriliminin daha az bozuk olması, düşük anahtarlama frekansında ve yüksek verimde çalışması yer almaktadır.

Çok seviyeli eviricilerin devre yapılarının gelişmesiyle darbe genişlik modülasyon teknikleri de gelişmektedir. Son yıllarda en çok üzerinde durulan DGM tekniği Uzay Vektör DGM'dir. Çünkü uzay vektör darbe genişlik modülasyon tekniğinin mikroişlemciler ile kullanılması avantajlı olmuştur.

Bu tez çalışmasında, izoleli DA kaynaklı kaskat bağlı çok seviyeli evirici üzerinde çalışma yapılmıştır. Öncelikle eviriciler ve çok seviyeli eviriciler hakkında genel bir bilgi verilmiştir. Sonrasında çok seviyeli eviricilerin geleneksel olarak nitelendirilen temel topolojileri anlatılmış ve darbe genişlik modülasyon teknikleri açıklanmıştır. SVPWM tekniği ise ayrıntılı olarak açıklanmıştır. Son olarak üç seviyeli kaskat bağlı izoleli DA kaynaklı çok seviyeli eviricinin SVPWM tekniği kullanılarak MATLAB/Simulink modeli incelenerek sonuçlar verilmiştir.

Bu tezin seçilmesindeki amaç alternatif enerji sistemlerinde kullanılan çok seviyeli eviricilerin klasik iki seviyeli eviricilere göre avantajlarını görmektir. Çok seviyeli eviricilerde minimum seviye üç olduğundan, üç seviyeli bir evirici üzerinde çalışılmıştır.

Anahtar Kelimeler: Uzay Vektör DGM, Üç Seviyeli Evirici, Çok Seviyeli Evirici

**ANALYSIS OF THE MULTILEVEL INVERTERS FOR RENEWABLE ENERGY
SYSTEMS**

Anıl ESKİN

Department of Electrical Engineering
MSc. Thesis

Advisor: Asst. Prof. Dr. İsmail AKSOY

In recent years the development of power electronic components has increased efforts for the development of power electronics systems. One of the most important of these studies has been the multi-level inverter topology. Among high-power applications, and alternative energy systems, especially in terms of performance of multi-level inverter circuits are preferred. According to other classical inverters, the most important distinctive features are less distortion in output voltage and operating at low frequency switching and highly efficient performance.

As multilevel inverter topologies are developing so are the pulse width modulation techniques. Space Vector PWM technique is most often investigated in recent years. Because the space vector pulse width modulation technique has been advantageously used with microprocessors.

In this thesis, cascaded multilevel inverter with isolated DC sources are studied. First, a general knowledge about inverters and multi-level inverter is given. Then, traditional multi-level inverter topologies are described and pulse width modulation techniques are explained. SVPWM technique is described in detail. Finally, SVPWM controlled three-level cascade multilevel inverter's MATLAB / Simulink model is examined and the results are given.

The main aim of this thesis is to see the advantages of multi-level inverter used in alternative energy systems due to the classic two-level inverters. Multi-level Inverters' minimum level is three, so a three-level inverter is studied.

Key words: Space Vector PWM, Three-level Inverter, Multilevel Inverter

GİRİŞ

1.1 Literatür Özeti

Son geçtiğimiz 10 yıl içerisinde yenilebilir enerjiye verilen önem hızlanarak artmaya devam etmektedir. Ancak günümüzde hâla Dünya enerji gereksiniminin %80'i kömür, petrol ve doğalgaz gibi fosil yakıtlardan karşılamaktadır[1]. Yenilebilir Enerji Kaynakları'nın bir çok avantajı vardır. Bu kaynaklar oldukça temizdir. Çok az atık üreten veya hiç üretmeyen yapılar olduğundan sağlık problemleri oluşturacak olumsuz etkilere yol açmazlar. Bu yüzden de arıtım tesisleri kurmaya ve benzeri harcamalar yapılmasına gerek yoktur. Bu kaynakların en büyük dezavantajı durağan olmamalarıdır. Kaynaklar kesikli ve değişkendir. Bu yüzden depolama ve yedek enerji sistemleri kullanılması gerekmektedir. Bu gereksinimden dolayı hibrid sistemler oluşturulmuştur. Bu sistemlerde birden fazla kaynak kullanılabilir. [2]

Hibrid sistemlerde tercih edilen yöntemlerden birisi de Çok Seviyeli Eviricilerdir. Çok Seviyeli Eviriciler (Multilevel Inverters) "solid-state" anahtarlama yapan elemanların verdiği olumsuzlukları ortadan kaldırmak için geliştirilmişlerdir. Böylece yüksek gerilimli elektrik sistemlerinde uygulanabilmektedirler.

Multilevel gerilim kaynaklı eviricilerin eşsiz yapısı transformatörlere gerek duymadan düşük harmonikle yüksek gerilimlere ulaşma imkanı vermektedir. Bu da (FACTS)esnek AC iletim sistemlerinde çok seviyeli topolojilerinin kullanılmasını uygun kılmaktadır. Çok seviyeli eviricilerin genel fonksiyonu bir çok dc gerilim seviyesinden istenen bir ac gerilim elde etmektir. Bu nedenle bu yapı bir ac şebekeyle bir yenilebilir enerji kaynağını birbirlerine seri veya paralel bağlamak için idealdir. Bu kaynaklara örnek

kaynağını birbirlerine seri veya paralel bağlamak için idealdir. Bu kaynaklara örnek olarak fotovoltaiik kaynaklar, yakıt hücreleri kapasite veya bataryalara sahip enerji depolama araçları, vs. verilebilir. [3] Literatürde genellikle “Çok Seviyeli Evirici” tabiri kullanılmasının yanında, “seviye” yerine “kat” terimi de kullanılmaktadır.

1.2 Tezin Amacı

Çok geniş bir alana hitap eden çok seviyeli eviricilerin avantajlarını görmek ve alternatif enerji sistemlerinde de kullanılan bir topoloji seçip MATLAB/Simulink üzerinden modellemesini yapıp simülasyon çalışmasını yapmak amaçlanmıştır. Kullanılan çeşitli kontrol DGM (Darbe Genişlik Modülasyon) yöntemleri açıklanmıştır. Uzay Vektör DGM yöntemi kullanılan modelde tercih edilmiş olduğundan ayrıntılı şekilde SVPWM tekniğine yer verilmiştir.

1.3 Hipotez

Çok seviyeli eviriciler özellikle yüksek güçlerde diğer klasik eviricilere göre çıkış gerilimleri daha az bozuk, düşük anahtarlama frekansında ve yüksek verimde çalışabilmektedirler. Seçilen izole DA kaynaklı kaskat bağlı çok seviyeli evirici de bu açıdan incelenmiş ve bu tez çalışmasının sonuç kısmında sonuçlar değerlendirilmiştir.

BÖLÜM 2

EVİRİCİLER

Eviricinin temel işlevi, bir DC giriş gerilimini simetrik, istenilen genlikte ve frekansta bir AC gerilime dönüştürmek ve bunu gerçekleştirirken çıkışlarında düşük harmonik elde etmektir. Çıkış gerilimi ayarlı olabilirken, bu iş ya sabit, ya da değişken frekansta yapılmaktadır. Değişken bir çıkış gerilimi, değişken bir de DC giriş gerilimi kullanılarak, evirici kazancının sabit tutulması ile elde edilebilir. Diğer bir yol olarak, eğer DC giriş gerilimi sabit ve ayarlanamaz ise değişken bir çıkış gerilimi evirici kazancını değiştirerek elde edilebilir ki bu genelde evirici topolojilerinin değiştirilmesi yada mevcut anahtarlama tekniklerinin değiştirilmesi ile sağlanır. Günümüzde yaygın olarak kullanılmakta olan evirici topolojileri temel evirici topolojisi ve çok seviyeli evirici topolojileridir. Anahtarlama stratejisi olarak ise temel frekansta anahtarlama yapan sistemler yada darbe genişlik modülasyonu yani PWM (Pulse Width Modulation) teknikleri kullanılmaktadır.

İdeal eviricilere ait çıkış gerilim dalga şekilleri sinüsoidal olmalıdır. Bununla beraber pratik eviricilerin çıkış gerilimleri ise sinüzoidal değildir ve belli harmonikler içerirler. Düşük ve orta güçlü uygulamalar için düşük distorsiyonlu sinüzoidal dalga şekilleri gereklidir.

Güç kalitesi için en önemli sorun elektrik sistemlerindeki harmonik içeriklerdir. Harmonikler genel olarak akım kaynaklı ve gerilim kaynaklı harmonikler olmak üzere ikiye ayrılırlar. Bu harmonikler AC motor sürücü sistemlerinde güç kaybına, darbeli tork oluşumuna, mikroişlemcilerin hatalı çalışmasına, enerji iletim ve dağıtımında kayıplara ve elektromanyetik sistemlerde titreşimlere sebep olur. Bu kayıpların önüne geçmek

iin eviriciler kullanılır. Bu harmonikler ya yke baėlı ya da kaynaėa baėlı olarak meydana gelir. Yksek hızlı yarı iletken g elemanlarının uygunluėu doėrultusunda ıkış gerilimindeki harmonik bileşenleri minimize edilebilir ya da eşitli anahtarlama teknikleri ile önemli bir miktarda dşrlebilir.

Eviriciler geniř olarak endstriyel uygulamalarda kullanılmaktadır. Giriř bir ak, fuel-cell (dolum hcresi), solar cell (ışık hcresi) ya da daha farklı bir DC kaynak olabilir.

Bařlıca uygulama alanları, AC motor kontrol, kesintisiz g kaynakları(UPS), anahtarlama g kaynakları, endksiyonla ısıtma, elektronik balastlar, ac gerilim kaynakları ve reglatrleridir[4].

Eviriciler basite hem tek fazlı hem de  fazlı sistemlerde kullanabilirler ve besleme kaynaklarına gre iki gruba ayrılırlar:

1) Gerilim kaynaklı eviriciler(VSI)

2) Akım Kaynaklı Eviriciler(CSI)

Her iki tip evirici de, kontroll ilettime giriş ıkışlı (BJT, MOSFET, IGBT, MCT, GTO) ya da zorlamalı komtasyonlu tristrl uygulamalara sahiptir. Eėer giriş gerilimi sabit kalıyorsa bu tip eviricilere gerilim beslemeli evirici (voltage-fed evirici) giriş akımı sabit kalıyorsa bu tip eviricilere akım beslemeli evirici (current-fed evirici) ve eėer giriş gerilimi kontrol edilebiliyorsa buna da deėişken baralı evirici (variable delinked evirici) denir.

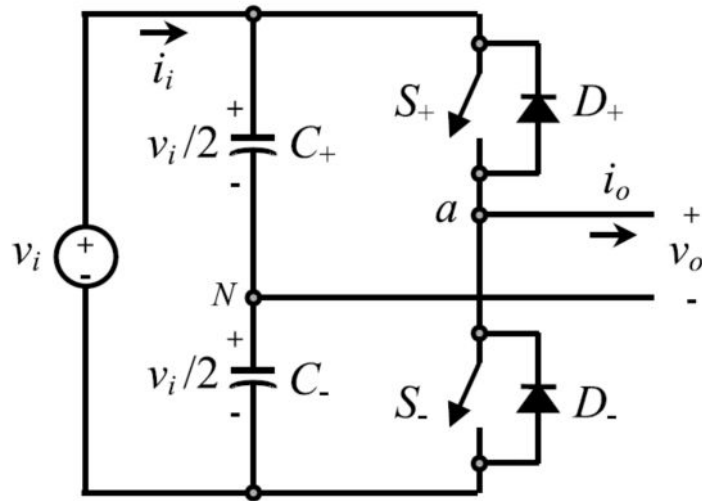
2.1 Gerilim Kaynaklı Eviriciler

Gerilim kaynaklı eviriciler (Voltage source evirici – VSI) genelde esnek AC iletim sistemlerini (Flexible AC Transmission Systems – FACTS) gerekleřtirmekte kullanılır. FACTS g elektroniėi temelli sistemlerin ve/veya diėer statik ekipmanların, sistem zerindeki kontrol yeteneėinin ve g transfer birikiminin artması amacıyla AC elektrik iletim sistem parametresi olarak entegre edilmesidir ve FACTS ekipmanlarının reaktif g sistemlerini, sistem kararlılıėını arttırarak control etmek iin yksek gerilim ve yksek g kapasitesindeki VSI’ların kullanılması gerekmektedir. Bu tip eviricilerde sistemi besleyen bir gerilim kaynaėıdır. Eėer yk harmonik akımlara yksek empedans gsteren bir zellik taşıyorsa bu ykn gerilim kaynaklı bir evirici ile srlmesi daha uygun olur.

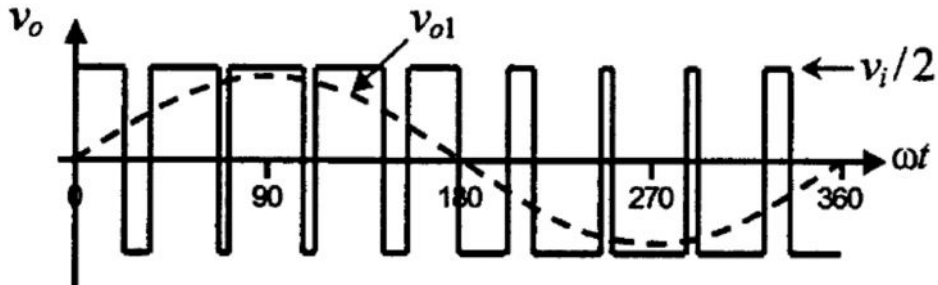
2.1.1 Tek Fazlı İki Seviyeli Gerilim Kaynaklı Evirici

En basit evirici yapısı tek fazlı yarım köprü topolojisidir. Bu devre ile iki seviyeli kare dalga formunda bir çıkış üretilir. Bu tip bir topolojide orta uçlu bir gerilim kaynağı beslemesine ihtiyaç duyulur. Orta ucu oluşturmak için basitçe seri yerleştirilmiş iki kapasite ile DC kaynak beraber kullanılır.[5] Bu iki seviyeli eviriciye ait devre şeması şekil 2.1’de, çıkış geriliminin dalga formu ise şekil 2.2’de verilmiştir.

Tek fazlı Yarım Köprü Eviricide Şekil 2.1’de da görüldüğü gibi yalnızca 2 anahtarlama elemanına ihtiyaç duyulur. Burada her iki anahtarın aynı anda kapatılmamasına dikkat edilmelidir. Yani bu anahtarlama elemanları mutlaka birbiriyle ters çalışmalı, birisi iletimdeyken diğeri mutlaka kesimde olmalıdır. İki eleman da iletimdeyse kaynak kısa devre olur ve evirici zarar görür.



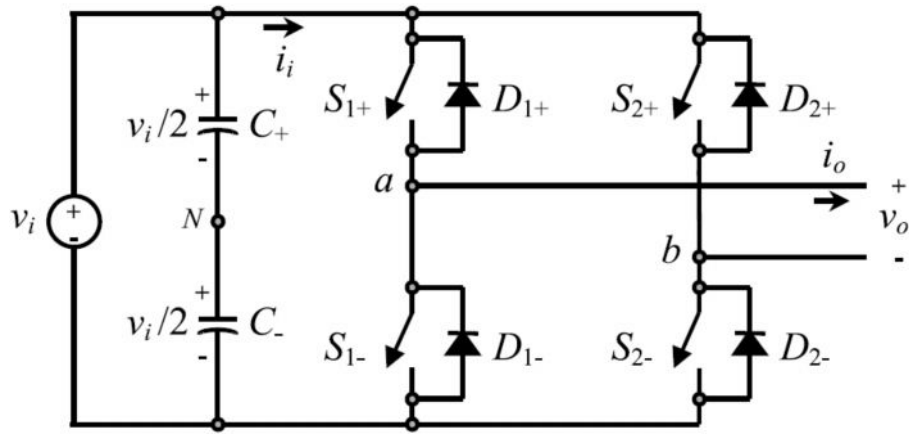
Şekil 2.1 Yarım köprü evirici devresi



Şekil 2.2 Yarım köprü evirici devresi çıkış dalga formu

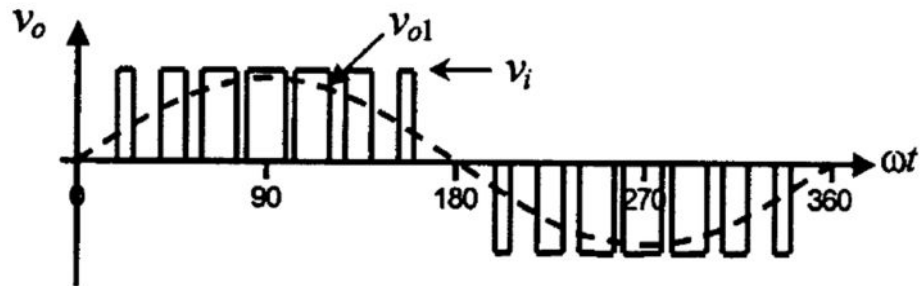
2.1.2 Tek Fazlı Üç Seviyeli Gerilim Kaynaklı Evirici

Üç seviyeli çıkış gerilimi elde etmek için Tam Köprü evirici topolojisi kullanılmaktadır. Bu tip eviricilerde Yarım Köprü yapının aksine çıkış olarak üç seviyeli kare dalga formu elde edilebilir. Yapı basit olarak Yarım Köprü eviriciye bir devre bacağı daha ilave edilmesi ve yükün bu bacaklar arasına yerleştirilmesiyle oluşturulur[5]. Tek fazlı, gerilim kaynaklı Tam Köprü Evirici devresi Şekil2.3'te çıkış gerilimin dalga formu ise Şekil2.4'te görülmektedir.



Şekil 2.3 Tam köprü evirici devre şeması

Tam köprü konfigürasyonda 4 adet anahtarlama elemanı ve 4 adet diyot bulunmaktadır. Burada yük üzerindeki gerilim V_{ab} 'yi elde etmek için anahtarların çapraz çiftler halinde iletime geçmesi ve kesime gitmesi gerekmektedir. S_{1+} ve S_{2-} anahtarları iletimde, S_{2+} ve S_{1-} kesimde iken A-B noktaları arasındaki gerilim $V_{ab} = V_i$, S_{1+} ve S_{2-} anahtarları kesimde, S_{2+} ve S_{1-} iletimde iken $V_{ab} = -V_i$ olur. Tam köprü evirici yapısında 0 seviyesini elde etmek için S_{1+} ve S_{2+} anahtarları iletimde iken S_{1-} ve S_{2-} anahtarları kesime getirilir veya tam tersi kombinasyon uygulanır.



Şekil 2.4 Tam köprü evirici devresi çıkış dalga formu

2.2 Akım Kaynaklı Eviriciler

Akım kaynaklı eviricilerde kaynak, akım kaynağıdır. Bunlar çok büyük güçlerde kullanılırlar. Eğer yükün harmonik akımlara düşük empedans gösteren bir özelliği varsa, bu yükün akım kaynaklı bir evirici ile sürülmesi daha uygun olacaktır.

2.3 Eviricilerde Kullanılan Anahtarlama Elemanları

Evirici çeşitli anahtarlama elemanları kullanılır. Bunların en önemlileri Transistör, Tristör, MOSFET, (Metaloksit Yarıiletken Alan Etkili Transistör – Metal Oxide Semiconductor Field Effect Transistor) GTO (Gate Turn-off - Kapı sönmümlü transistör) ve IGBT'lerdir (Insulated Gate Bipolar Transistor - Yalıtılmış Kapılı Çift Kutuplu Transistör).

Tristör ve GTO'lar güç gerektiren uygulamalarda kullanılır ancak anahtarlama hızları düşüktür. Düşük ve orta güç uygulamalarında transistörler ve MOSFETler tercih edilir. MOSFET hızlı anahtarlama özelliğine sahip olduğundan yüksek frekans uygulamalarında da kullanılabilir. Yüksek güçlerde kullanılabilen IGBT ise MOSFET gibi gerilimle kontrol edilir ve hızlı anahtarlama yapabilmeye müsaittir.

Bu nedenle yüksek güçlü uygulamalarda IGBTler tercih edilir. IGBT'ler düşük doluluk boşluk oranı (duty cycle), düşük frekans (<20kHz) yüksek gerilim (>1000V) uygulamalarında tercih edilirken MOSFETler yüksek frekans (>200kHz), uzun doluluk boşluk oranları ve alçak gerilim uygulamalarında (<250V) tercih edilmektedir. Bunun dışında IGBTleri sürmek için MOSFETlerin aksine karmaşık devre yapıları ve kart tasarımları gerekmektedir.

Önerilen modelde uygulanan çalışma değerleri 50 Hz ve tepeden tepeye 120V'tur. Her iki anahtarlama elemanının kendine göre bir avantajı olacaktır.

ÇOK SEVİYELİ EVİRİCİLER

İki seviyeli gerilim kaynaklı eviricilerde artan anahtarlama frekansı daha kaliteli bir dalga şeklinin oluşmasını sağladığından geleneksel eviricilerde genelde yüksek anahtarlama frekansları ve çeşitli darbe genlik modülasyon (PWM) stratejileri kullanılır. Fakat orta ve yüksek güçlü uygulamalarda geleneksel eviricilerin verimleri düşüktür ve büyük transformatörler kullanılması nedeni ile fiyatın yükselmesi gibi dezavantajlara da sahiptir. Yarı iletken anahtarların anahtarlama problemleri ve bunların birbirine seri bağlanmaları sonucu ortaya çıkan problemler yüksek güçlü evirici kullanımını sınırlar. Bu nedenle Çok Seviyeli Eviriciler (Multilevel Inverters) yüksek güç uygulamalarında tercih edilmektedir[6].

Çok Seviyeli Eviricilerin hem endüstride hem de akademide ilgisi giderek artmakta ve gelişmeye devam etmektedir. Çok Seviyeli Eviriciler endüstride başarılı bir şekilde yerlerini almışlardır. Bugün bir çok uygulamada kullanılmaktalar. Kompresörler, ekstruder makinaları(gıda), fanlar, öğütme ve un değirmenleri, taşıma bantları, parçalayıcılar(çimento), yüksek fırın körükleri, gaz turbine starteri, çalkalama makineleri, maden ocaklarındaki vinçler, reaktif güç kompanzasyonu, HVDC iletimi, deniz motorları Çok seviyeli eviricilerin kullanıldığı uygulama alanlarının bir kısmıdır[6].

Eviricilerin bu uygulamalarda kullanılması, bu alanda büyümekte olan bir grup tarafından ticari olarak önerilmiştir [7-11].

Uygulanan ve kanıtlanmış bir teknoloji olmasına rağmen çok seviyeli dönüştürücü bir çok gelişime açık olduğunu göstermektedir. Araştırma ve geliştirmesi büyümeye devam

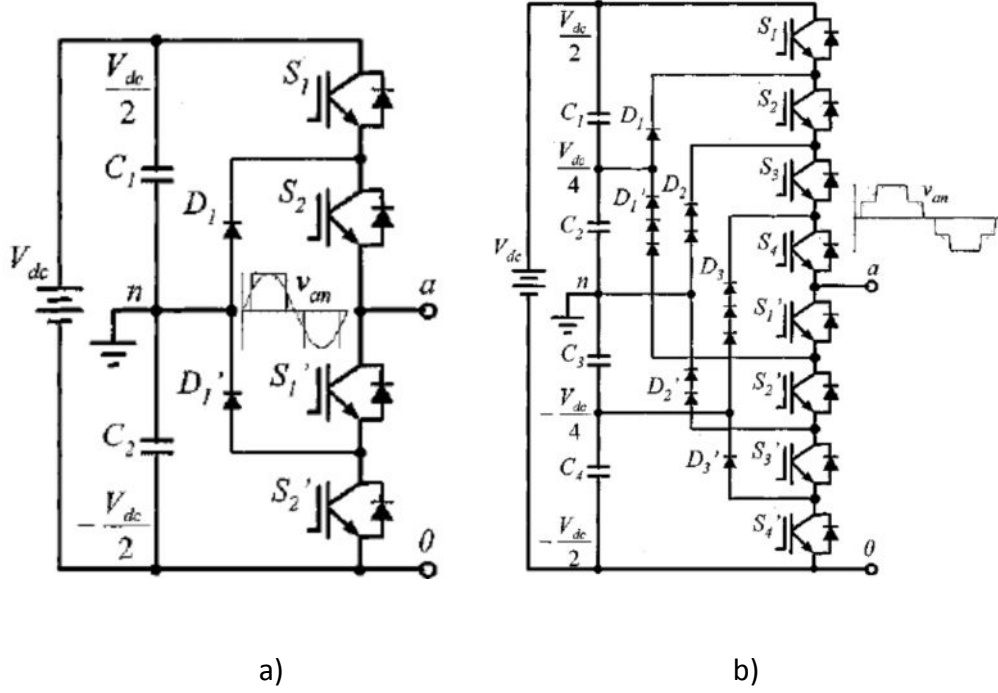
etmektedir. Dünyada araştırmacılar çok seviyeli eviricileri enerji verimliliği, güvenilirlik, güç yoğunluğu, basitlik bakımından geliştirmek, maliyetleri azaltmak ve uygulama alanlarını arttırmak için katkıda bulunmayı sürdürmektedirler. Klasik topolojilerin yanında, bunları temel alan bir çok yeni topoloji geliştirilmeye devam edilmektedir[6]. Fotovoltaik piller, yakıt hücreleri, rüzgar türbinleri, mikro türbinler gibi çeşitli farklı bataryalar Çok Seviyeli Eviriciler yoluyla voltaj dengeleme sorunları olmadan bir yükü veya AC sistemi besleyebilir.

Eviricinin kat sayısı arttıkça çıkış dalga şeklinde harmonik distorsiyon (HD) azalmaktadır. Kat sayısı sonsuza gittiğinde ise çıkış geriliminin toplam harmonik distorsiyonu (THD) sıfır olmaktadır. Ancak kat sayısı arttıkça eviricinin kontrolünde karmaşıklık ve çıkış gerilimde dengesizlik problemi görülmektedir. Bununla birlikte Çok Seviyeli Eviricilerde gerçekleştirilebilir kat sayısı; gerilim dengesizlik problemi, anahtarların gerilim tutma kapasitesi, devre tasarımı ve paketleme gibi faktörler ile sınırlanmaktadır.

3.1 Çok Seviyeli Eviricilerin Genel Yapısı

Çok Seviyeli Eviriciler girişlerine uygulanan DC gerilimin birkaç seviyesinden anahtarlama yoluyla çıkışta minimum harmonik distorsiyonlu sinüzoidal dalga şekline benzeyen bir merdiven dalga şekli meydana getirirler. Her bir ilave DC gerilim katı, AC çıkış geriliminin dalga şekline bir basamak ekler.

Çok Seviyeli Eviriciler bir grup güç yarı iletkenleri ve çıkışları basamak dalga formunda gerilim üreten kapasitif gerilim kaynakları içerir. Belirli bir dayanma gerilimine sahip anahtarlama elemanlarının komütasyonları çıkışta yüksek seviyelere ulaşabilen kapasitör gerilimlerinin toplanmasına izin verir. Çok Seviyeli Eviricilerin en büyük avantajı düşük anahtarlama frekansında eviricinin çıkış gücünde bir azalma olmadan, çıkış dalga şekillerinde harmoniklerin az olmasıdır.



Şekil 3.1 Üç seviyeli (a) ve beş seviyeli (b) bir eviricinin tek faz bacağı

Şekil 3.1’de güç yarı iletkenleri çok kademeli ideal bir anahtar ile temsil edilen farklı seviye sayılarına sahip Çok Seviyeli Eviricilerin bir faz bacağının şematik diyagramı gösterilmektedir. Üç seviyeli bir evirici, gerilim kaynağının veya kapasitörün negative terminaline bağlı olarak üç seviyeye ($+V_{dc}/2$, $-V_{dc}/2$, 0) sahip olan bir çıkış gerilimi üretir (Şekil 3.1.(a)). Benzer şekilde seviye sayısı değiştikçe, çıkış gerilimine ait seviye sayısı da değişir [12]. Üç seviyeli evirici üç farklı çıkış gerilim seviyesi üretirken n seviyeli evirici n farklı çıkış üretir. Çıkış gerilimi basamak değerinin, eviricinin negatif terminali ile ilgili olduğu göz önünde bulundurularak; yükün iki fazı arasındaki gerilimin seviye sayısı hesaplanabilir. Faz geriliminin basamak sayısına “m”, yükün iki fazı arasındaki gerilimdeki basamaklara “k” ve yıldız bağlı üç fazlı bir yükün faz gerilimindeki basamakların sayısına “p” dersek:

$$k = 2m + 1 \quad (3.1)$$

$$p = 2k - 1 \quad (3.2)$$

eşitliklerine ulaşırız [12],[13].

3.2 Çok Seviyeli Eviricilerin Avantajları ve Dezavantajları

Çok Seviyeli Eviricilerin klasik eviricilere göre avantaj ve dezavantajları şöyle sıralayabiliriz:

Modüler ve basit yapısından dolayı neredeyse sınırsız sayıda seviyeye kadar sayı arttırılabilir. Eğer DC gerilim seviyesi ve eviricinin seviye sayısı yeteri kadar yüksek ise sadece temel anahtarlama frekansı ile sinüzoidale yakın çok seviyeli bir çıkış gerilim elde edilebilir. Ancak artan seviye sayısı kullanılması gereken anahtarlama elemanlarının sayılarının da artmasını gerektirir. Bu nedenle seviye sayısı arttıkça kontrol zorlaşır. Temel anahtarlama frekansı anahtarlama kayıplarını minimize eder.

Bu kayıplar çoğu uygulama için tolere edilebilirdir ve meydana gelen harmonikler sayılamayacak kadar küçük olur. Bu anahtarlama kayıplarının az olmasını ve verimliliğin yüksek olmasını sağlar (yaklaşık olarak %98) [13]. Çok Seviyeli Eviriciler daha küçük ortak mod (CM- common mod) gerilimi üretirler. Böylece motorun davranışındaki stresler azalır. Ek olarak ortak mod gerilimleri gelişmiş modülasyon metotlarıyla elimine edilir bu da motor gibi araçların rulmanlarındaki baskıyı azaltır. Ayrıca gelişmiş modülasyon metodlarıyla ortak mod gerilimleri ihmal edilecek kadar azaltılabilir. DC taraftaki yüksek gerilimler sadece bir anahtar tarafından tutulmak zorunda değildir. Seçilen Çok Seviyeli Eviricinin türüne ve seviyesine bağlı olarak bir grup anahtar tarafından tutulabilir. Birkaç gerilim seviyeli dc baranın bölünmesinden dolayı Çok Seviyeli Eviricideki anahtarlar, tam köprü bir eviricideki anahtarlara uygulanan gerilime kıyasla daha küçük gerilim oranına sahip olur. Kaskat ve Kapasitör Kenetlemeli Çok Seviyeli Evirici yapıları birden farklı anahtarlama kombinasyonu imkanı sağlarlar. Bu durum birkaç yönden avantajlıdır.

Örneğin farklı gerilim seviyelerini dengelemek, anahtarlama frekansını minimize etmek ve her bir anahtarın eşit olarak çalışması için kullanılır. Ayrıca seviye sayısındaki artışa paralel olarak kullanılması gereken izole DC kaynakların artışı bir dezavantaj olarak görülmekle beraber fotovoltaik pil veya yakıt hücresi gibi düşük gerilim seviyeli DC kaynaklar için ideal bir arayüzdür.

ÇOK SEVİYELİ EVİRİCİLERİN ÇEŞİTLERİ

Çok seviyeli eviriciler devre topolojileri açısından 3'e ayrılır. Bunlar:

- **Diyot Kenetlemeli Çok Seviyeli Eviriciler (Diode Clamped-Neutral Point)**
- **Kapazitör Kenetlemeli Çok Seviyeli Eviriciler (Capacitor Clamped-Flying Capacitors)**
- **Kaskat Çok Seviyeli Eviricilerdir [13][15]**

İlk olarak 1975'te birbirine seri bağlanmış tam köprü devreleri kullanılarak çok seviyeli çıkış elde edilmiştir. Daha sonra bu devreye kaynak gerilimini tutan kenetleme diyotları eklenmiş bu yolla Diyot Kenetlemeli Evirici topolojisi ortaya çıkmıştır[16][17]. Üç Seviyeli Diyot Kenetlemeli Eviricinin orta gerilim seviyesi "nötr noktası" olarak tanımlanmış ve bu topoloji ilk olarak "Nötr Nokta Kenetlemeli" (Neutral Point Clamped - NPC) evirici olarak adlandırılmıştır. Üç seviyeli bir eviricinin her faz ayağı seri bağlı ikişer çift anahtarlama elemanından oluşur. Her çift birbirine kenetleme diyotlarıyla bağlanmıştır. Üç seviyeli bir eviricinin çıkış dalga formu "quasisquare" (kısmi kare) dalga formu olarak adlandırılır [12],[22]. Bu evirici hassas gerilim uyumu gerektirmeksizin anahtarın dayanma gerilim seviyesini iki katına çıkardığı için devre topolojisi 1980'li yıllarda daha çok kullanılmış ve geliştirilmeye başlanmıştır. Kaskat Çok Seviyeli Evirici daha önce bulunduğu halde 1990'ların ortasına kadar kullanımı yaygın olmamakla beraber Yenilenebilir Enerji Kaynakları alanında çalışmaların yoğunlaşmasıyla beraber tekrar rağbet görmeye başlamıştır [18]. Çünkü Yenilenebilir

Enerji Kaynakları yapısal olarak izole DC kaynakları (Seperated DC Sources) görevi görmektedir. Çok Seviyeli Evirici olarak en son ortaya çıkarılan topoloji 1990'ların ortalarında geliştirilen Kapasitör Kenetlemeli Çok Seviyeli Eviricidir [12][17].

Bunların dışında Çok Seviyeli Eviriciler için çeşitli modülasyon ve control stratejileri geliştirilmiş veya bilinen yöntemler bu alana uyarlanmıştır. Bunlardan bazıları Darbe Genlik Modülasyonu (Pulse Width Modulation – PWM) [6], Çok Seviyeli Seçimli Harmonik Eliminasyonu (Multi-level Selective Harmonic Elimination) ve Uzay Vektör Modülasyonudur (Space Vector Modulation - SVM)[19].

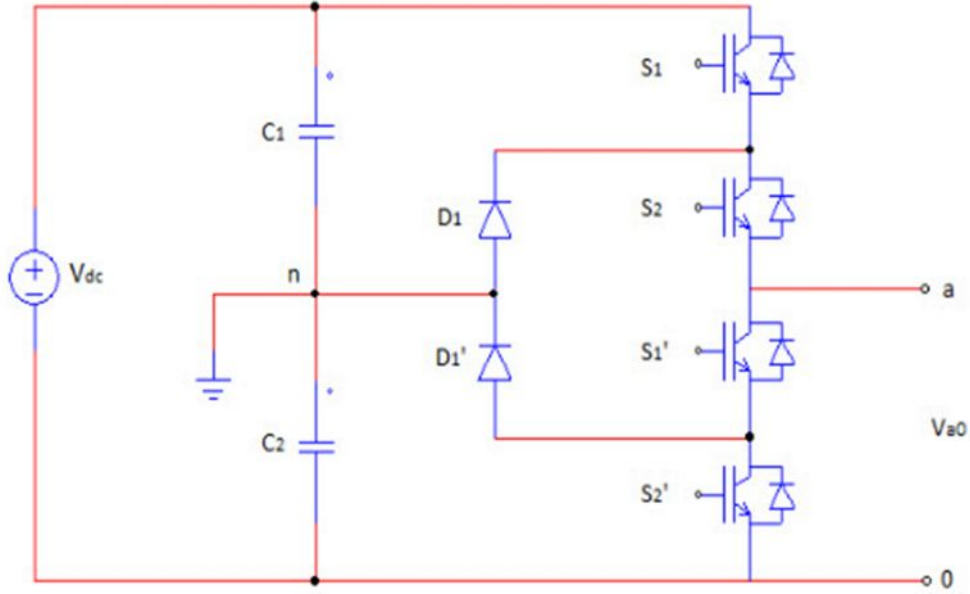
4.1 Diyot Kenetlemeli Çok Seviyeli Eviriciler

Orijinal patente göre Diyot Kenetlemeli Evirici topolojisi başlarda iki kapasitörün bir DC bara üzerinden ek bir seviye oluşturacak şekilde bağlanması şekliyle üç çıkış seviyesiyle sınırlıydı [23]. Ek seviye DC baranın “nötr noktası”ydı. Dolayısıyla topoloji terminolojide Nötr Nokta Kenetlemeli Evirici (Neutral Point Clamped - NPC) olarak da kullanılır [20]. Konsept, kapasitör sayılarını arttırmak suretiyle istenilen seviyeye kadar arttırılabilir.

Çift sayıda gerilim seviyesi bulunması durumunda yani nötr nokta teriminin kullanılmadığı durumda Çoklu Nokta Kenetlemeli Evirici (Multiple Point Clamped-MPC) şeklinde de adlandırılmaktadır[24]. Kapasitör gerilimi dengeleme konularına bağlı olarak Diyot Kenetlemeli Evirici uygulamaları çoğu zaman üç seviyeyle sınırlıdır. Geçmiş yıllardaki endüstriyel gelişmeler sebebiyle üç seviyeli evirici endüstriyel uygulamalarda yoğun olarak kullanılmaktadır [25].

4.1.1 Diyot Kenetlemeli Çok Seviyeli Eviricinin Yapısı

En basit Diyot Kenetlemeli Çok Seviyeli Evirici yapısında çıkış gerilimini m seviyeli olarak elde etmek için DC barada $(m-1)$ tane seri bağlı kondansatöre ihtiyaç duyulur. Bu seri kondansatörler ana DC gerilimden çok seviyeli çıkış gerilimi elde etmek için kullanılır. Ayrıca her faz için gerekli olan kenetleme diyotlarının sayısı $(m-1)(m-2)$ dir [20].



Şekil 4.1 Üç seviyeli diyot kenetlemeli eviricinin tek fazı için devre şeması

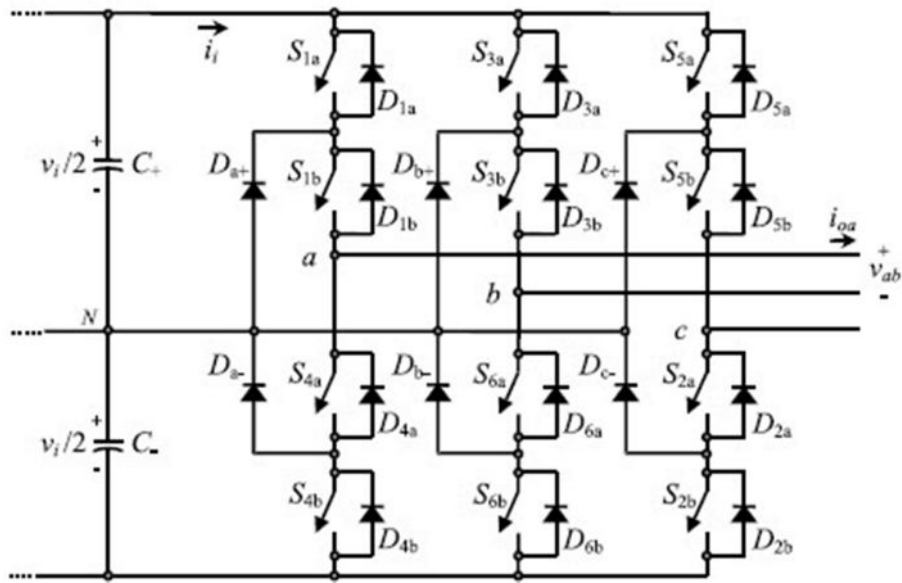
Şekil 4.1’de Üç Seviyeli Diyot Kenetlemeli Evirici görülmektedir. Bu devrede DC bara gerilimi iki tane seri bağlı bulk kapasitörü C_1 ve C_2 tarafından üç kademeye ayrılmaktadır. Nötr noktası bu topolojide iki kapasitörün arasındaki “n” noktasıdır.

Çıkış gerilimi “ V_{an} ”nin üç durumu vardır: $V_{dc}/2$, 0, ve $-V_{dc}/2$. Gerilim seviyesini $V_{dc}/2$ yapmak için S_1 ve S_2 anahtarları iletimde olmalıdır. Benzer şekilde $-V_{dc}/2$ için S_1' ve S_2' anahtarları ve 0 için S_2 ve S_1' anahtarları iletime geçirilmelidir.

S_1 - S_1' ve S_2 - S_2' anahtarları tümleyen anahtar çiftleridir. S_1 iletimde olduğu zaman S_1' kesimde veya S_1 kesimde olduğu zaman S_1' iletimde olmalıdır. Bu durum S_2 , S_2' anahtar çifti için de geçerlidir.

Bu topolojiyi geleneksel bir iki seviyeli eviriciden ayıran elemanlar D_1 ve D_1' diyotlarıdır. Devrede D_1 diyotunun anodu nötr noktaya, katodu ise S_1 - S_2 anahtar çiftinin orta noktasına, D_1' diyotunun ise katodu nötr noktaya, anodu ise S_1' - S_2' anahtar çiftinin orta noktasına bağlıdır. Bu iki diyot, anahtar gerilimini DC bara geriliminin yarı seviyesine ayarlar. S_1 ve S_2 anahtarlarının her ikisi de iletimde olduğu zaman a ve 0 noktaları arasındaki gerilim V_{dc} ’dir. Bu durumda D_1' diyotu C_1 üzerindeki gerilimi tutan S_1' anahtarı ile C_2 üzerindeki gerilimi tutan S_2' anahtarı arasında paylaşılan gerilimi dengeler. Bu devrede çıkış gerilimi V_{an} AC ve V_{a0} DC gerilimdir. V_{an} ve V_{a0} arasındaki fark C_2 üzerinden geçen gerilimdir ve $V_{dc}/2$ kadardır. Eğer a ve 0 noktaları arasından çıkış

alınırsa devre V_{dc} , $V_{dc}/2$ ve sıfır (0) çıkış gerilim seviyelerine sahip DC/DC çevirici olur [12]. Tek fazlı üç seviyeli evirici yapısı iki faz bacağı daha eklenerek üç fazlı üç seviyeli yapı elde edilebilir. Üç fazlı üç seviyeli Diyot Kenetlemeli Evirici yapısı şekil 4.2’de görülmektedir. Devrede nötr noktası çıkış gerilimi için referans noktası olarak ele alınır. a, b, c noktaları üç fazın çıkış noktalarıdır. Devrenin anahtarlama durumları ise 3 fazlı bir tam köprü eviricinin anahtarlama durumlarıyla benzerlik göstermektedir. Üç seviyeli Diyot Kenetlemeli Evirici’nin çıkış gerilim seviyeleri ve bunlara karşılık gelen anahtarlama durumları Çizelge 4.1’de gösterilmektedir.



Şekil 4.2 Üç fazlı üç seviyeli diyot kenetlemeli evirici

Çizelge 4.1 Üç seviyeli diyot kenetlemeli eviricinin çıkış gerilim seviyeleri ve bunlara karşılık gelen anahtarlama durumları

Çıkış Gerilimi	Anahtarlama Durumları			
V_{a0}	S_1	S_2	S_1'	S_2'
$V_{dc}/2$	1	1	0	0
0	0	1	1	0
$-V_{dc}/2$	0	0	1	1

4.1.2 Diyot Kenetlemeli Çok Seviyeli Eviricinin Avantajları ve Dezavantajları

4.1.2.1 Diyot Kenetlemeli Çok Seviyeli Eviricinin Avantajları

- Seviye sayısını artması harmonik distorsiyonu azaltır
- Bütün fazlar aynı DC barayı paylaşır
- Temel anahtarlama frekansında yüksek verimlilik vardır.
- Kontrol metodu diğer topolojilere nazaran basittir.

4.1.2.2 Diyot Kenetlemeli Çok Seviyeli Eviricinin Dezavantajları

- Her faz $(m-1)$ tane DC bara kapasitörü ve $(m-1)(m-2)$ tane kenetleme diyotu gerektirir.
- Aktif güç akışı kondansatörlerin dengesizliğinden dolayı zordur.

4.2 Kapasitör Kenetlemeli Çok Seviyeli Eviriciler

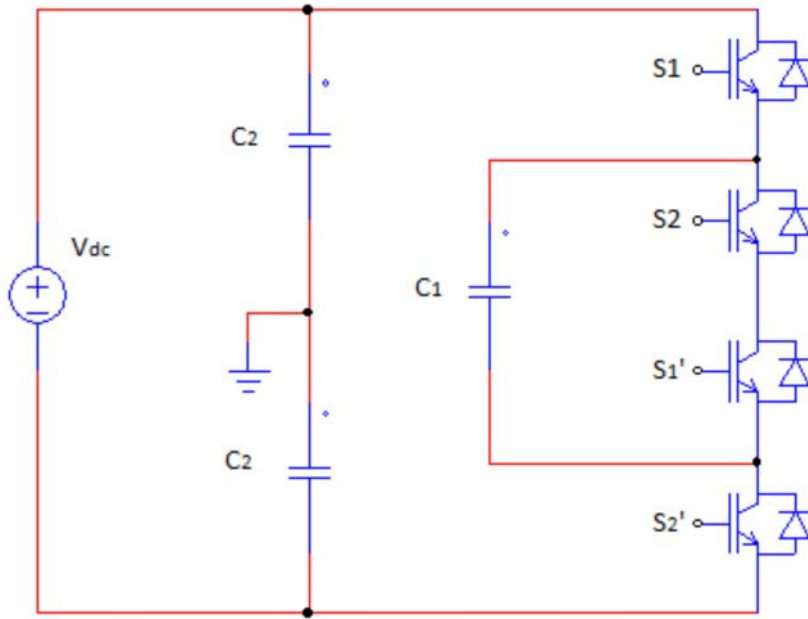
Kapasitör Kenetlemeli Çok Seviyeli Evirici topolojisi seri bağlanmış kapasitör kenetlenmiş anahtarlama hücreleri gerektirir [20]. Bu topoloji Diyot Kenetlemeli Çok Seviyeli Evirici ile kıyaslandığında birçok özgün ve etkileyici özelliklere sahiptir. Bu özelliklerin en önemlisi kenetleme diyotlarına ihtiyaç duyulmamasıdır. Kapasitör Kenetlemeli Evirici Diyot Kenetlemeli Eviriciye benzemektedir. Bununla birlikte Kapasitör Kenetlemeli Evirici topolojisi çıkış dalga şeklinin meydana gelmesinde daha fazla esnekliğe sahiptir. Kenetleme kapasitörleri gerilimin dengelenmesine yardımcı olur [17]

Bu evirici bağımsız kapasitörlerin anahtar gerilimini bir kapasitör gerilimine kenetlediği için “flying capacitor” evirici olarak da adlandırılır [13][20].

4.2.1 Kapasitör Kenetlemeli Çok Seviyeli Eviricinin Yapısı

Şekil 4.3 Üç seviyeli bir Kapasitör Kenetlemeli Evirici’nin bir faz bacağının temel yapı bloğunu göstermektedir. [39]. “m” seviyeli çıkış gerilimi üretmek için DC barada $(m-1)$

kapasitöre ihtiyaç duyulur. Bu devrede C1 kapasitörü kenetleme bir diğer deyişle denge kapasitörüdür. Kenetleme kapasitör sayısı faz başına $(m-1)(m-1)/2$ ile belirlenir.



Şekil 4.3 Üç seviyeli kapasitör kenetlemeli eviricinin tek faz devre şeması

Şekildeki evirici devresinde “a” ve “n” noktaları arasında üç seviyeli bir çıkış elde edilebilir. Örneğin $V_{an} = V_{dc}/2$, 0 ya da $-V_{dc}/2$ olabilir. Gerilim seviyesini $V_{dc}/2$ yapmak için, S1 ve S2 anahtarları iletime geçirilmelidir. Benzer şekilde $-V_{dc}/2$ için S1' ve S2' anahtarları, 0 seviyesi için ise S1 ve S1' veya S2 ve S2' anahtar çiftlerinden biri iletimde olmalıdır. C1 kenetleme kapasitörü S1 ve S1' anahtarları iletimde olduğunda dolar ve S2 ve S2' iletime geçirildiğinde boşalır. C1 doluluğu 0 seviyesi için seçilen uygun anahtar kombinasyonu ile dengelenebilir. Eviricinin çıkış gerilim seviyeleri ve bunlara karşılık gelen anahtar kombinasyonları Çizelge 4.2'de gösterilmiştir [12].

Çizelge 4.2 Tek fazlı üç seviyeli kapasitör kenetlemeli eviricinin çıkış gerilim seviyeleri ve bunlara karşılık gelen anahtar kombinasyonları

Çıkış Gerilimi	Anahtarlama Durumları			
V_{a0}	S_1	S_2	S_1'	S_2'
$V_{dc}/2$	1	1	0	0
0	1	0	1	0
0	0	1	0	1
$-V_{dc}/2$	0	0	1	1

4.2.2 Kapasitör Kenetlemeli Çok Seviyeli Eviricinin Avantajları ve Dezavantajları

4.2.2.1 Kapasitör Kenetlemeli Çok Seviyeli Eviricinin Avantajları

- Kat sayısı arttıkça kapasitörler uzun deşarj süreleri nedeniyle büyük oranda enerji tutarlar.
- Farklı gerilim seviyeleri elde etmek için birden çok anahtarlama kombinasyonu vardır.
- Kat sayısı fazla olduğunda Toplam Harmonik Distorsiyon azalır.

4.2.2.2 Kapasitör Kenetlemeli Çok Seviyeli Eviricinin Dezavantajları

- Kapasitörlerin sayısının çok fazla olması maliyeti ve sistemin kapsadığı hacmi artırır.
- Bara kapasitörlerinin başlangıçtaki şarj kontrolü tüm devrenin kontrolünü karmaşık hale getirir.
- Kenetleme kapasitörleri arasında parazitik rezonans riski vardır.[17]

4.3 Kaskat Çok Seviyeli Eviriciler

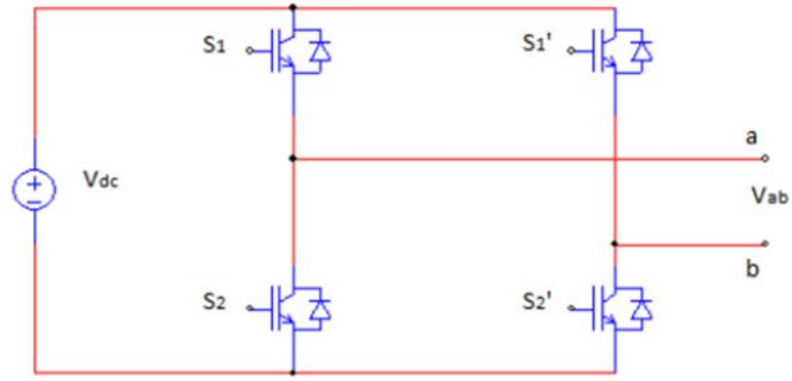
Kaskat Çok Seviyeli Evirici topolojisi için farklı patentler olmasıyla birlikte, seri bağlanmış tam köprü eviriciler ilk olarak 1975'te tanımlanmıştır [13][26][27][28].

Bu evirici topolojisinin temel mantığı tek fazlı Tam Köprü Eviriciler'i izole DC gerilim kaynaklarıyla (SDCS) birleştirmesidir. Bu gereksinim Yakıt Hücreleri, Fotovoltaik Piller gibi yenilenebilir enerji kaynaklarını, Kaskat Çok Seviyeli Evirici için ihtiyaç duyulan izole DC gerilim kaynakları olarak doğal bir tercih haline getirir. Çok sayıda izole edilmiş, ayrıık gerilim kaynağına ihtiyaç duyması maliyet açısından bu topolojinin en önemli dezavantajıdır.

Son zamanlarda bu yapı AC güç kaynaklarında ve sürücü sistemlerinde sıkça kullanılmaya başlanmıştır. Bu evirici topolojisinin diğer çok seviyeli eviricilere göre en belirgin avantajı ise kenetleme diyot ve kapasitörleri gerektirmemesidir. Ayrıca bu yapıda, DC kaynak gerilimine eşit değerde AC çıkış gerilim seviyesi elde edilebilmektedir [16]. Bunun yanında tasarıma fazladan gerilim katları eklenilebilir. Yedekleme yapabilecek bir yapı tasarlanması ile eviricinin çıkışında bir seviyenin kaybı durumunda bile çalışmaya devam etmesi sağlanır. Bu DC kaynakların veya Tam Köprü Eviriciyi oluşturan anahtarlama elemanlarının birinde bir sorun olması durumunda bile Çok Seviyeli Kaskat Evirici'nin çalışmaya devam edebileceği anlamına gelir [29].

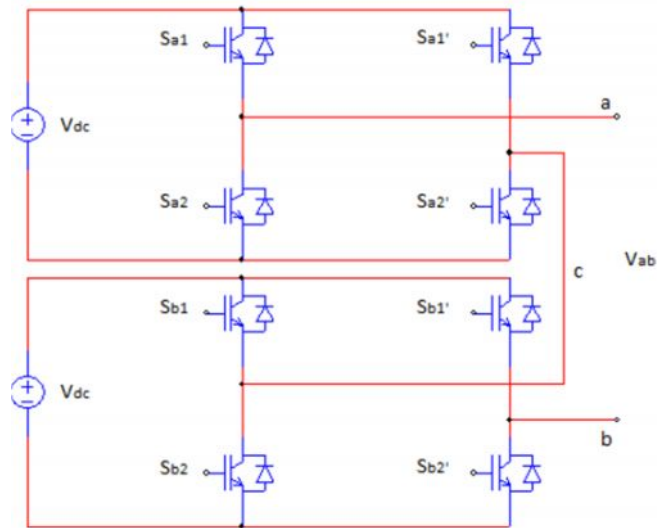
4.3.1 Kaskat Çok Seviyeli Eviricinin Yapısı

Çok Seviyeli Kaskat Evirici için seviye sayısı ($m \geq 3$) en az üçtür. Üç seviyelide $+V_{dc}$, 0 , $-V_{dc}$ seviyelerinden oluşan çıkış elde etmek için H- köprü hücre olarak da bilinen Tam Köprü Evirici kullanılır.



Şekil 4.4 Tek fazlı üç seviyeli kaskat evirici devre yapısı

Tek fazlı izoleli DC kaynaklı kaskat çok seviyeli evirici yapısı Şekil 4.4'te gösterilmektedir. Daha önce belirtildiği gibi tam köprü devresi dört anahtarlama elemanı ve dört adet boşluk diyotundan meydana gelmektedir. Şu durumda S_1 ve S_2' anahtarları iletimde S_2 ve S_1' anahtarları kesimde iken çıkış gerilimi V_{ab} V_{dc} 'ye eşitken tersi durumda yani S_1' ve S_2 anahtarları iletimde S_1 ve S_2' anahtarları kesimdeyken ise $V_{ab} -V_{dc}$ 'ye eşit olacaktır. S_1 ve S_1' anahtarları iletimde S_2 ve S_2' anahtarları kesimdeyken veya tersi durumda yani S_2 ve S_2' anahtarları iletimde diğer iki anahtar kesimdeyse çıkış 0'a eşit olacaktır. Anahtarlama durumları Çizelge 4.3'te verilmiştir.



Şekil 4.5 Tek fazlı 5 seviyeli kaskat evirici devre yapısı

Çizelge 4.3 Üç seviyeli kaskat eviricinin anahtarlama durumları

Çıkış Gerilimi	Anahtarlama Durumları			
V_{ab}	S_1	S_2	S_1'	S_2'
$V_{dc}/2$	1	0	0	1
0	1	0	1	0
0	0	1	0	1
$-V_{dc}/2$	0	1	1	0

Topolojide kenetleme diyot ve kapasitörlerine ihtiyaç duyulmaması bu topolojinin diğer topolojilere kıyasla daha az sayıda eleman bulundurduğu anlamına gelir. Bunun yanında her bir tam köprü yapısı birbiriyle aynı olduğundan bu seri yapının tasarımı kolaydır ve kolayca paketlenilip bir modül haline getirilebilir. Kaskat Çok Seviyeli Eviriciler’de çok seviyeli çıkış gerilimi elde etmek için tam köprü eviricilerin AC çıkışlarının seri bağlanması sonucunda sentezlenen çıkış gerilim dalga şekli evirici çıkışlarının toplamı olur. Her bir köprü devrenin çıkışında üç farklı gerilim seviyesi meydana getirebilmesi çıkışları seri bağlanmış iki tane üç seviyeli Kaskat Eviricinin toplam beş seviyeli bir AC çıkış geriliminin elde edilmesine neden olur. Formüle edecek olursak “s” DC kaynak sayısı olmak üzere bir Kaskat Çok Seviyeli Evirici’nin çıkış gerilimlerinin seviyesinin sayısı $m=2s+1$ olur.

4.3.2 Kaskat Çok Seviyeli Eviricinin Avantajları ve Dezavantajları

4.3.2.1 Kaskat Çok Seviyeli Eviricinin Avantajları

- Her bir Tam Köprü Evirici devresi aynı yapıda olduğundan dolayı kaskat evirici devresinin dizaynı ve paketlenerek bir modül haline getirilmesi kolay olur.
- Çıkış gerilimi seviyeleri için birden fazla anahtarlama kombinasyonu mümkündür.

- Kenetleme diyotları ve gerilim dengeleme kondansatörlerinin olmadığı göz önüne alınırsa daha az sayıda eleman kullanılır.
- Kat sayısı fazla olduğunda Toplam Harmonik Distorsiyon azalır.

4.3.2.2 Kaskat Çok Seviyeli Eviricinin Dezavantajları

- İzole DC kaynakların bulunduğu sınırlı sayıda uygulama alanı vardır.

UZAY VEKTÖR PWM TEKNIĞİ

Yirminci yüzyılın son çeyreğinden itibaren darbe genislik modülasyonu (PWM) ile ilgili birçok çalışma yapılmış ve yaygın olarak kullanılmıştır. Geniş bir lineer modülasyon aralığı, daha az anahtarlama kaybı, anahtarlama dalga şekli spektrumunda daha az toplam harmonik distorsiyon (THD), kolay uygulama ve daha kısa hesaplama zamanı elde etmek amacıyla birçok farklı PWM metodu geliştirilmiştir.

Mikroislemcilerin gelişmesiyle birlikte uzay vektör modülasyon tekniği en önemli PWM metotlarından birisi haline gelmiştir. Dijital işlemcilerle kolayca uygulanabilir olmasının yanında, uzay vektör modülasyon tekniği ile anahtarlama kayıpları önemli ölçüde azaltılmakta, çıkış gerilimindeki harmonik bileşenler en aza indirgenmekte ve geleneksel PWM yöntemleri ile kıyaslandığında daha yüksek genlik modülasyon faktörleri elde edilmektedir.

Uzay vektör PWM tekniğinin daha iyi anlaşılabilmesi, avantajları ve dezavantajlarının karşılaştırılabilmesi için diğer evirici kontrol tekniklerinin de incelenmesi gerekmektedir.

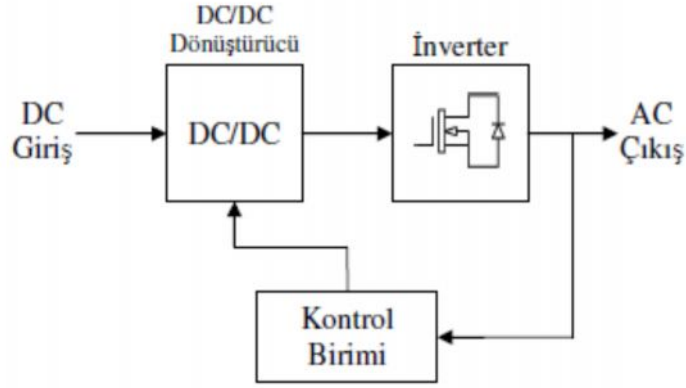
5.1 Evirici Çıkış Gerilimi Kontrol Teknikleri

Çoğu evirici uygulamalarında değişken yük koşullarında çıkış geriliminin sabit olması istenir. Bunun için bir geri besleme devresi ile çıkış geriliminin sürekli kontrol edilmesi gerekmektedir. Bunun için değişik metotlar mevcuttur. Bunlar aşağıdaki gibi sınıflandırılabilir;

- DC Giriş Gerilimi Kontrolü

- AC Çıkış Gerilimi Kontrolü
- PWM Kontrol

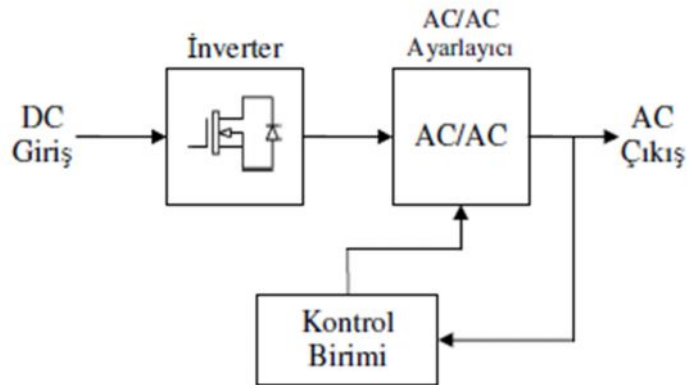
Evirici oluşturan yarıiletken anahtarların iletme veya kesime girme düzeni sabit kalmak kaydıyla evirici çıkış gerilimi direkt olarak DC giriş gerilimi ile doğru orantılıdır. Bu yüzden eviricinin DC giriş gerilimini değiştirmek AC çıkış gerilimini kontrol etmenin en kolay yoludur.



Şekil 5.1 Evirici DC giriş geriliminin kontrol edilmesi

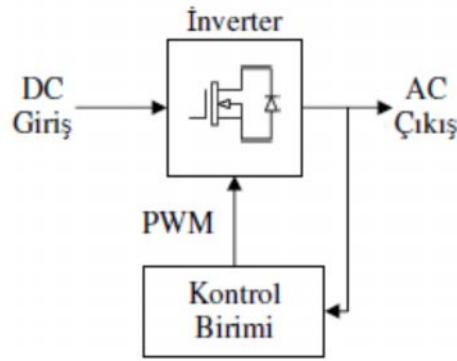
Bunun için şekil 5.1’de görüldüğü gibi, eğer evirici bir DC kaynaktan besleniyorsa DC/DC dönüştürücü kullanarak ayarlı bir DC gerilim kaynağı elde edilebilir. DC gerilimin AC kaynaktan elde edildiği durumlarda ise kontrollü doğrultucular kullanılabilir.

AC çıkış geriliminin kontrolünde evirici çıkışı ile yük arasına şekil 5.2.’de görüldüğü gibi bir AC/AC ayarlayıcı devre ilave edilir. Geri besleme devresi ile izlenen yük uçlarındaki gerilim, tristör ve triyakların tetikleme açıları değiştirilerek kontrol edilir.



Şekil 5.2 Evirici AC çıkış geriliminin kontrol edilmesi

Şekil 5.3.'de görülen PWM kontrol, eviricideki anahtarların kontrolünde en çok kullanılan metottur. Bu metotta, anahtarların iletimde ve kesimde kalma süreleri ayarlanarak çıkış geriliminin ortalama değeri değiştirilir. Böylece çıkış gerilimini ayarlamak için eviricinin girişine veya çıkışına herhangi bir ek devre bağlamaya gerek kalmaz.

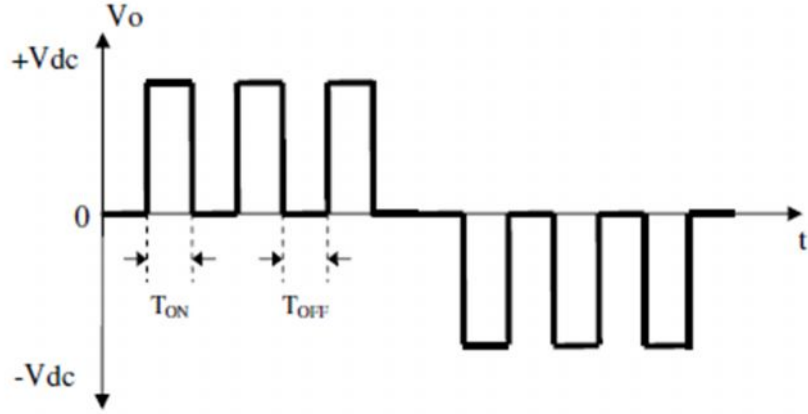


Şekil 5.3 Evirici anahtarlarının PWM ile kontrolü

5.2 Darbe Genislik Modülasyonu (PWM)

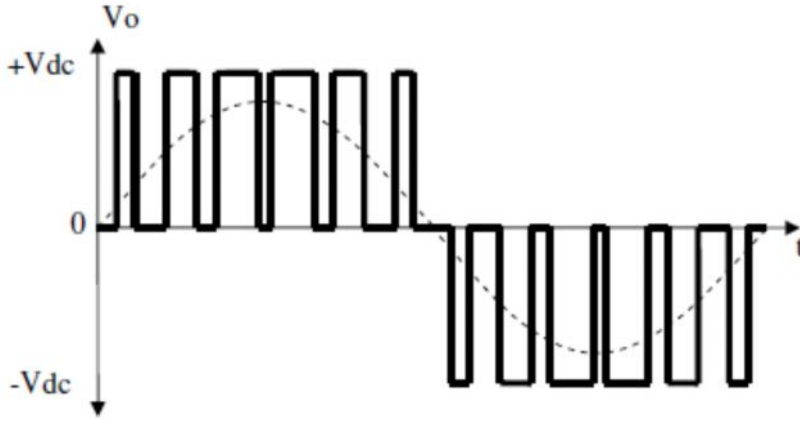
Darbe genişlik modülasyonu (Pulse Width Modulation), eviricilerde güç anahtarlarının kontrolünde en çok kullanılan yöntemdir. Adından da anlaşılacağı gibi anahtarların kapılarına uygulanan darbelerin genişliklerinin değiştirilerek evirici çıkış geriliminin kontrolü esasına dayanır. PWM yöntemlerini Kare Dalga PWM ve Sinüsoidal PWM şeklinde sınıflandırmak mümkündür.

Kare dalga PWM metodunda şekil 5.4.'te görüldüğü gibi her PWM periyodunda, iletim süreleri sabit olan darbeler üretilmektedir. Evirici çıkış geriliminin kontrolü, bu iletim süresinin değiştirilmesiyle sağlanır. İletim süresi sabit olduğu için kare dalga PWM metodunda kontrol daha kolaydır ancak çıkış gerilimi yüksek oranda harmonikler içerir. Bu harmoniklerin süzülmesi için filtre kullanmak gerekir.



Şekil 5.4 Kare dalga PWM

Sinüzoidal PWM metodunda, evirici içindeki anahtarlar, her bir anahtarlama periyodunda çıkışta sinüs seklinde bir gerilim dalga şekli oluşacak biçimde birçok defa iletme sokulup çıkarılırlar. Böylece çıkış geriliminin en az harmonik bileşen içerecek biçimde olması sağlanır. Bu nedenle sinüzoidal PWM metodunda kare dalga PWM metoduna göre daha küçük değerli filtre elemanları kullanılır. Bu da devrelerin hem fiziksel boyutunu hem de maliyetini düşürür.



Şekil 5.5 Sinüzoidal PWM

Sinüzoidal PWM metodlarını ikiye ayırmak mümkündür. Bunlar aşağıdaki gibi sıralanabilir;

1. Doğal Örneklemeli Sinüzoidal PWM
2. Düzenli Örneklemeli Sinüzoidal PWM

Şekil 5.6'da görülen doğal örneklemeli ve düzenli örneklemeli sinüzoidal PWM metodlarında bir referans dalga, yüksek frekanslı üçgen seklinde bir taşıyıcı

dalga ile karşılaştırılır. Doğal örnekleme sinüzoidal PWM’de referans dalga analog bir sinüs dalgası, düzenli örnekleme sinüzoidal PWM’de ise dijital bir sinus dalgasıdır. Anahtarlama noktaları bu iki dalga kesime noktalarıdır. Her bir anahtarlama periyodunda iletim süresi, referans dalga taşıyıcı dalgadan büyük olduğu süre kadardır.

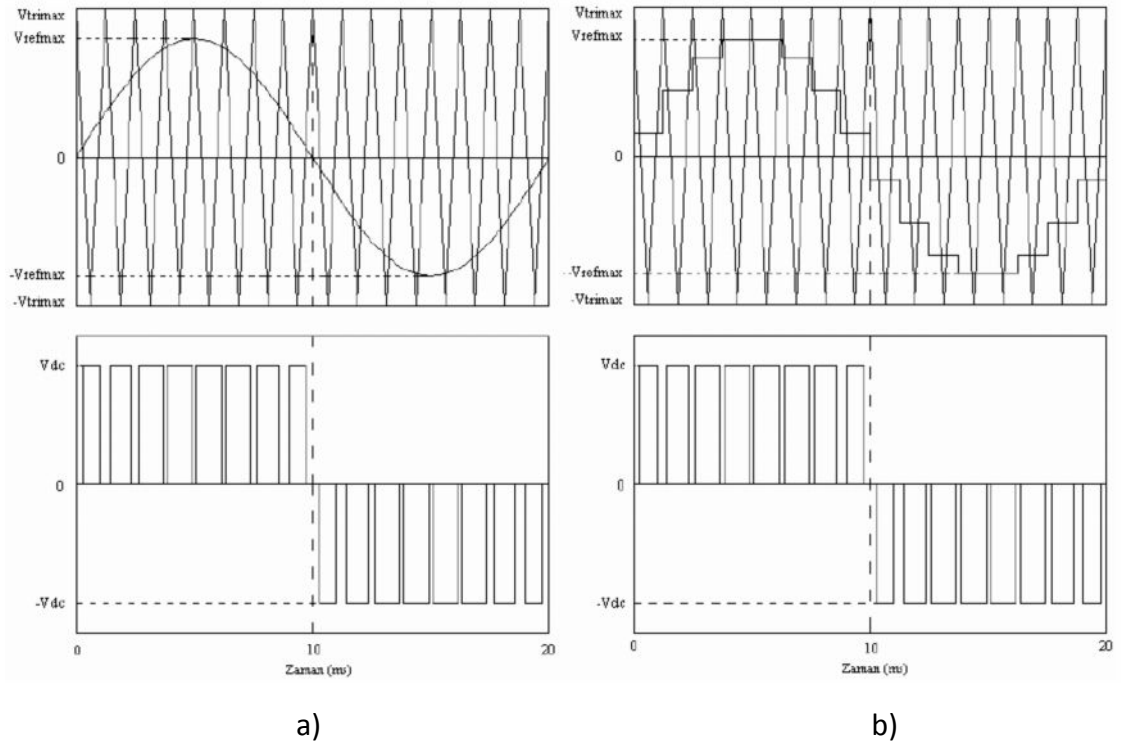
Sinüzoidal PWM metodunda genlik modülasyon faktörü;

$$m_a = \frac{v_{ref}}{v_{tri}} \quad (5.1)$$

şeklinde ifade edilir. Burada V_{ref} ; referans sinüs dalgasının genliği, V_{tri} ise taşıyıcı üçgen dalganın genliğidir. Inverter çıkış geriliminin genliği, modülasyon faktörünün değeri değiştirilerek ayarlanır. Frekans modülasyon oranı ise;

$$m_f = \frac{f_{tri}}{f_{ref}} \quad (5.2)$$

şeklinde tanımlanır. Burada f_{tri} ; taşıyıcı üçgen dalganın frekansı, f_{ref} ise referans sinüs dalgasının frekansıdır. Evirici çıkış gerilimindeki dalgalılığı azaltmak için m_f ’nin büyük değerleri seçilir.



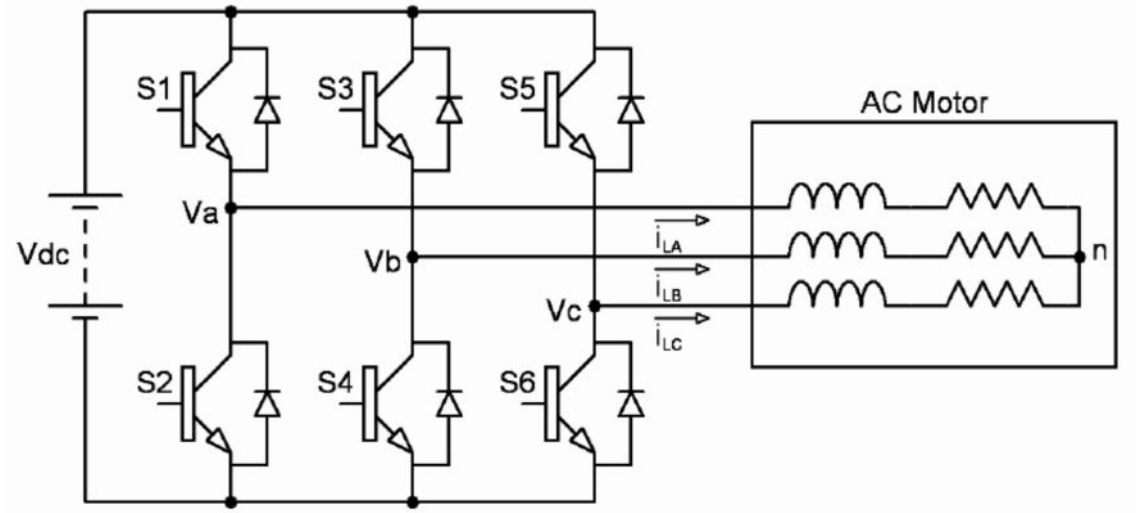
Şekil 5.6. a) Doğal örneklemeli ve b) düzenli örneklemeli sinüsoidal PWM

5.3 Uzay Vektör PWM

Uzay vektör PWM tekniğinde amaç, en az anahtarlama kaybı ve en düşük toplam harmonik distorsiyon ile istenen sinüsoidal çıkış gerilimini elde etmektir. Bunun için eviricideki anahtarların muhtemel anahtarlama durumları birer anahtarlama vektörü ile ifade edilir. Ve bu vektörlerin değişik kombinasyonları kullanılarak en uygun anahtarlama düzeni seçilir. Uzay vektör PWM tekniğinde herhangi bir karşılaştırma işlemi yapılmaz. Anahtarların iletim ve kesim süreleri dijital olarak hesaplanır ve oluşturulan tablolara yazılır. Bu yüzden uzay vektör PWM tekniğinde sinüsoidal PWM tekniğindeki gibi taşıyıcı ve referans dalga şekillerine ihtiyaç yoktur.

5.3.1 İki Seviyeli Üç fazlı Uzay Vektör PWM

Üç fazlı tipik bir gerilim beslemeli PWM evirici devresi şekil 5.7’de görülmektedir. Bu devrede, çıkış gerilimini şekillendiren ve anahtarlama degiskenleri (a,b,c) tarafından kontrol edilen altı adet güç anahtarı (S_1 , S_2 , S_3 , S_4 , S_5 ve S_6) bulunmaktadır. Üst kollarındaki anahtarlardan birisi iletime geçtiğinde, yani a, b veya c, 1 olduğunda, alt koldaki ilgili anahtar kesime gitmekte yani 0 olmaktadır.



Şekil 5.7 Üç fazlı gerilim beslemeli PWM evirici

Eviricinin anahtarlama değişkenleri $[a \ b \ c]^t$ ve faz-faz gerilimleri $[V_{ab} \ V_{bc} \ V_{ca}]^t$ arasındaki bağıntı aşağıdaki şekilde bulunabilir;

$$\begin{bmatrix} V_{ab} \\ V_{bc} \\ V_{ca} \end{bmatrix} = V_{dc} \begin{bmatrix} 1 & -1 & 0 \\ 0 & 1 & -1 \\ -1 & 0 & 1 \end{bmatrix} \begin{bmatrix} a \\ b \\ c \end{bmatrix} \quad (5.3)$$

Aynı şekilde, anahtarlama değişkenleri $[a \ b \ c]^t$ ve faz-nötr gerilimleri $[V_{an} \ V_{bn} \ V_{cn}]^t$ arasındaki bağıntı aşağıdaki şekilde bulunabilir;

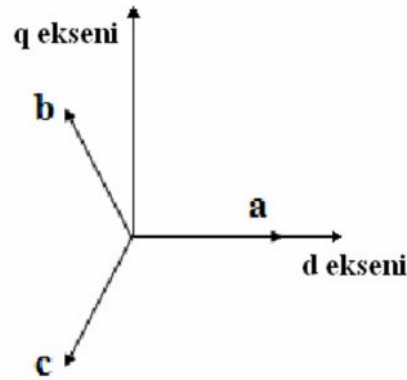
$$\begin{bmatrix} V_{an} \\ V_{bn} \\ V_{cn} \end{bmatrix} = \frac{V_{dc}}{3} \begin{bmatrix} 2 & -1 & -1 \\ -1 & 2 & -1 \\ -1 & -1 & 2 \end{bmatrix} \begin{bmatrix} a \\ b \\ c \end{bmatrix} \quad (5.4)$$

Şekil 5.7'deki devrede üst kollardaki üç güç anahtarının sekiz değişik anahtarlama kombinasyonu bulunmaktadır. Alt kollardaki anahtarların anahtarlama durumları ise üsttekilerin tam tersidir. Yukardaki matris eşitliklerinden elde edilen sekiz değişik anahtarlama durumu, V_{dc} cinsinden çıkış faz-nötr ve faz-faz gerilimleri çizelge 5.1.'de verilmiştir.

Çizelge 5.1 Anahtarlama vektörleri, çıkış faz-nötr ve faz-faz gerilimleri

Gerilim Vektörleri	Anahtarlama Durumları			Faz-Nötr Gerilimleri			Faz-Faz Gerilimleri		
	a	b	c	a	b	c	a	b	c
V_0	0	0	0	0	0	0	0	0	0
V_1	1	0	0	$2/3$	$-1/3$	$-1/3$	1	0	-1
V_2	1	1	0	$1/3$	$1/3$	$-2/3$	0	1	-1
V_3	0	1	0	$-1/3$	$2/3$	$-1/3$	-1	1	0
V_4	0	1	1	$-2/3$	$1/3$	$1/3$	-1	0	1
V_5	0	0	1	$-1/3$	$-1/3$	$2/3$	0	-1	1
V_6	1	0	1	$1/3$	$-2/3$	$1/3$	1	-1	0
V_7	1	1	1	0	0	0	0	0	0

Uzay vektör PWM tekniğini gerçekleştirebilmek için abc referans düzlemindeki gerilim denklemlerinin, şekil 5.8’de görüldüğü gibi yatay (d) ve dikey (q) eksenlerinden oluşan dq referans düzlemine dönüştürülmesi gerekmektedir.



Şekil 5.8 abc ve dq referans düzlemleri

İki referans düzlemi arasındaki ilişki aşağıdaki şekilde ifade edilebilir;

$$f_{dq0} = K_S \cdot f_{abc} \quad (5.5)$$

burada K_S dönüştürme katsayısı ve f ise akım veya gerilim değişkenini ifade eder ve

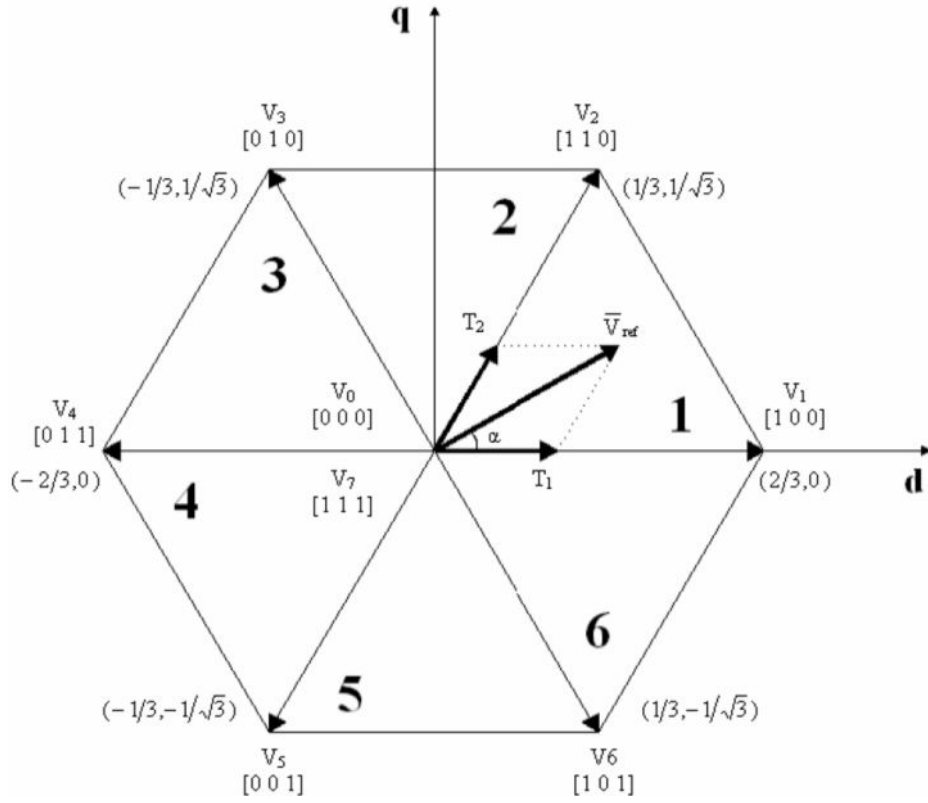
aşağıdaki şekilde tanımlanırlar;

$$K_S = \frac{2}{3} \cdot \begin{bmatrix} 1 & -1/2 & -1/2 \\ 0 & \sqrt{3}/2 & -\sqrt{3}/2 \\ 1/2 & 1/2 & 1/2 \end{bmatrix} \quad (5.6)$$

$$f_{dq0} = [f_d \quad f_q \quad f_0]^T \quad (5.7)$$

$$f_{abc} = [f_a \quad f_b \quad f_c]^T \quad (5.8)$$

Bu dönüştürme işlemi sonucunda, altı adet aktif vektör ve iki adet sıfır vektör ortaya çıkmaktadır. Aktif vektörler (V_1 - V_6) şekil 5.9'da görülen altıgenin köşe noktalarını oluştururlar ve yükün güç ihtiyacını karşılarlar. Birbirine komşu iki aktif vektörün arasındaki açı 60 derecedir. Sıfır vektörler (V_0 ve V_7) ise orijinde yer alırlar ve yüke sıfır gerilim uygularlar. Aynı dönüşüm, d-q düzleminde referans gerilim vektörü V_{ref} 'i elde etmek için istenen çıkış gerilimine uygulanabilir. Uzay vektör PWM tekniğinin amacı, sekiz anahtarlama düzenini kullanarak referans gerilim vektörü V_{ref} 'i yaklaşık olarak elde etmektir. Bunun için küçük T_s 'lik bir anahtarlama periyodunda istenen evirici çıkış geriliminin sabit olduğu kabul edilir.



Şekil 5.9 Anahtarlama vektörleri ve anahtarlama bölgeleri

Uzay vektör PWM tekniği aşağıdaki üç adımda gerçekleştirilir;

- 1- V_d , V_q , V_{ref} ve α açısının belirlenmesi
- 2- Anahtarlama sürelerinin (T_1 , T_2 , T_0) belirlenmesi
- 3- Anahtarların anahtarlama sıralarının belirlenmesi

5.3.1.1 V_d , V_q , V_{ref} ve α açısının belirlenmesi

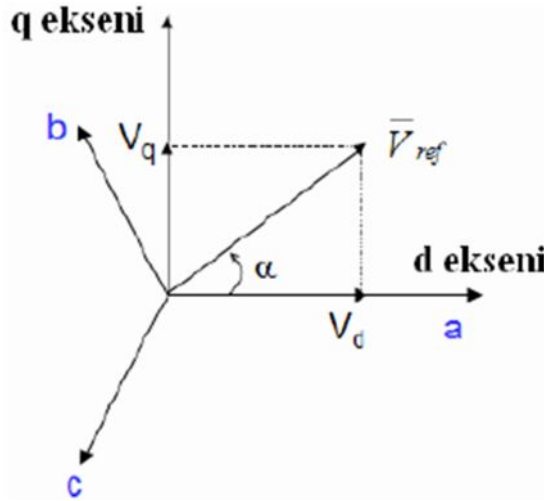
$$\begin{aligned}
 V_d &= V_{an} - V_{bn} \cdot \cos 60 - V_{cn} \cdot \cos 60 \\
 &= V_{an} - \frac{1}{2} V_{bn} - \frac{1}{2} V_{cn}
 \end{aligned} \tag{5.9}$$

$$\begin{aligned}
 V_q &= 0 + V_{bn} \cdot \cos 30 - V_{cn} \cdot \cos 30 \\
 &= 0 + \frac{\sqrt{3}}{2} V_{bn} - \frac{\sqrt{3}}{2} V_{cn}
 \end{aligned} \tag{5.10}$$

$$\begin{bmatrix} V_d \\ V_q \end{bmatrix} = \frac{2}{3} \begin{bmatrix} 1 & -1/2 & -1/2 \\ 0 & \sqrt{3}/2 & -\sqrt{3}/2 \end{bmatrix} \begin{bmatrix} V_{an} \\ V_{bn} \\ V_{cn} \end{bmatrix} \tag{5.11}$$

$$|\bar{V}_{ref}| = \sqrt{V_d^2 + V_q^2} \quad (5.12)$$

$$\alpha = \tan^{-1}\left(\frac{V_q}{V_d}\right) = \omega t = 2\pi f t \quad (5.13)$$



Şekil 5.10 Gerilim uzay vektörü ve d-q düzlemindeki bileşenleri

5.3.1.2 Anahtarlama sürelerinin (T_1 , T_2 , T_0) belirlenmesi

$$\int_0^{T_s} \bar{V}_{ref} dt = \int_0^{T_1} \bar{V}_1 dt + \int_{T_1}^{T_1+T_2} \bar{V}_2 dt + \int_{T_1+T_2}^{T_s} \bar{V}_0 dt \quad (5.14)$$

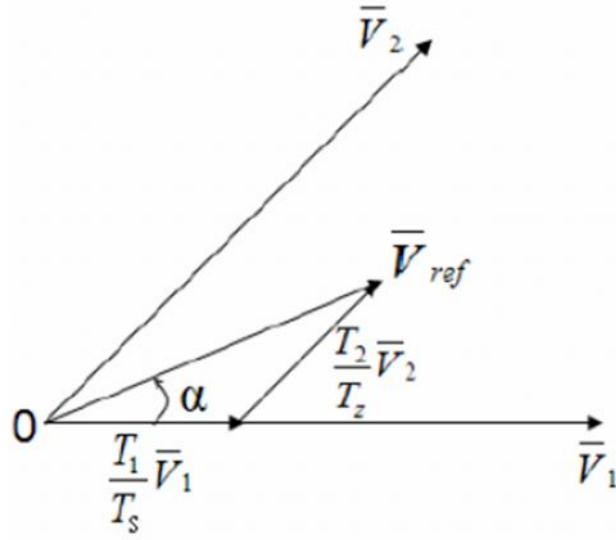
$$T_s \cdot \bar{V}_{ref} = (T_1 \cdot \bar{V}_1 + T_2 \cdot \bar{V}_2) \quad (5.15)$$

$$T_s \cdot |\bar{V}_{ref}| \cdot \begin{bmatrix} \cos(\alpha) \\ \sin(\alpha) \end{bmatrix} = T_1 \cdot \frac{2}{3} \cdot V_{dc} \cdot \begin{bmatrix} 1 \\ 0 \end{bmatrix} + T_2 \cdot \frac{2}{3} \cdot V_{dc} \cdot \begin{bmatrix} \cos(\pi/3) \\ \sin(\pi/3) \end{bmatrix} \quad (0^\circ \leq \alpha \leq 60^\circ) \quad (5.16)$$

$$T_1 = T_s \cdot a \cdot \frac{\sin(\pi/3 - \alpha)}{\sin(\pi/3)} \quad (5.17)$$

$$T_2 = T_s \cdot a \cdot \frac{\sin(\alpha)}{\sin(\pi/3)} \quad (5.18)$$

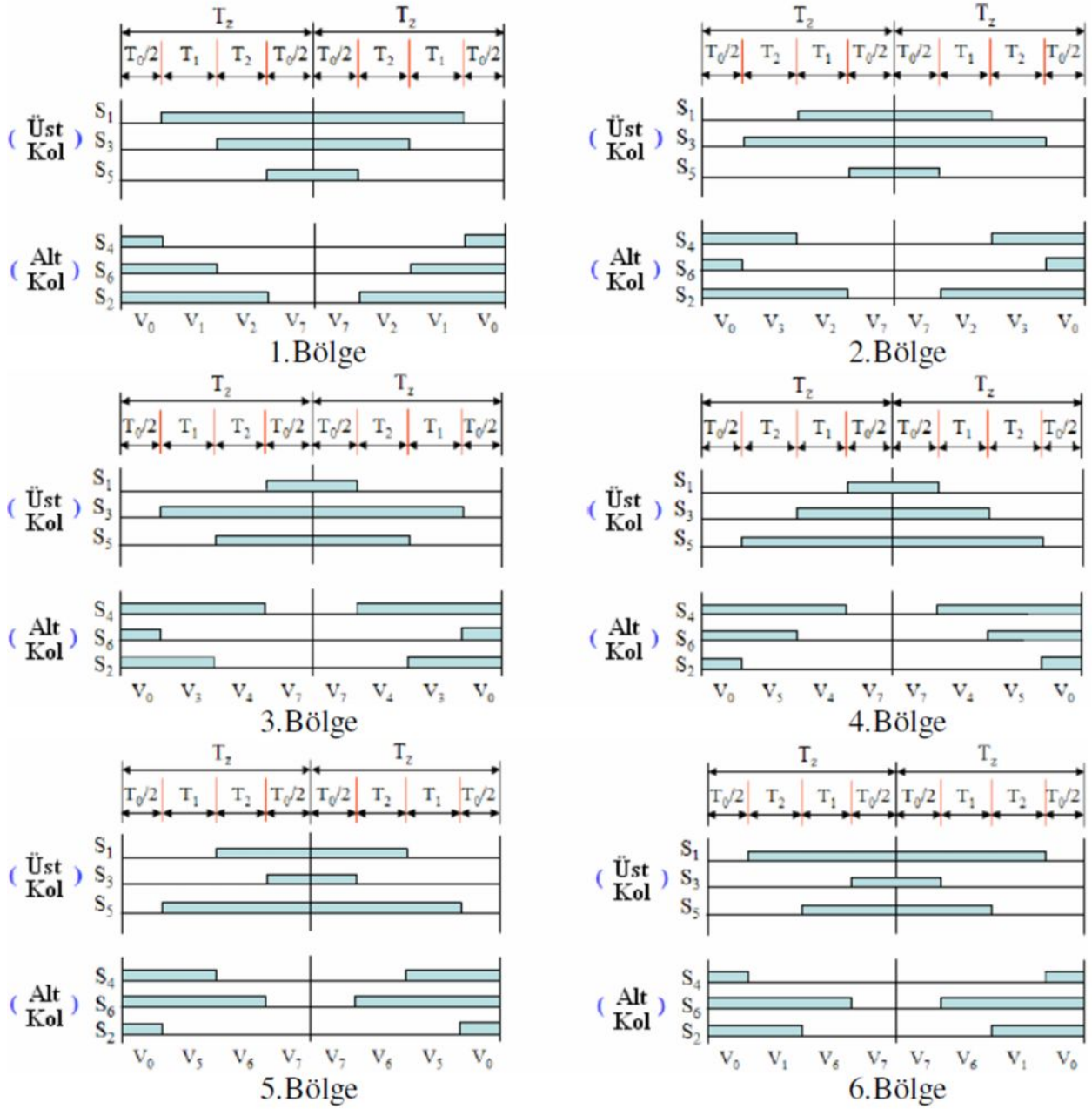
$$T_0 = T_s - (T_1 + T_2) \quad \left(T_s = \frac{1}{f_s} , \quad a = \frac{|\bar{V}_{ref}|}{\frac{2}{3}V_{dc}} \right) \quad (5.19)$$



Şekil 5.11 Birinci bölgede iki komşu vektör ile referans vektörün elde edilmesi

5.3.1.3 Anahtarların Anahtarlama Sıralarının Belirlenmesi

Şekil 5.12 her bir bölgedeki uzay vektör PWM anahtarlama düzenlerini göstermektedir;

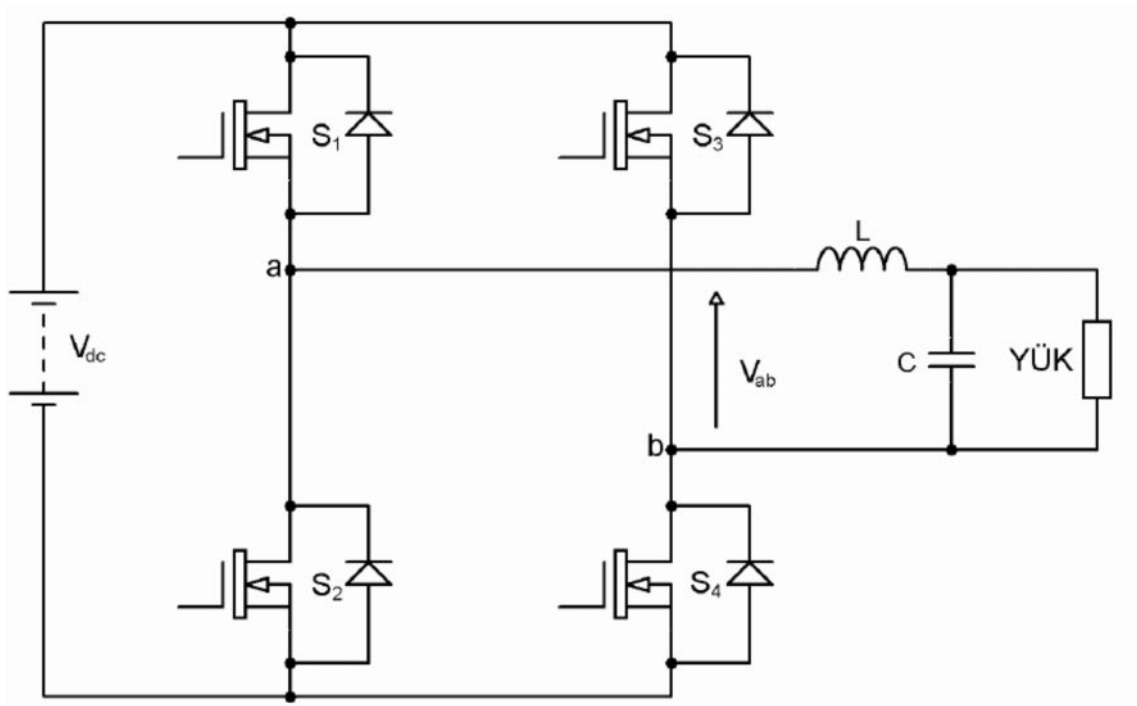


Şekil 5.12 Her bir anahtarlama bölgesindeki anahtarlama düzenleri

5.3.2 İki Seviyeli Tek Fazlı Uzak Vektör PWM

Şekil 5.13'te görülen tek fazlı tam köprü evirici devresinde dört adet güç anahtarı bulunmaktadır. Üç fazlı devreyle karşılaştırılırsa tek fazlı devrede iki faz kolu bulunur ve bu nedenle sadece a ve b anahtarlama değişkenleri göz önüne alınır. Birinci koldaki S_1 anahtarı kapalı S_2 anahtarı açık ise a değişkeni 1, S_1 anahtarı açık S_2 anahtarı kapalı ise a

değişkeni 0'dır. Yani herhangi bir anda anahtarlardan birisi muhakkak iletimde diğeri ise kesimdedir. Aynı şartlar ikinci kol ve b değişkeni için de geçerlidir.



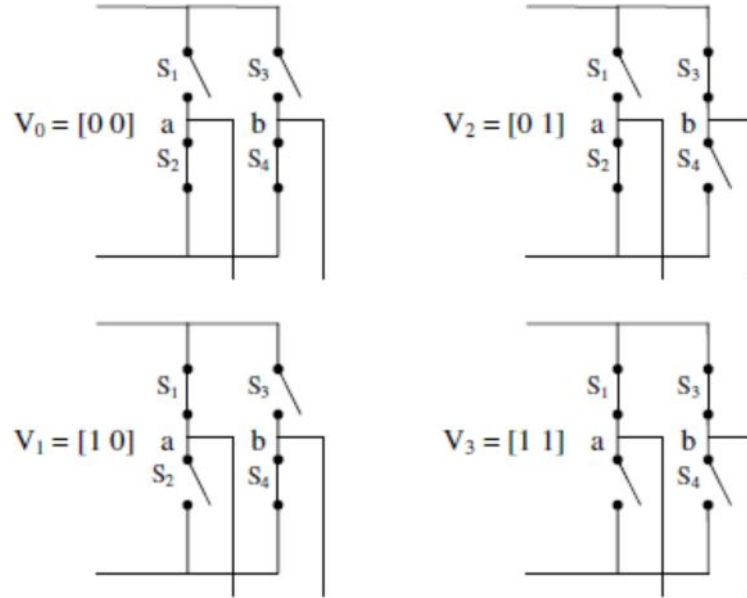
Şekil 5.13 Tek fazlı tam köprü evirici

Bu durum PWM sinyallerinin elde edilmesi açısından uzay vektör PWM tekniğinin bir avantajıdır. Çünkü tam köprü eviricideki dört anahtar için farklı sinyal üretilmesi yerine her bir kol için birer tane olmak üzere iki PWM sinyalinin elde edilmesi yeterli olacaktır. Bu sinyaller üstteki anahtarların kapılarına direkt uygulanırken alttakilere bir tersleyici üzerinden uygulanır. Şekil 5.14'te PWM sinyallerinin anahtarlara uygulanması görülmektedir.

5.3.2.1 Anahtarlama Vektörlerinin Belirlenmesi

Şekil 5.13'te verilen tam köprü evirici devresinde, a ve b değişkenlerinin durumlarına göre dört olası anahtarlama düzeni ortaya çıkmaktadır. Her bir anahtarlama durumu bir vektörle ifade edilir. Bunlar şekil 5.14'te görülmektedir. Buna göre V_0 vektörü uygulandığında yani üstteki iki anahtar kesimde alttaki iki anahtar iletimde olduğunda çıkıstaki yük uçlarında bir gerilim olmayacaktır. Aynı durum V_3 vektörü için de geçerlidir. Yani alttaki iki anahtar kesimde üstteki iki anahtar iletimde olduğunda çıkısta yine bir gerilim olmamaktadır. Bu yüzden bu iki vektör sıfır vektör olarak adlandırılır.

Evirici kollarındaki anahtarlar çapraz olarak ilettime sokulduğunda ise çıkış gerilimi $+V_{dc}$ veya $-V_{dc}$ olmaktadır. Bu yüzden bu anahtarlama düzenlerine karşılık gelen V_1 ve V_2 vektörleri aktif vektör olarak adlandırılır.



Şekil 5.14 Anahtarlama durumları

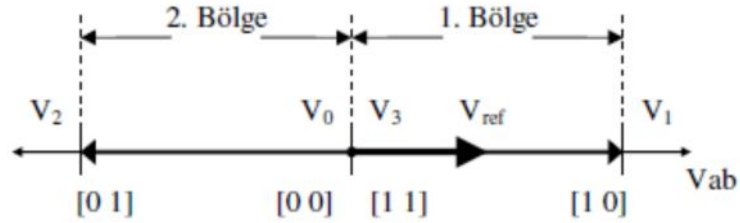
Çizelge 5.2 Tek fazlı köprü eviricide anahtarlama vektörleri ve Vab çıkış gerilimi

a	b	S_1	S_3	S_2	S_4	Vab	Vektör
0	0	0	0	1	1	0	V_0
1	0	1	0	0	1	Vdc	V_1
0	1	0	1	1	0	-Vdc	V_2
1	1	1	1	0	0	0	V_3

5.3.2.2 Anahtarlama Bölgelerinin Belirlenmesi

Yüke sadece V_{ab} gerilimi uygulandığı ve bu gerilim de $+V_{dc}$, $-V_{dc}$ veya sıfır olduğu için eviricinin çıkış gerilim uzayı tek yönlüdür. Bu yüzden anahtarlama vektörlerini Şekil 5.15'te görüldüğü gibi tek hat boyunca iki bölgeyi olarak göstermek mümkündür. V_{ref} gerilim vektörü, istenen sinüsoidal çıkış geriliminin herhangi bir aralıktaki ortalama değeridir. Burada amaç anahtarlama vektörlerini değişik sürelerde uygulayarak V_{ref}

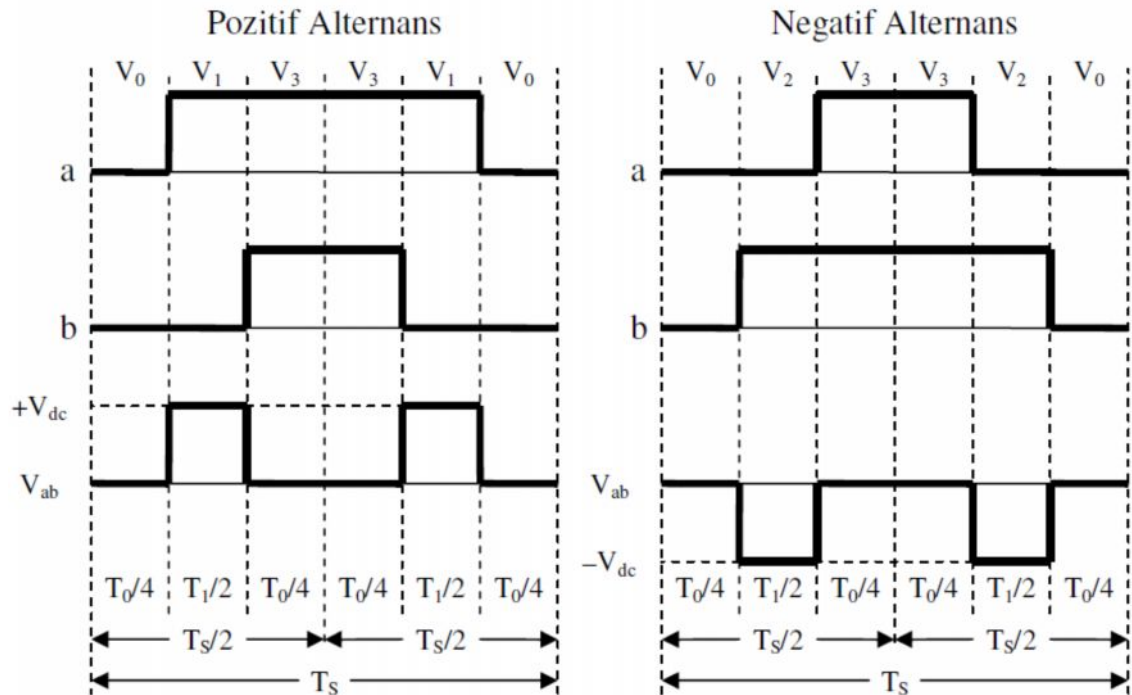
vektörünü elde etmektir. Buna göre; 1. bölgede, yani sinüsoidal çıkış geriliminin pozitif alternansında aktif vektör olarak V_1 ve sıfır vektörler uygulanmaktadır. 2. bölgede yani sinüsoidal çıkış geriliminin negatif alternansında ise aktif vektör olarak V_2 ve sıfır vektörler uygulanmaktadır.



Şekil 5.15 Anahtarlama vektörlerinin yerleşimi

Uygulanacak anahtarlama vektörleri ve anahtarlama bölgeleri belirlendikten sonra bu vektörlerin uygulanma sırası seçilir. Burada amaç her bir koldaki anahtarlar konum değiştirirken oluşan anahtarlama kayıplarını en aza indirmektir. Bunun için değişik kombinasyonlar mevcuttur. Fakat en uygun anahtarlama sırası Şekil 5.16'daki simetrik sıralamadır.

Bu anahtarlama düzeninde her periyotta eviriciin sadece bir kolundaki anahtarlar konum değiştirmektedir. Böylece toplam harmonik distorsiyon en aza inmektedir.



Şekil 5.16 Anahtarlama vektörlerinin simetrik olarak uygulanması

5.3.2.3 Anahtarlama Sürelerinin Hesaplanması

Hangi bölgede hangi anahtarlama vektörünün uygulanacağı belirlendikten sonra bunların uygulanma süreleri hesaplanır. Bunun için şekil 5.16'daki anahtarlama düzeni kullanılabilir. Bu durumda T_1 süresinin hesaplanması aşağıdaki şekilde olur;

$$\int_0^{T_s/2} V_{ref} dt = \int_0^{T_0/4} V_0 dt + \int_{T_0/4}^{T_0/4+T_1/2} V_1 dt + \int_{T_0/4+T_1/2}^{T_s/2} V_3 dt \quad (5.20)$$

$$\frac{T_s}{2} V_{ref} = \frac{T_0}{4} V_0 + \frac{T_1}{2} V_1 + \frac{T_0}{4} V_3 \quad (5.21)$$

$$T_s V_{ref} = T_1 V_1 + T_0 (V_0, V_3) \quad (5.22)$$

$$T_s V_m \sin \omega t = V_{dc} T_1 \quad (5.23)$$

$$T_1 = T_s \frac{V_m}{V_{dc}} \sin \omega t \quad \left(\frac{V_m}{V_{dc}} = M \right) \quad (5.24)$$

$$T_1 = T_s M \sin \omega t \quad (0 \leq M \leq 1) \quad (5.25)$$

Sekil 5.17.'de verilen T_s , bir anahtarlama periyodunun süresini T_1 , bu periyot içinde V_1 vektörünün uygulanma süresini vermektedir. Sıfır vektörlerin uygulanma süresi ise;

$T_0 = T_s - T_1$ kadardır.

5.3.3 Üç Seviyeli Üç Fazlı Uzay Vektör PWM

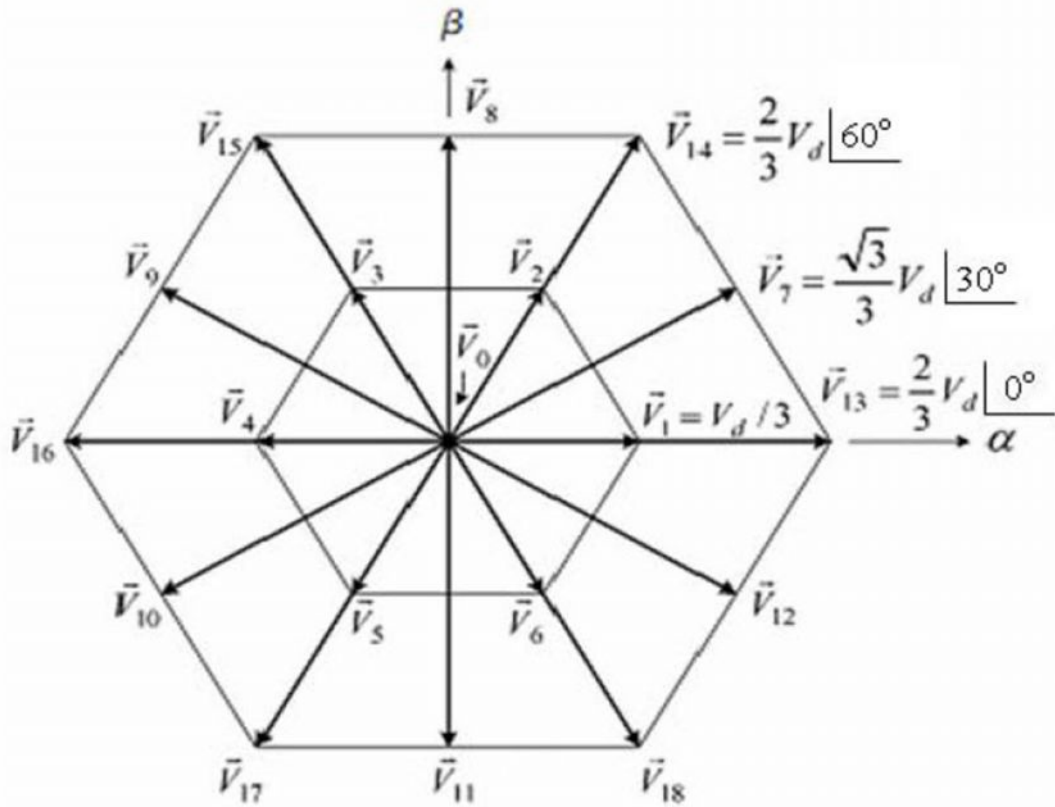
Çok seviyeli eviricilerin son yıllarda kullanımı yüksek güçlü uygulamalarda oldukça artmıştır. Bu uygulamalarda kullanılan yüksek performanslı AC sürücü sistemlerinin yüksek kalitede evirici çıkışına sahip olmaları için daha az harmonik ve tork darbelerinin olması gerekir. İki seviyeli klasik evirici düzeninde, evirici çıkış akımının harmonik içeriklerinin azaltılması anahtarlama frekansının artırılması ile sağlanır. Ayrıca yüksek gerilim alanlarında, güç elemanlarının anahtarlama frekansı, anahtarlama kayıpları artmasıyla 1 kHz'in altına sınırlanır. Böylece iki seviyeli eviricilerde artan anahtarlama frekansı ile beraber harmoniklerin azalması yüksek güç uygulamalarında oldukça zor bir hale gelir [31].

Ayrıca iki seviyeli topolojide, iki seviyeli eviricinin DC bara gerilimi anahtarlama elemanının gerilim oranıyla sınırlanır, böylece anahtarlama elemanının problemleri seri bağlantısı yüksek DC bara gerilimine ihtiyaç duyar. Seri bağlantıyla maksimum

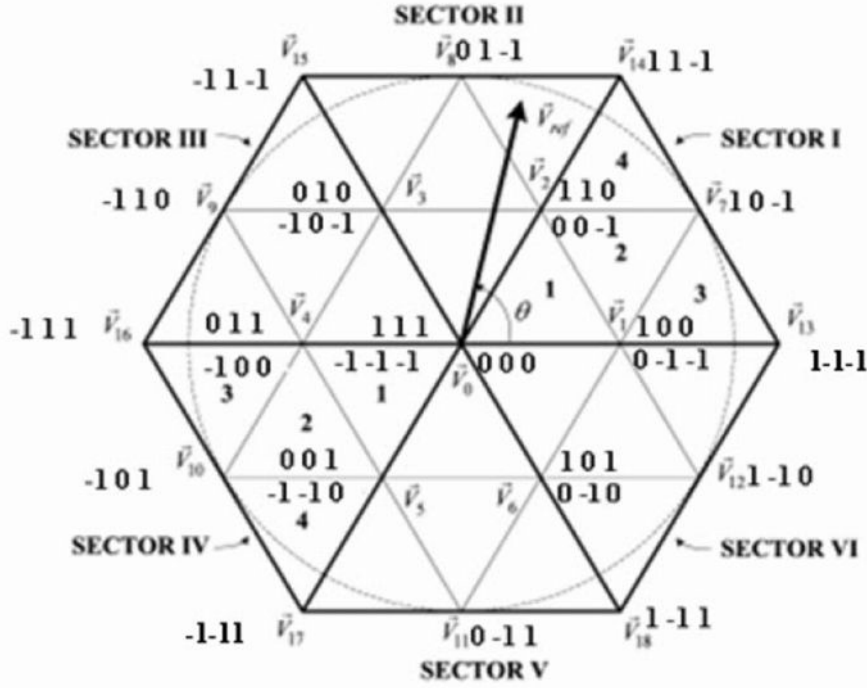
anahtarlama gerilimi oldukça düşer. Böylece harmonik azalımı zorlaşır. Olumsuz bir durum oluşur.

Harmonik bozumu daha az ve yüksek gerilim seviyesi olmasından dolayı seviye sayısı üç ve üstü olan eviriciler daha iyi bir alternatif olarak görülmektedir.

Üç seviyeli eviricilerin harmonik içeriği aynı anahtarlama frekansındaki iki seviyeli eviricilere göre oldukça azdır. Ayrıca anahtarlama elemanının kesme gerilimi Dc bara geriliminin yarısıdır. Bu yüzden üç seviyeli topoloji genellikle yüksek performanslı ve yüksek gerilim AC sürücü sistemlerinin gerçekleştirilmesinde kullanılır. Şekil 5.17’de üç seviyeli uzay vektör diyagramı gösterilmektedir.



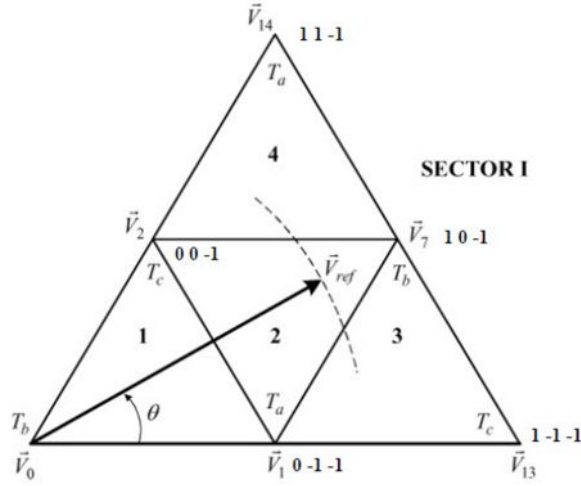
Şekil 5.17 Üç seviyeli eviricinin uzay vektör diyagramı



Şekil 5.18 Üç seviyeli eviricinin uzay vektör anahtarlama durumları

Uzay vektörde seviye sayısı arttıkça anahtarlama sayısı da artmaktadır. Şekil 5.18’de görüldüğü gibi üç seviyeli evirici için 27 anahtarlama durumu söz konusudur. Bu vektörleri de kendi aralarında sınıflandıırırsak; 3 tane sıfır vektör (000,111,-1-1-1), 12 tane küçük vektör (110,00-1,010,-10-1,011,-100,001,-1-10,101,0-10,100,0-1-1), 6 tane orta vektör (10-1,01-1,-110,-101,0-11,1-10) ve 6 tane büyük genlikli vektör (1-1-1,11-1,-11-1,-111,-1-11,1-11) vardır [21]. Büyük vektörler en büyük veya en küçük DC bara gerilim seviyesini gösterirler. Ayrıca nötr noktasına bağlantılı olmadıkları için kapasitelerin gerilim dengesine etki etmezler. En büyük genliğe sahip olduklarından dolayı en yüksek AC gerilimi üretirler. Orta genlikli vektörler çıkışı farklı DC bara gerilim seviyelerine bağlar. Orta vektörlerin uzunluğu lineer modülasyon ve sabit durum şartları için referans vektörün maksimum genliğini verir. Bunun uzunluğu da maksimum $\sqrt{3}/2$ ’dir. Ayrıca orta vektörlerin bir çıkışı nötr noktasına bağlandığından dolayı kapasitelerde dengesizliğe sebep olacaktır. Küçük vektörler AC çıkış gerilimini iki ardışık DC bara gerilim seviyelerine bağlar. Uzunlukları büyük vektörlerin uzunluklarının yarısıdır ve çift vektörlerdir. Yani iki durumda da aynı çıkış gerilimi üretilir. Sıfır vektörler merkezdendirler. Bu vektörler eviricinin bütün çıkışlarını aynı Dc bara gerilim seviyesine bağlar ve bundan dolayı DC tarafta hiçbir akım üretilmez.

Şekil 5.18’de üç seviyeli uzay vektörünün 6 sektöre ayrıldığı görülmektedir. Bu sektörler de kendi arasından 4 bölgeye ayrılır. Böylece en yakın vektörün düştüğü yerin tespiti yapılabilir. Şekil 5.19’da 1. Sektör ayrıntılı olarak verilmektedir.



Şekil 5.19 Birinci sektör ve anahtarlama zamanları

İki seviyeli eviricide olduğu gibi üç seviyeli eviricinin uzay vektör tekniğinde de izlenmesi gereken adımlar vardır;

1. Uzay vektörünün hangi sektörde olduğunun tespiti
2. Vektörünün hangi bölgeye düştüğünün tespiti
3. Anahtarlama sürelerinin (T_a , T_b , T_c) belirlenmesi
4. Anahtarlama sıralarının belirlenmesi ve uygulanması

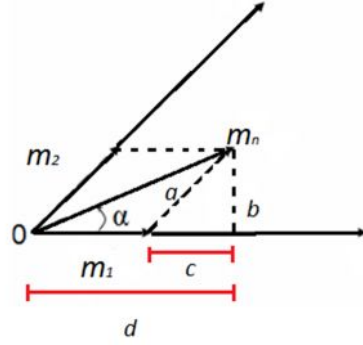
5.3.3.1 Birinci Adım: Sektör Tespiti

Modülasyon indeksinin değerinin $0 \leq m \leq 1$ arasında olması istenir. Maksimum m_n değeri de $\sqrt{3}/2$ ’dir. Vektörün sektörünü belirlemek için açıya bakılır.

$0^\circ \leq \alpha \leq 60^\circ$ ise 1. sektörde, $60^\circ \leq \alpha \leq 120^\circ$ ise 2. sektörde, $120^\circ \leq \alpha \leq 180^\circ$ ise 3. sektörde, $180^\circ \leq \alpha \leq 240^\circ$ ise 4. sektörde, $240^\circ \leq \alpha \leq 300^\circ$ ise 5. sektörde, $300^\circ \leq \alpha \leq 360^\circ$ ise 6. sektördedir.

5.3.3.2 İkinci Adım: Bölge Tespiti

Vektörün hangi bölgeye düştüğünün bulmak için m bileşenlerine ayrılır.



Şekil 5.20 Birinci sektör için m'in bileşenleri

$$b = m_n * \sin \alpha \quad (5.26)$$

$$b = a * \sin 60 \quad (5.27)$$

m_2 'yi bulmak için a 'yı çekelim:

$$a = m_2 = \frac{b}{\sin 60} = \frac{2}{\sqrt{3}} b = \frac{2}{\sqrt{3}} m_n \sin \alpha \quad (5.28)$$

$$m_1 = d - c \quad (5.29)$$

$$m_1 = m_n * \cos \alpha - \left(\frac{2}{\sqrt{3}} m_n \sin \alpha \right) \cos 60 \quad (5.30)$$

$$m_1 = m_n \left(\cos \alpha - \frac{\sin \alpha}{\sqrt{3}} \right) \quad (5.30)$$

Bu hesaplamalara göre eğer;

$m_1 < 0,5$ ve $m_2 < 0,5$ ve $m_1 + m_2 < 0,5$ ise 1. bölge,

$m_1 > 0,5$ ise 2. bölge,

$m_2 > 0,5$ ise 4. bölge,

$m_1 < 0,5$ ve $m_2 < 0,5$ ve $m_1 + m_2 > 0,5$ ise 3. bölge içerisinde.

Böylece bileşenler yardımıyla vektörün hangi bölgede olduğu tespit edilmiş olur. Aynı şekilde bu işlemler diğer sektörler için de tekrar edilir.

5.3.3.3 Üçüncü Adım: Anahtarlama Süreleri

Anahtarlama süreleri hesaplanır. Şekil 5.19'da T_a, T_b, T_c süreleri gösterilmektedir. Hesaplar çizelge 5.3, 5.4 ve 5.5'te verilmektedir. Bu hesaplamalarla ilgili [32]'den yararlanılmıştır.

Çizelge 5.3 1. ve 2. sektördeki T_a, T_b, T_c anahtarlama sürelerinin hesabı

Bölge	1. Sektör	Bölge	2. Sektör
1	$T_a = \frac{T_s}{n} * \sin\left(\frac{\pi}{3} - \alpha\right)$ $T_b = \frac{T_s}{2} * (1 - 2 * n * \sin(\alpha + \pi/3))$ $T_c = n * T_s * \sin \alpha$	1	$T_a = n * T_s * \sin(\alpha - \pi/3)$ $T_b = \frac{T_s}{2} * (1 - 2 * n * \sin \alpha)$ $T_c = n * T_s * \sin\left(\frac{\pi}{3} + \alpha\right)$
2	$T_a = T_s * (2 * n * \sin(\alpha - \pi/3) - 1)$ $T_b = n * T_s * \sin \alpha$ $T_c = \frac{T_s}{2} * (2 * n * \sin\left(\frac{\pi}{3} + \alpha\right) - 1)$	2	$T_a = T_s * (2 * n * \sin\left(\frac{\pi}{3} - \alpha\right) - 1)$ $T_b = n * T_s * \sin(\alpha - \pi/3)$ $T_c = T_s (1 - n * \sin \alpha)$
3	$T_a = \frac{T_s}{2} * (1 - 2 * n * \sin \alpha)$ $T_b = \frac{T_s}{2} * (2 * n * \sin\left(\frac{\pi}{3} + \alpha\right) - 1)$ $T_c = \frac{T_s}{2} * (1 + 2 * n * \sin(\alpha - \pi/3))$	3	$T_a = \frac{T_s}{2} * (1 + 2 * n * \sin(\alpha + \pi/3))$ $T_b = \frac{T_s}{2} * (2 * n * \sin(\alpha - \pi/3) - 1)$ $T_c = \frac{T_s}{2} (1 - 2 * n * \sin \alpha)$
4	$T_a = \frac{T_s}{2} * (2 * n * \sin \alpha - 1)$ $T_b = n * T_s * \sin\left(\frac{\pi}{3} - \alpha\right)$ $T_c = T_s * (1 - n * \sin(\alpha + \pi/3))$	4	$T_a = \frac{T_s}{2} * (1 + 2 * n * \sin(\alpha - \pi/3))$ $T_b = n * T_s * \sin \alpha$ $T_c = \frac{T_s}{2} (2 * n * \sin(\alpha - \pi/3) - 1)$

Çizelge 5.3'teki $n = \frac{\sqrt{3}V^*}{V_d}$, V^* referans vektörün genliğidir. V_d ise dc bara gerilimidir.

θ ise uzay vektör açısıdır.

Çizelge 5.4 3. ve 4. sektördeki Ta,Tb,Tc anahtarlama sürelerinin hesabı

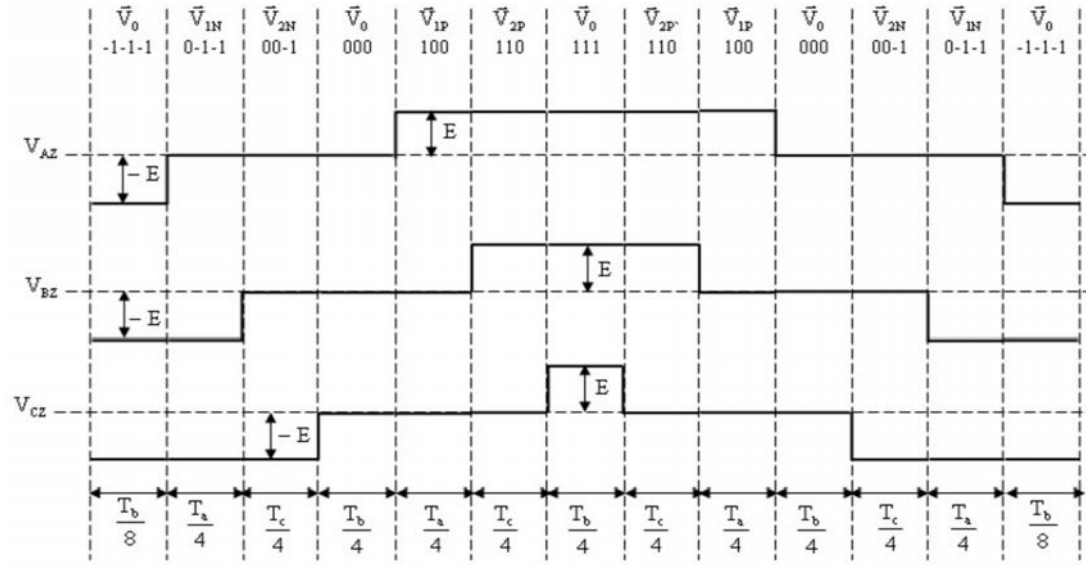
Bölge	3. Sektör	Bölge	4. Sektör
1	$T_a = \frac{T_s}{2} * (1 - 2 * n * \sin(\alpha - \pi/3))$ $T_b = \frac{T_s}{2} * (1 - 2 * n * \sin(\alpha - \pi/3))$ $T_c = -n * T_s \sin(\alpha + \pi/3)$	1	$T_a = \frac{T_s}{2} * (1 + 2 * n * \sin(\alpha + \pi/3))$ $T_b = \frac{T_s}{2} * (1 + 2 * n * \sin(\alpha + \pi/3))$ $T_c = n * T_s \sin(\alpha - \pi/3)$
2	$T_a = \frac{T_s}{2} * (1 - 2 * n * \sin(\alpha - \pi/3))$ $T_b = -n * T_s \sin(\alpha + \pi/3)$ $T_c = \frac{T_s}{2} * (2 * n * \sin \alpha - 1)$	2	$T_a = \frac{T_s}{2} * (2 * n * \sin(\alpha - \pi/3) - 1)$ $T_b = -T_s * n * \sin \alpha$ $T_c = T_s * (1 + n * \sin(\alpha + \pi/3))$
3	$T_a = \frac{T_s}{2} * (1 + 2 * n * \sin(\alpha + \pi/3))$ $T_b = \frac{T_s}{2} * (2 * n * \sin(\alpha - \pi/3) - 1)$ $T_c = \frac{T_s}{2} * (1 - 2 * n * \sin \alpha)$	3	$T_a = \frac{T_s}{2} * (1 - 2 * n * \sin(\alpha - \pi/3))$ $T_b = -\frac{T_s}{2} * (1 + 2 * n * \sin(\alpha + \pi/3))$ $T_c = \frac{T_s}{2} * (1 + 2 * n * \sin \alpha)$
4	$T_a = -\frac{T_s}{2} * (1 + 2 * n * \sin(\alpha + \pi/3))$ $T_b = T_s * n * \sin \alpha$ $T_c = \frac{T_s}{2} * (2 * n * \sin(\alpha - \pi/3))$	4	$T_a = T_s * (1 + n * \sin(\alpha - \pi/3))$ $T_b = T_s * n * \sin(\alpha - \pi/3)$ $T_c = -\frac{T_s}{2} * (1 + 2 * n * \sin \alpha)$

Çizelge 5.5 5. ve 6. sektördeki Ta,Tb,Tc anahtarlama sürelerinin hesabı

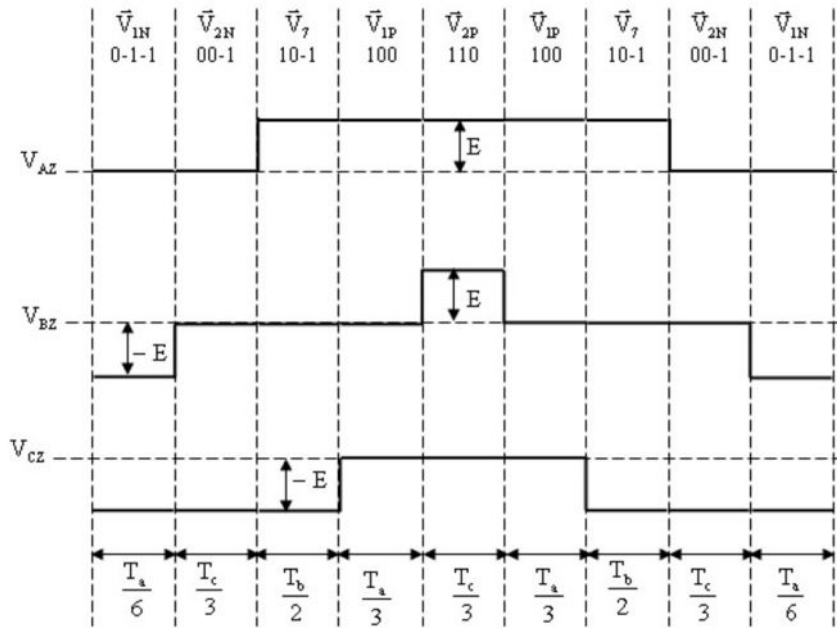
Bölge	5. Sektör	Bölge	6. Sektör
1	$T_a = \frac{T_s}{2} \sin(\alpha + \pi/3)$ $T_b = \frac{T_s}{2} (1 + 2n \sin \alpha)$ $T_c = T_s n \sin\left(\frac{\pi}{3} - \alpha\right)$	1	$T_a = \frac{T_s}{2} \sin(\alpha - \pi/3)$ $T_b = \frac{T_s}{2} (1 + 2n \sin(\alpha - \pi/3))$ $T_c = -n T_s \sin \alpha$
2	$T_a = T_s (1 + n \sin \alpha)$ $T_b = T_s n \sin\left(\frac{\pi}{3} - \alpha\right)$ $T_c = -\frac{T_s}{2} (1 + 2n \sin(\alpha + \pi/3))$	2	$T_a = \frac{T_s}{2} (1 + 2n \sin \alpha)$ $T_b = T_s n \sin(\alpha + \pi/3)$ $T_c = T_s (1 + n \sin(\alpha - \pi/3))$
3	$T_a = \frac{T_s}{2} (1 + 2n \sin(\alpha - \pi/3))$ $T_b = \frac{T_s}{2} (1 + 2n \sin \alpha)$ $T_c = \frac{T_s}{2} (1 + 2n \sin(\alpha + \pi/3))$	3	$T_a = \frac{T_s}{2} (1 + 2n \sin \alpha)$ $T_b = \frac{T_s}{2} (2n \sin(\frac{\pi}{3} - \alpha) - 1)$ $T_c = \frac{T_s}{2} (1 - 2n \sin(\alpha + \pi/3))$
4	$T_a = \frac{T_s}{2} (2n \sin(\frac{\pi}{3} - \alpha) - 1)$ $T_b = -T_s n \sin(\alpha + \pi/3)$ $T_c = T_s (1 + n \sin \alpha)$	4	$T_a = T_s (1 + n \sin(\alpha - \pi/3))$ $T_b = -n T_s \sin \alpha$ $T_c = \frac{T_s}{2} (2n \sin(\alpha + \frac{\pi}{3}) - 1)$

5.3.3.4 Dördüncü Adım: Anahtarlama Sırası

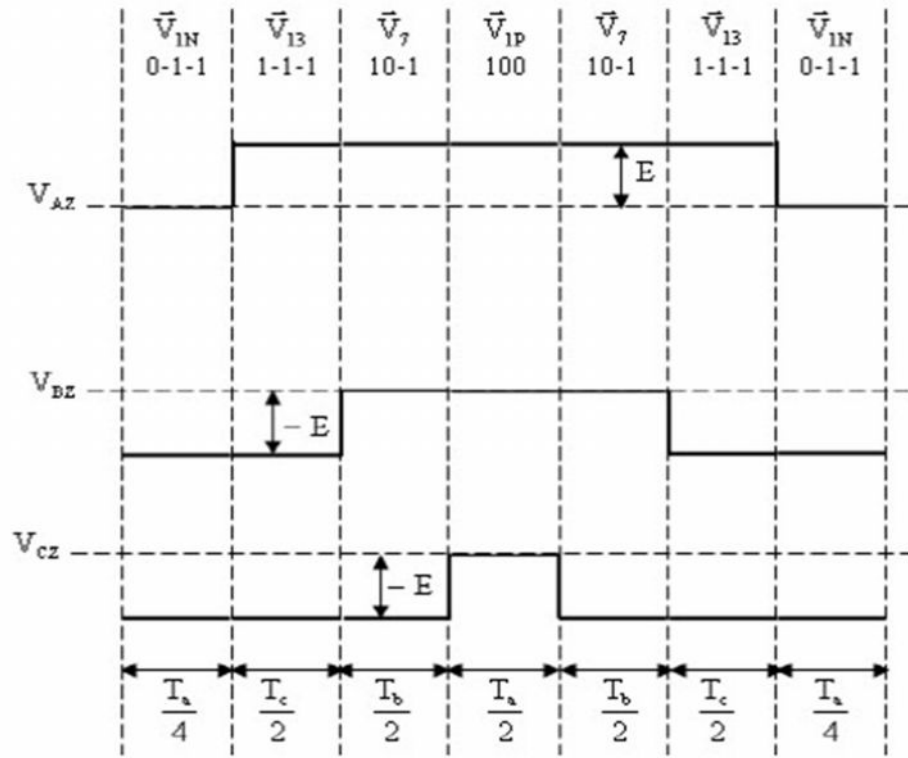
En son olarak her sektörün her bölgesi için anahtarların anahtarlama sıraları belirlenir ve uygulanır. Şekil 5.21'den şekil 5.25'e kadar birinci sektörün 4 bölgesinin ayrı ayrı anahtarlama sıraları verilmiştir.



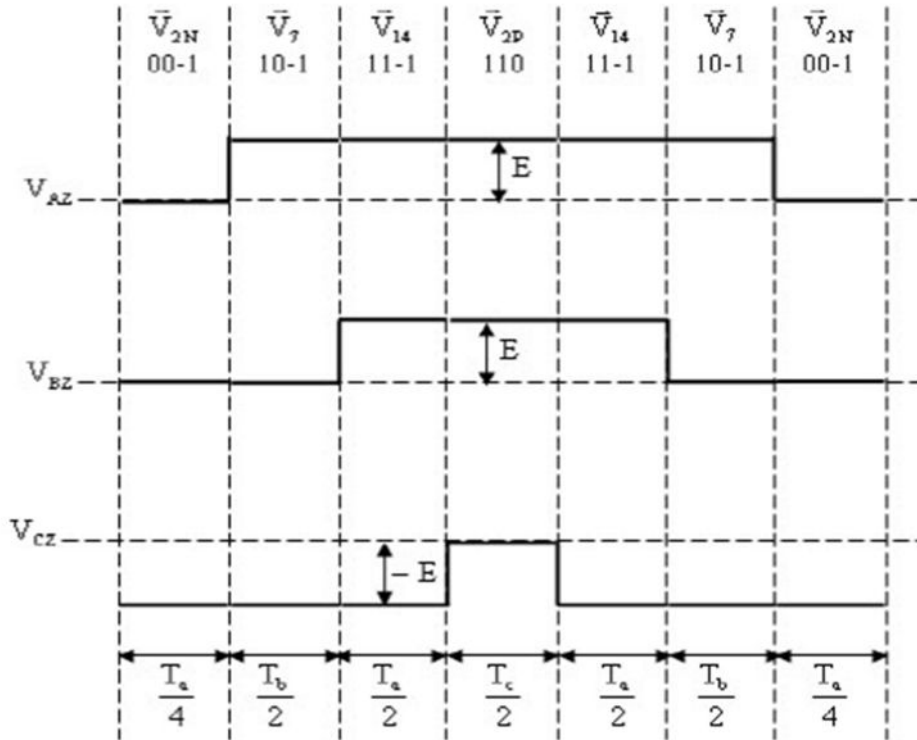
Şekil 5.21 Birinci sektör birinci bölge anahtarlama sırası



Şekil 5.22 Birinci sektör ikinci bölge anahtarlama sırası

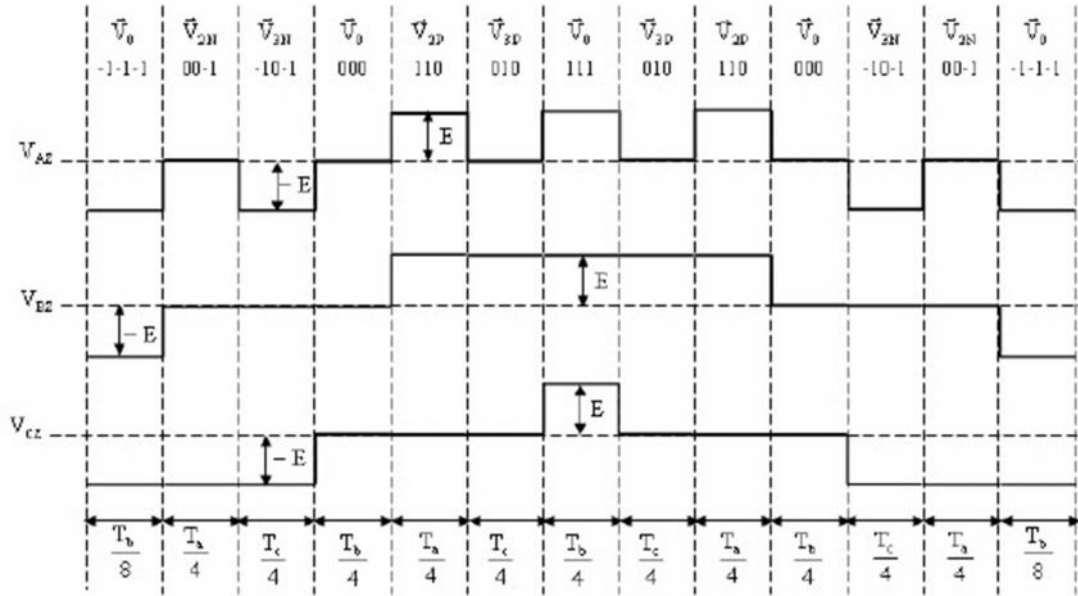


Şekil 5.23 Birinci sektör üçüncü bölge anahtarlama sırası

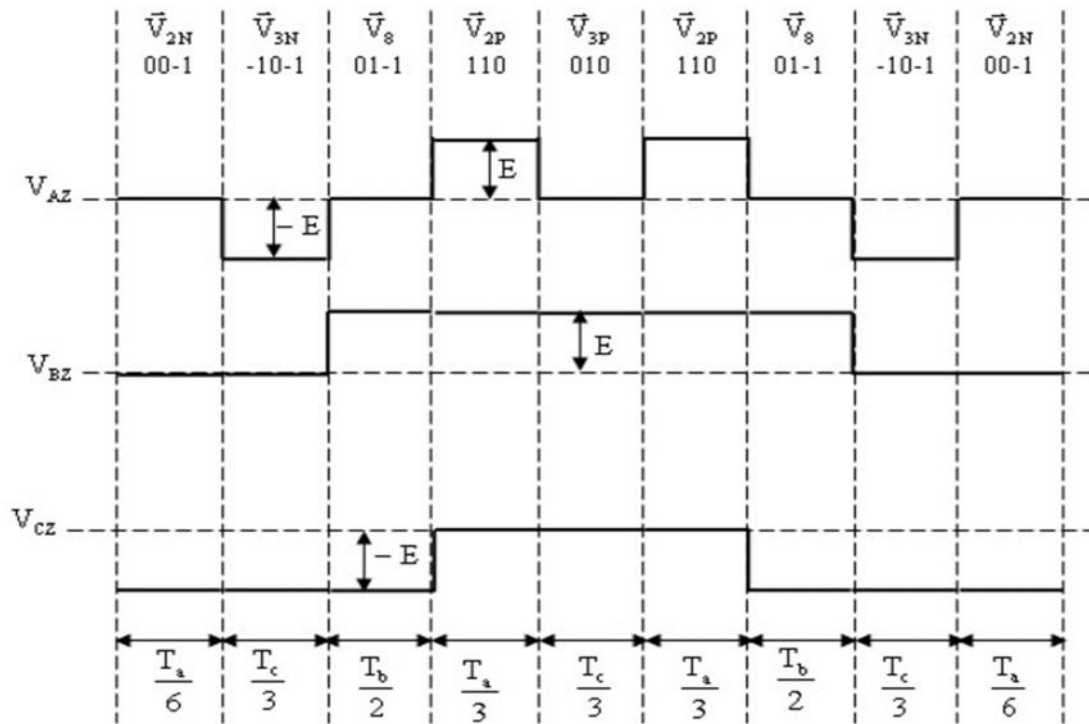


Şekil 5.24 Birinci sektör dördüncü bölge anahtarlama sırası

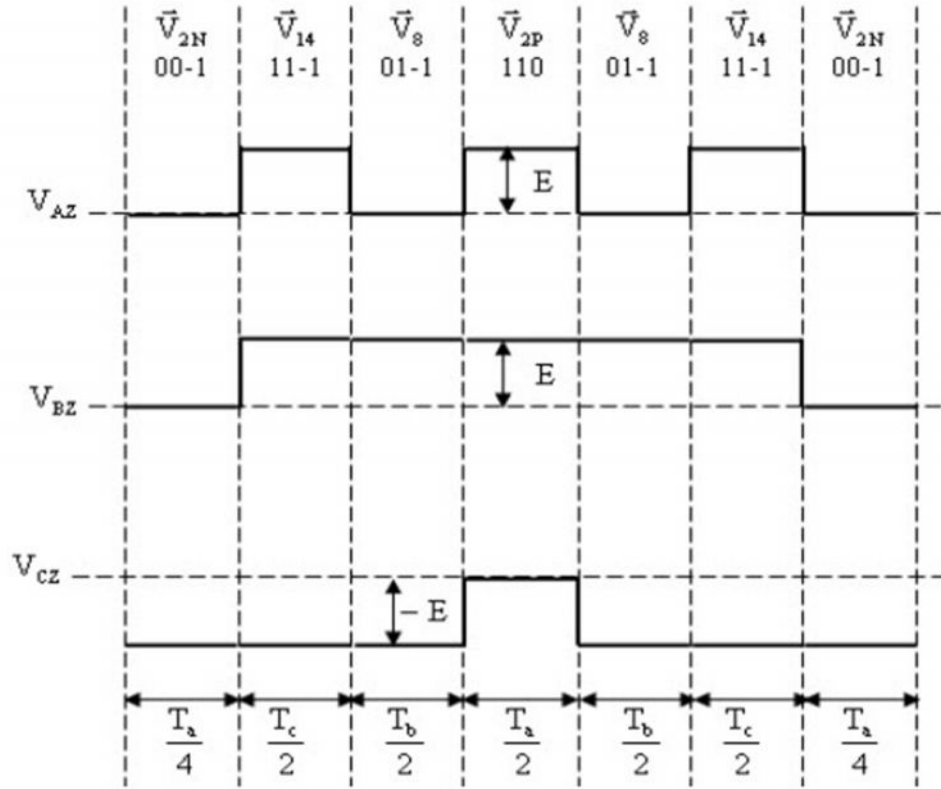
Şekil 5.25'den şekil 5.29'a kadar ikinci sektörün 4 bölgesinin ayrı ayrı anahtarlama sıraları verilmiştir.



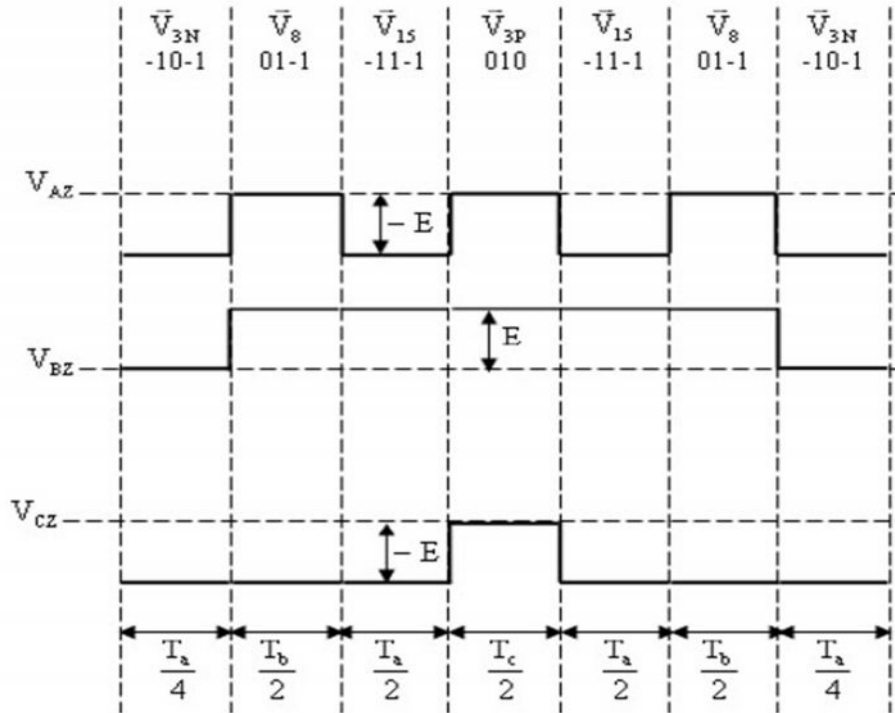
Şekil 5.25 İkinci sektör birinci bölge anahtarlama sırası



Şekil 5.26 İkinci sektör ikinci bölge anahtarlama sırası

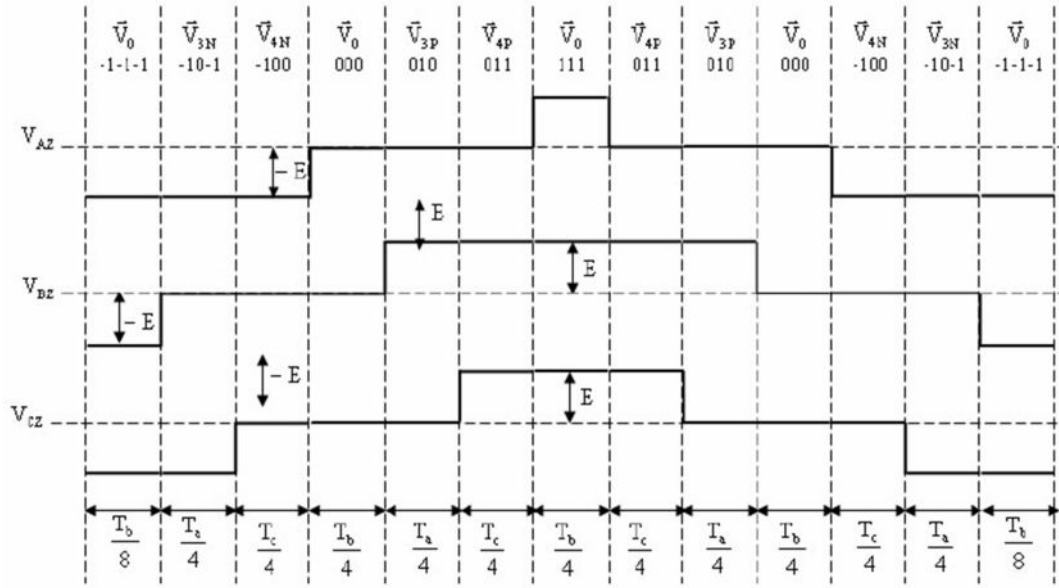


Şekil 5.27 İkinci sektör üçüncü bölge anahtarlama sırası

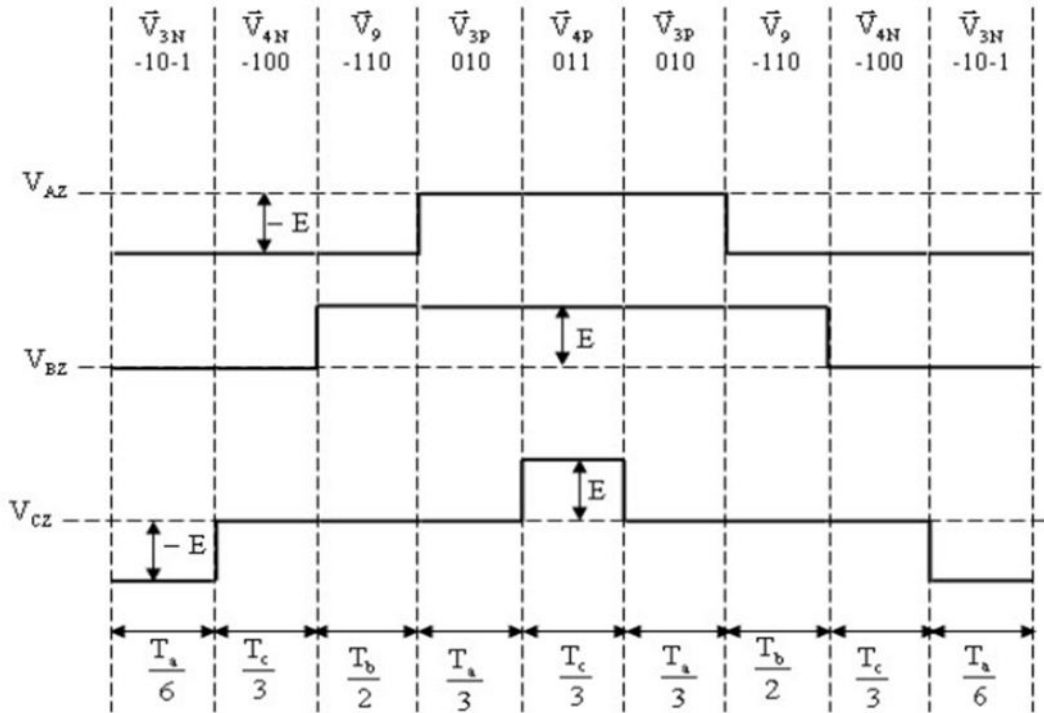


Şekil 5.28 İkinci sektör dördüncü bölge anahtarlama sırası

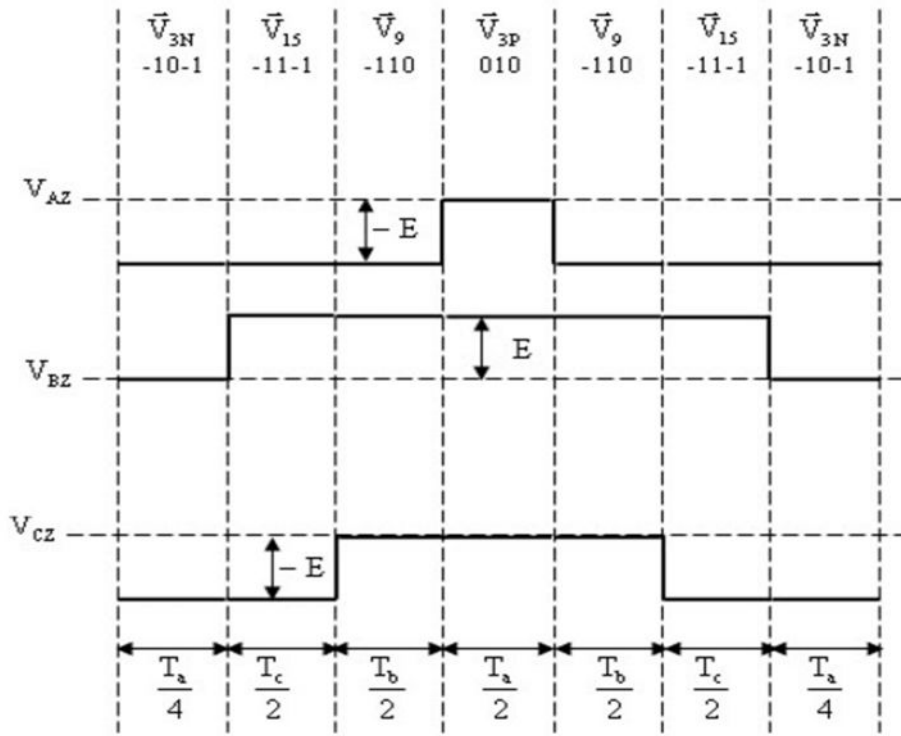
Şekil 5.29'den şekil 5.33'e kadar üçüncü sektörün 4 bölgesinin ayrı ayrı anahtarlama sıraları verilmiştir.



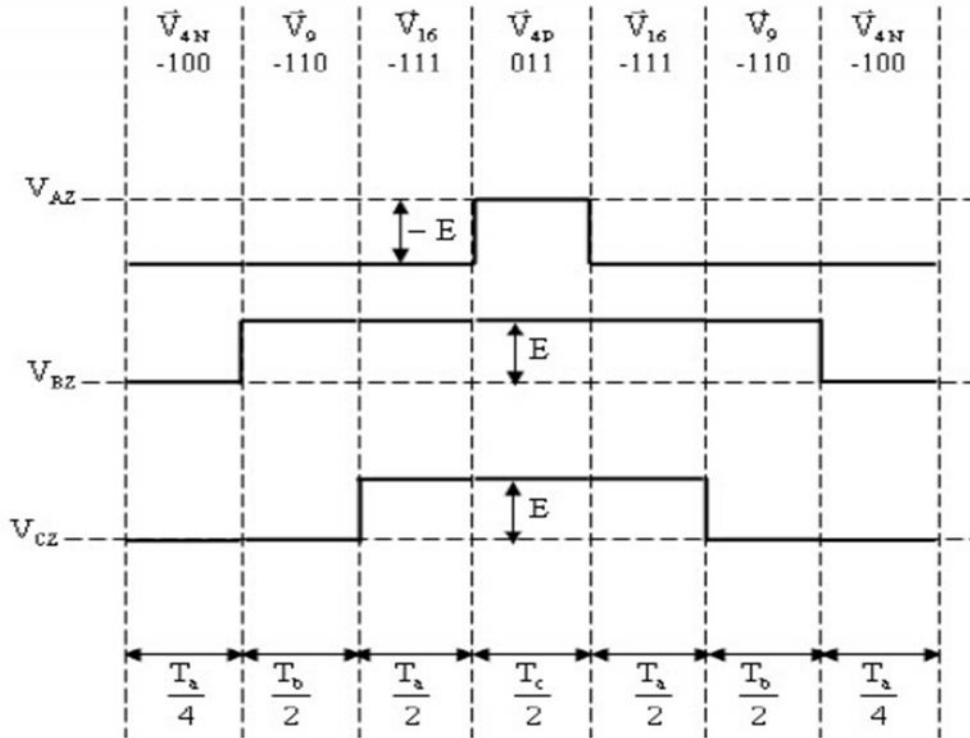
Şekil 5.29 Üçüncü sektör birinci bölge anahtarlama sırası



Şekil 5.30 Üçüncü sektör ikinci bölge anahtarlama sırası

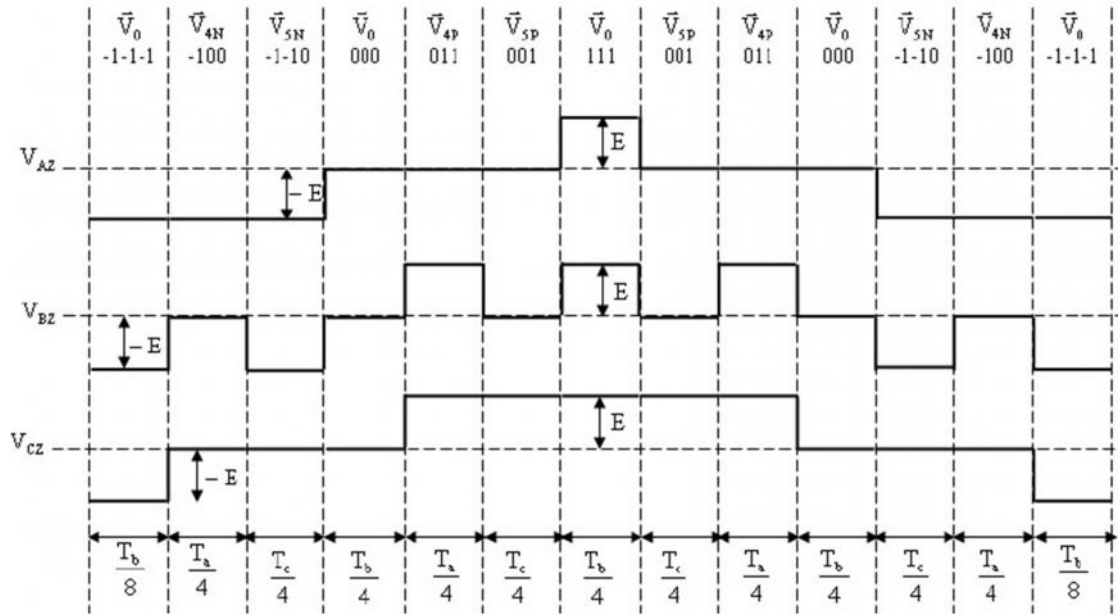


Şekil 5.31 Üçüncü sektör üçüncü bölge anahtarlama sırası

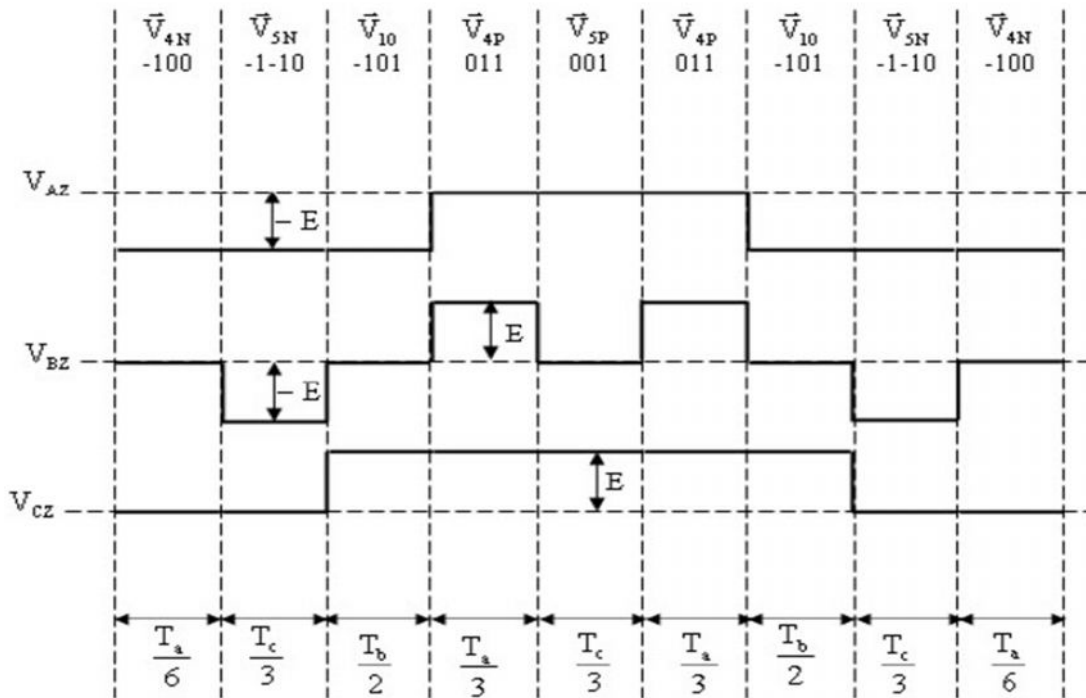


Şekil 5.32 Üçüncü sektör dördüncü bölge anahtarlama sırası

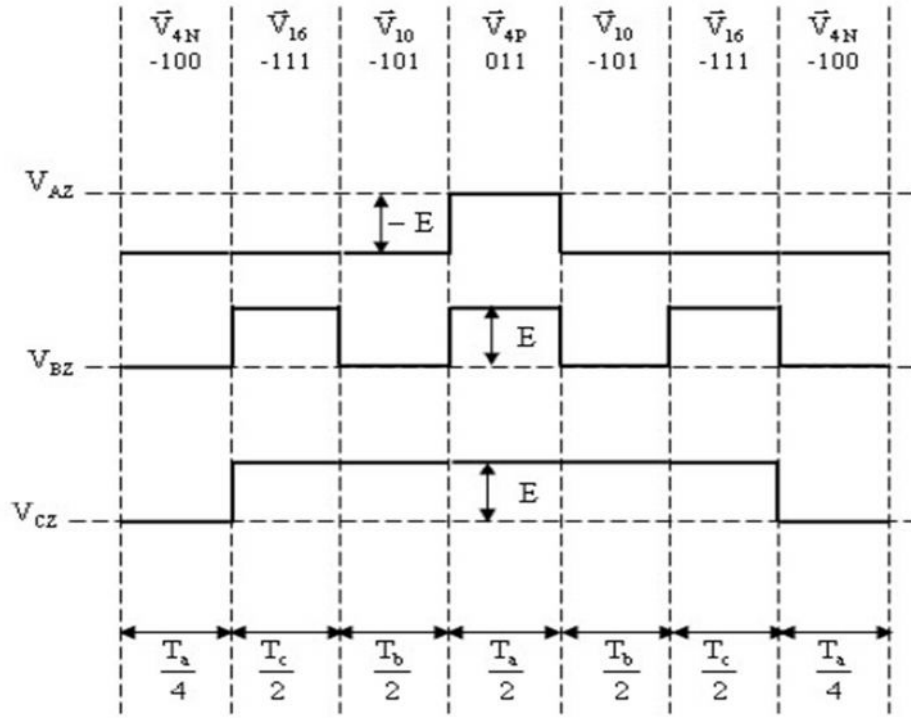
Şekil 5.33'ten şekil 5.37'ye kadar dördüncü sektörün 4 bölgesinin ayrı ayrı anahtarlama sıraları verilmiştir.



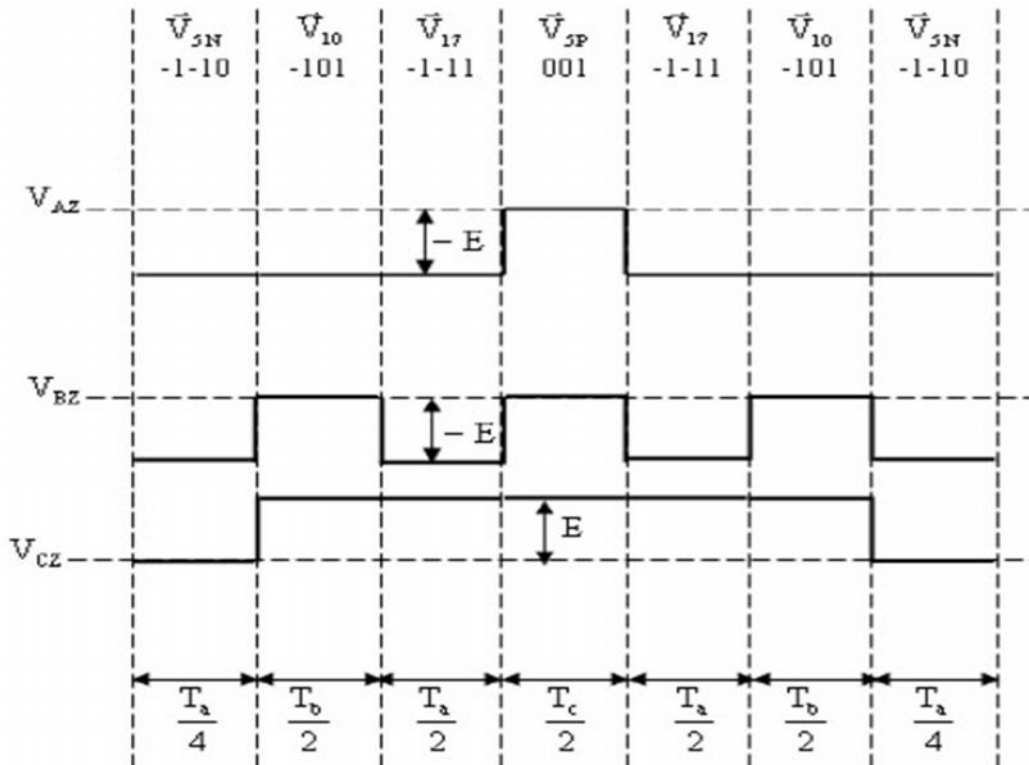
Şekil 5.33 Dördüncü sektör birinci bölge anahtarlama sırası



Şekil 5.34 Dördüncü sektör ikinci bölge anahtarlama sırası

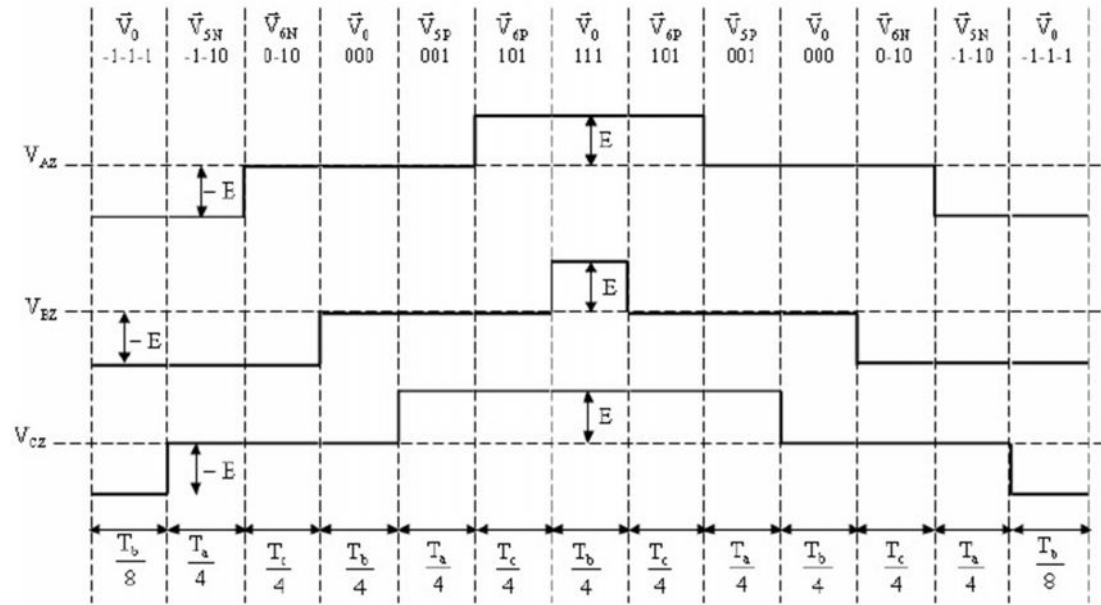


Şekil 5.35 Dördüncü sektör üçüncü bölge anahtarlama sırası

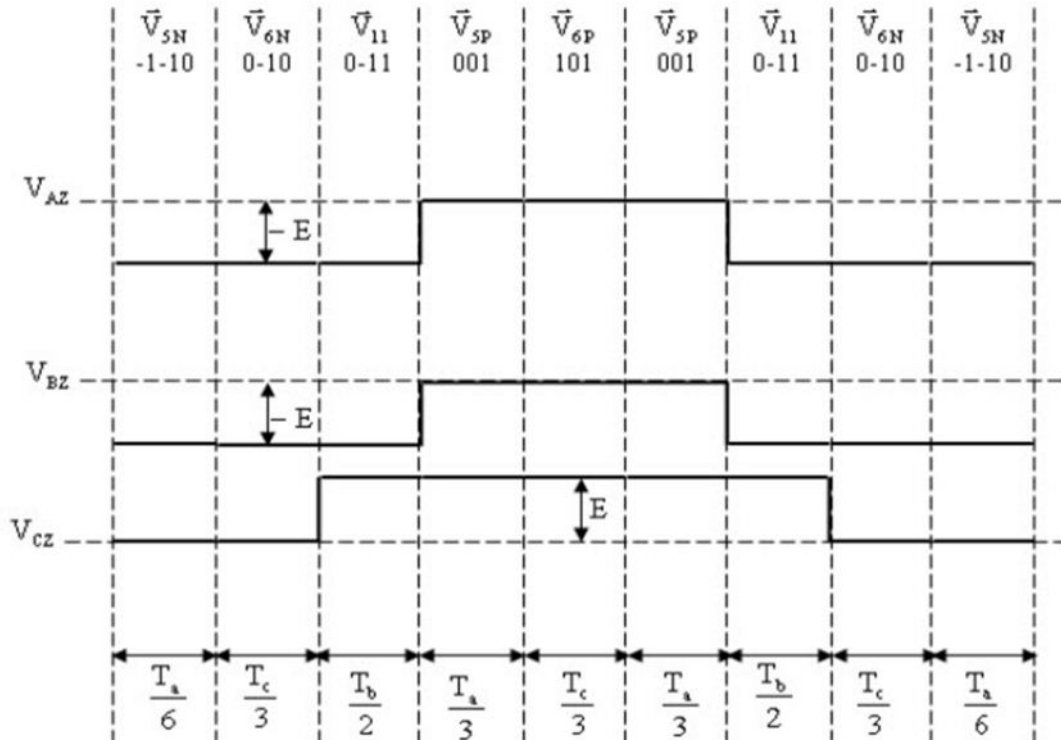


Şekil 5.36 Dördüncü sektör dördüncü bölge anahtarlama sırası

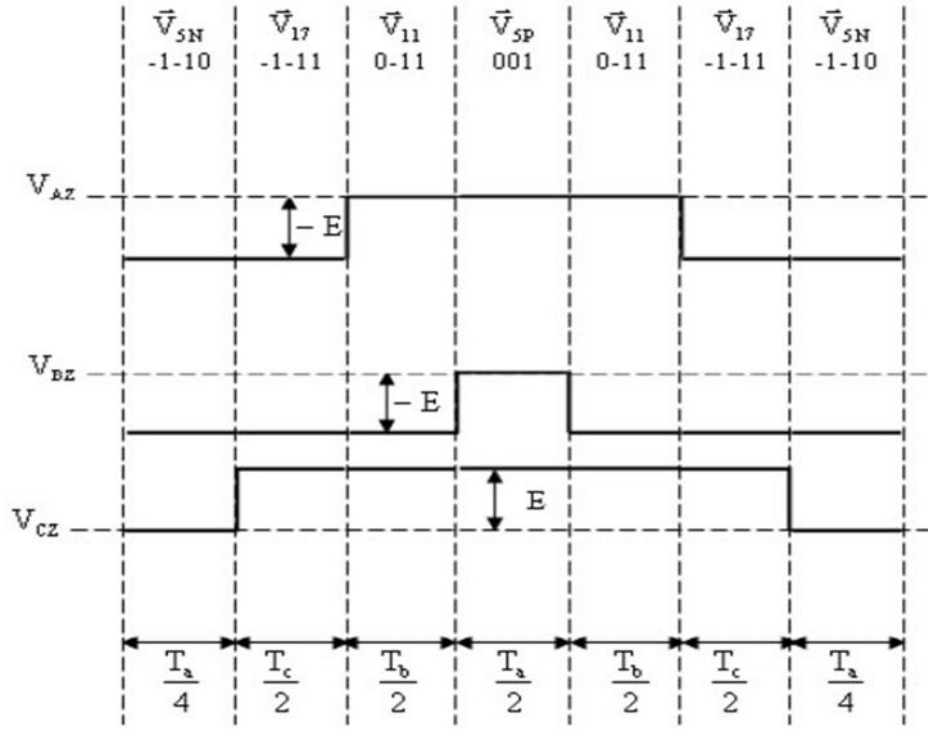
Şekil 5.37'den şekil 5.41'e kadar beşinci sektörün 4 bölgesinin ayrı ayrı anahtarlama sıraları verilmiştir.



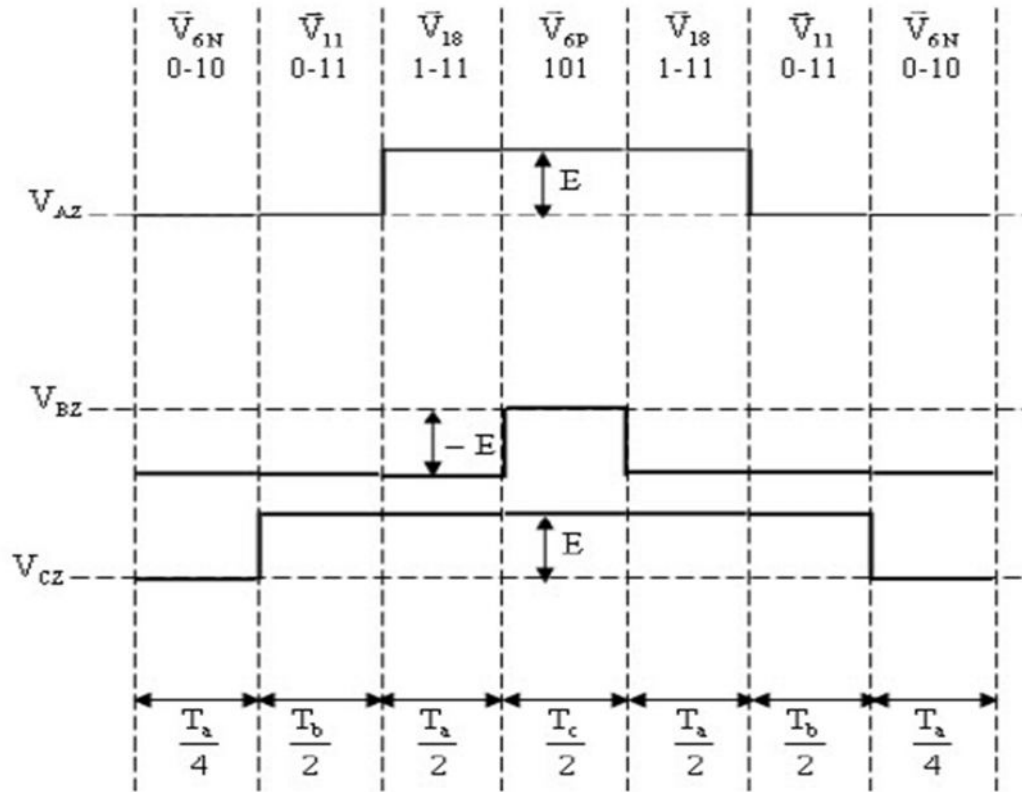
Şekil 5.37 Beşinci sektör birinci bölge anahtarlama sırası



Şekil 5.38 Beşinci sektör ikinci bölge anahtarlama sırası

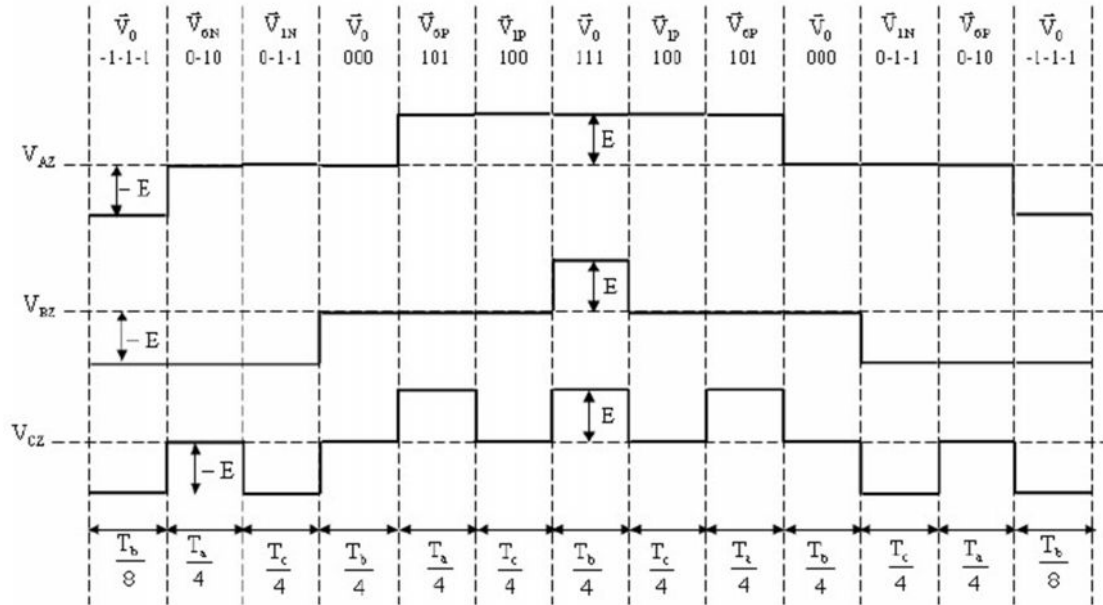


Şekil 5.39 Beşinci sektör üçüncü bölge anahtarlama sırası

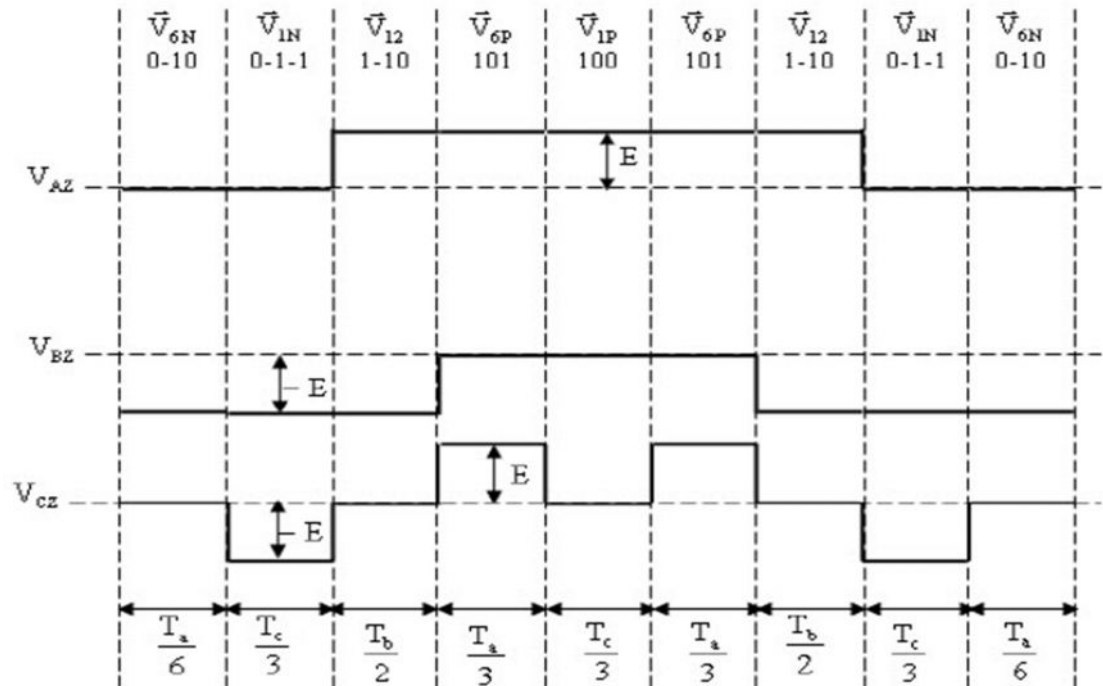


Şekil 5.40 Beşinci sektör dördüncü bölge anahtarlama sırası

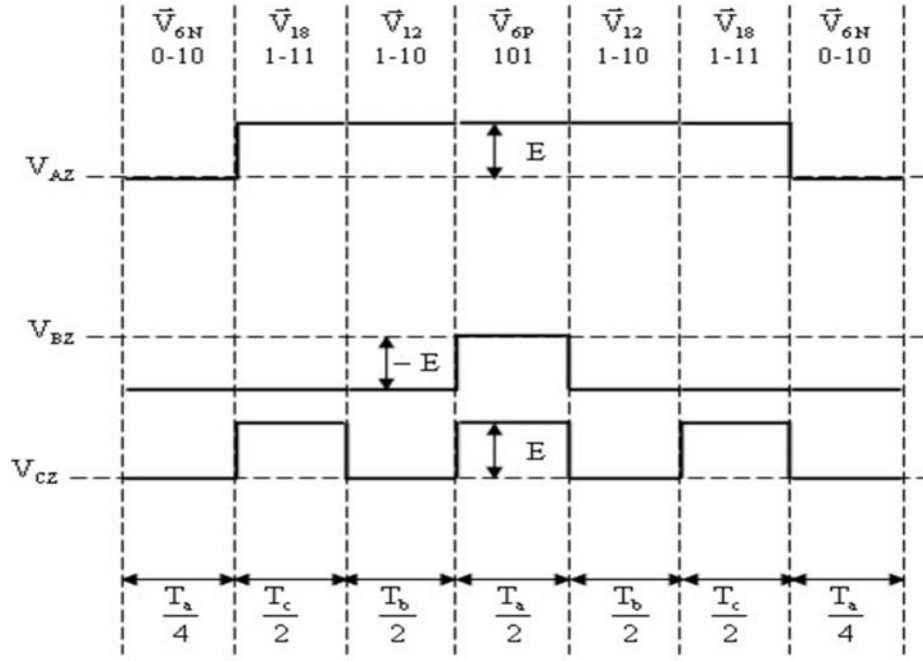
Şekil 5.41'den şekil 5.45'e kadar altıncı sektörün 4 bölgesinin ayrı ayrı anahtarlama sıraları verilmiştir.



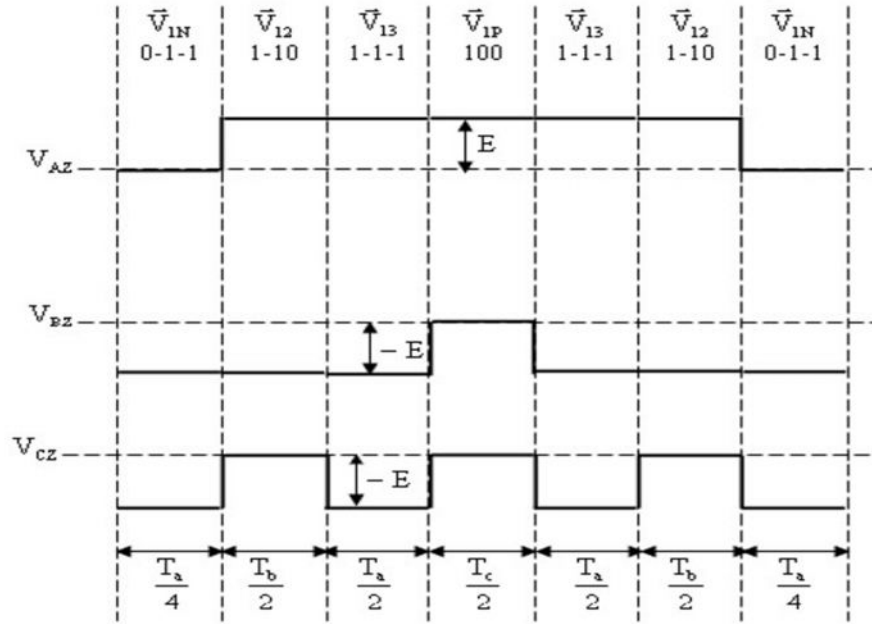
Şekil 5.41 Altıncı sektör birinci bölge anahtarlama sırası



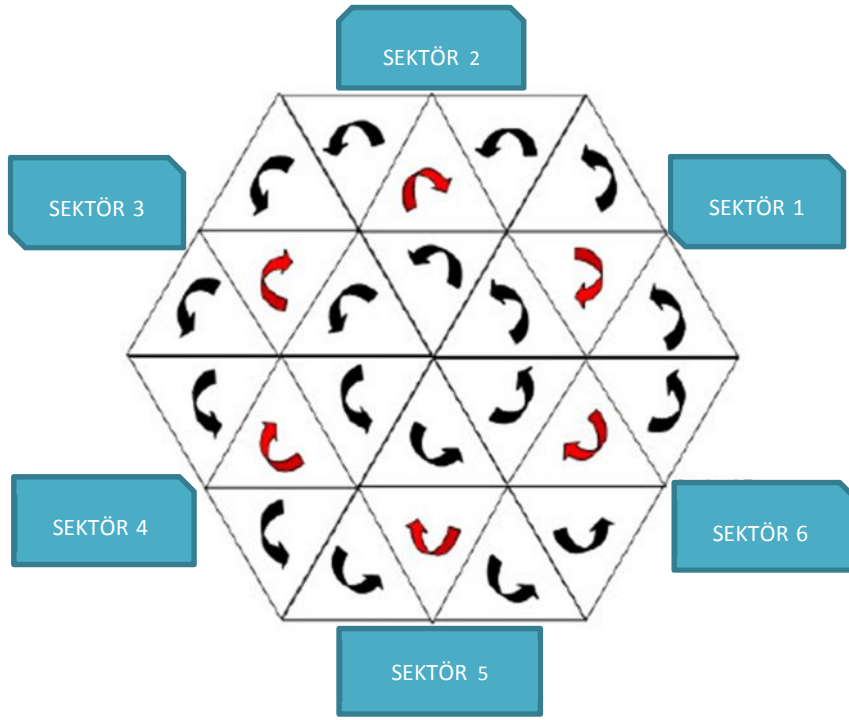
Şekil 5.42 Altıncı sektör ikinci bölge anahtarlama sırası



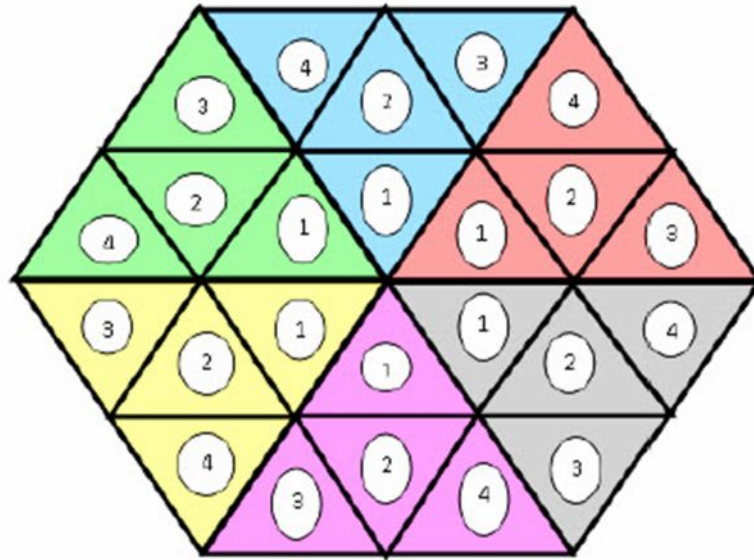
Şekil 5.43 Altıncı sektör üçüncü bölge anahtarlama sırası



Şekil 5.44 Altıncı sektör dördüncü bölge anahtarlama sırası

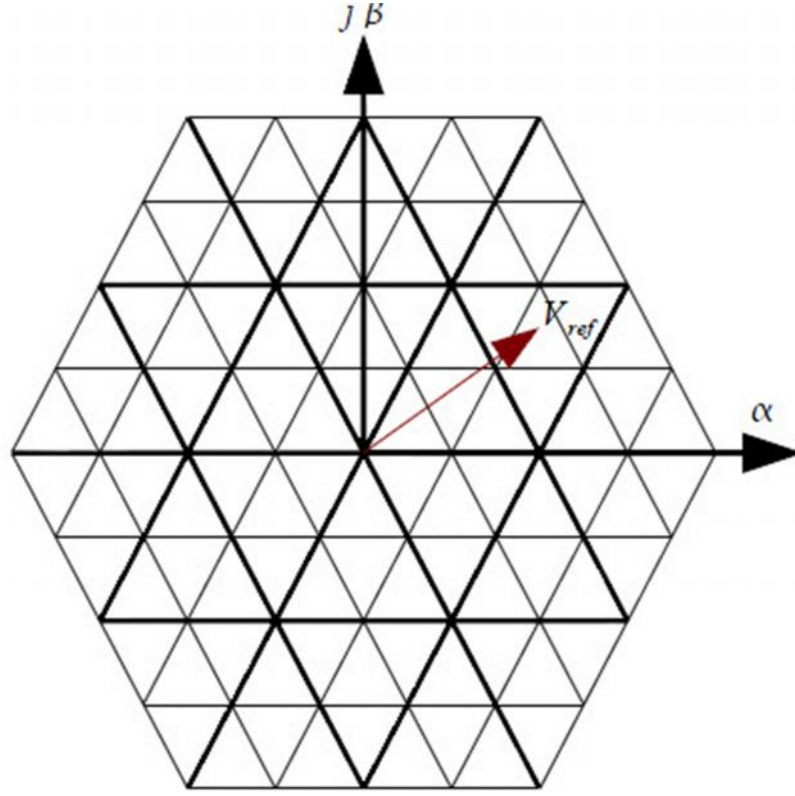


Şekil 5.45 Üç seviye SVPWM eviricinin anahtarlama sırası

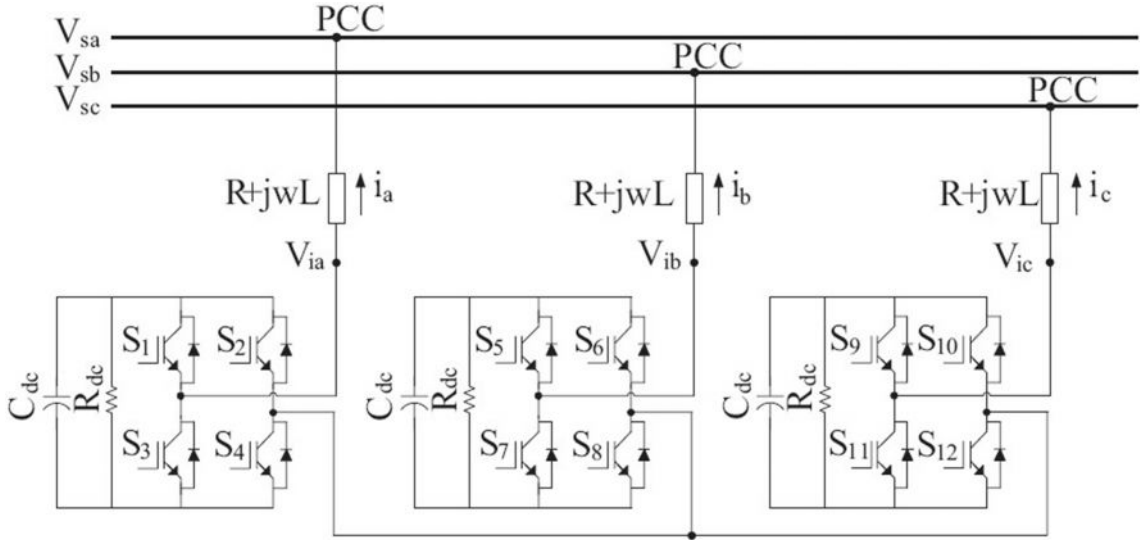


Şekil 5.46 Üç seviye SVPWM eviricinin tüm sektörleri ve bölgeleri

Görüldüğü gibi 3 seviyeli eviricinin SVPWM uygulaması 2 seviyeliden daha karmaşıktır. Aynı şekilde seviye sayısı daha da arttırılırsa anahtarlama sayıları da katlanarak artacağından hesaplar daha da karmaşık hale gelecektir. Şekil 5.47'de 5 seviyeli bir eviricinin uzay vektör diyagramı görülmektedir. Anahtarlama sayısı arttığından bölge sayıları da artmış görülmektedir.



Şekil 5.47 Beş seviyeli eviricinin uzay vektör diyagramı



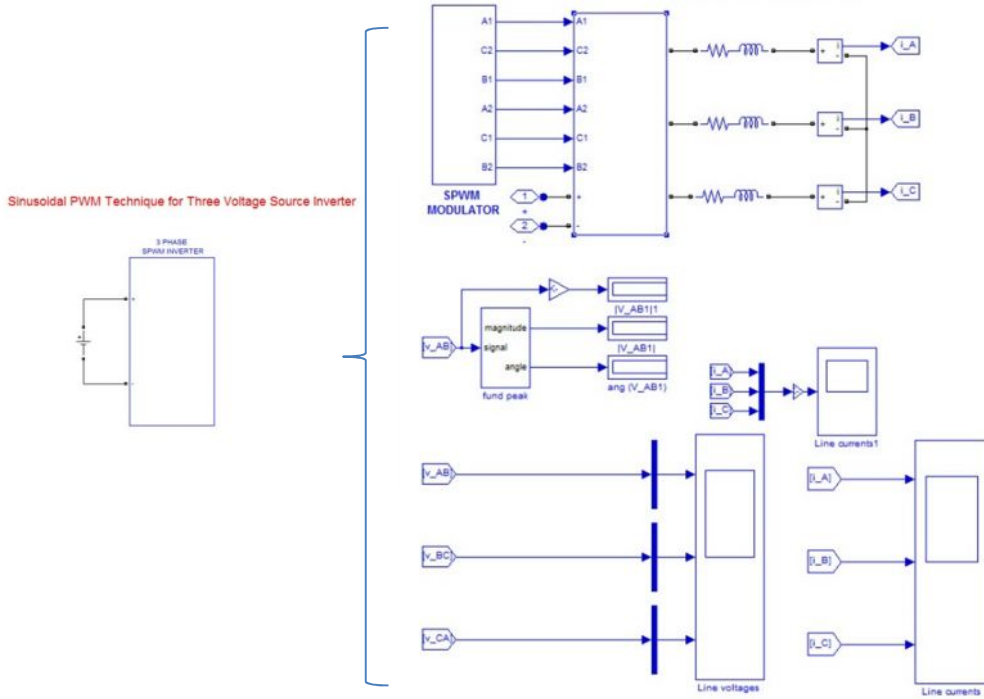
Şekil 5.48 Üç seviyeli kaskat bağlı evirici modeli

Şekil 5.48’de üç seviyeli izoleli DC kaynaklı kaskat bağlı evirici modeli verilmektedir. A fazında pozitif gerilimin üretilmesi için S_1 ve S_4 anahtarlarının anahtarlanması, negatif gerilimin üretilmesi için S_2 ve S_3 anahtarlarının anahtarlanması, sıfır gerilim için de S_1 ve

S_2 veya S_3 ve S_4 anahtarlarına sinyal uygulanması gerekir. Diğer fazlar için de aynı şekilde anahtarlama yapılır.

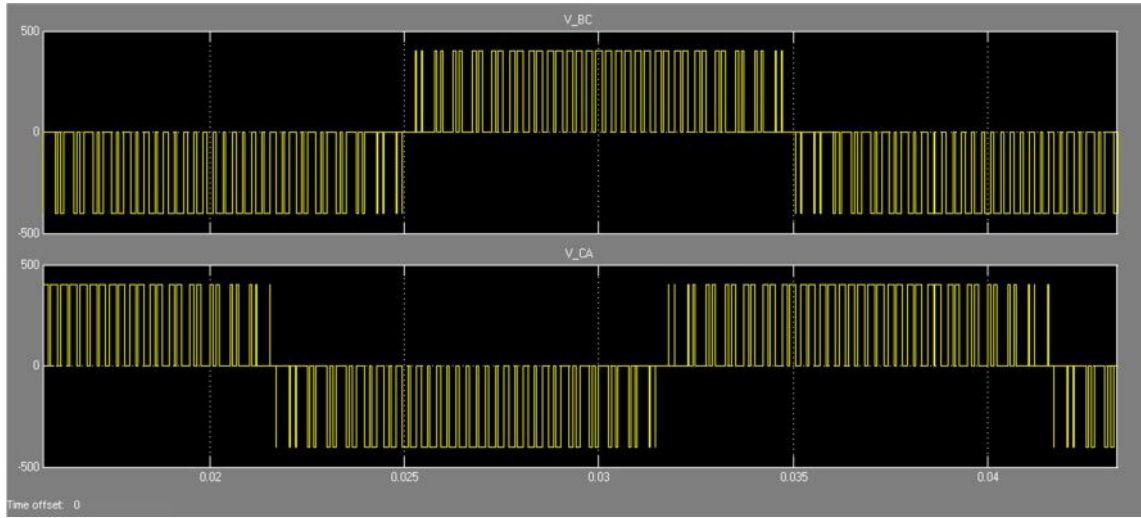
5.4 İki Seviyeli Üç Fazlı Tam Köprü Bir Eviricinin SPWM ile SVPWM Simülasyonu Sonuçları

Aynı anahtarlama frekansı, çıkış frekansı ve modülasyon indeksi değerlerine sahip iki seviyeli evirici için sinüsoidal PWM ile uzay vektör PWM teknikleri karşılaştırılmıştır. Anahtarlama frekansı 10kHz, çıkış frekansı 50 Hz, modülasyon indeksi 0.8, yük değerleri ise $R=100\ \Omega$, $L=0.05H$ olarak seçilmiştir. DC bara gerilimi 400 V 'tur. Bu değerlere göre iki seviyeli tam köprü bir evirici için SPWM ve SVPWM simülasyonları yapılmıştır. Şekil 5.49'da SPWM simülasyonunun blokları gösterilmektedir.

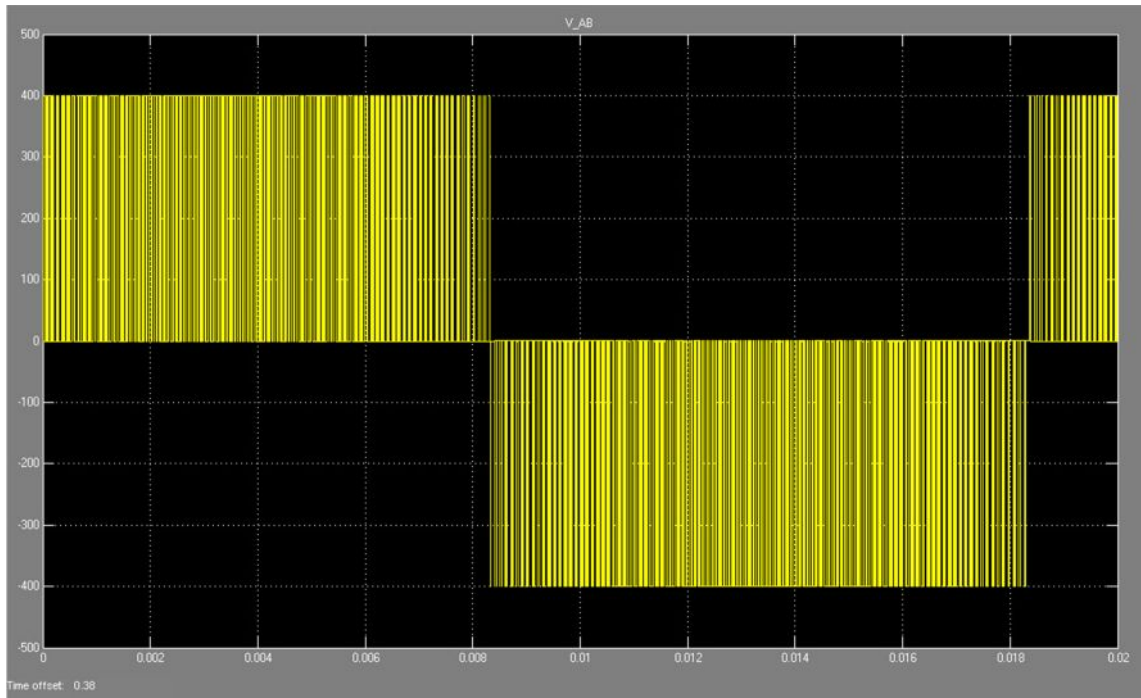


Şekil 5.49 Sinüsoidal PWM blokları

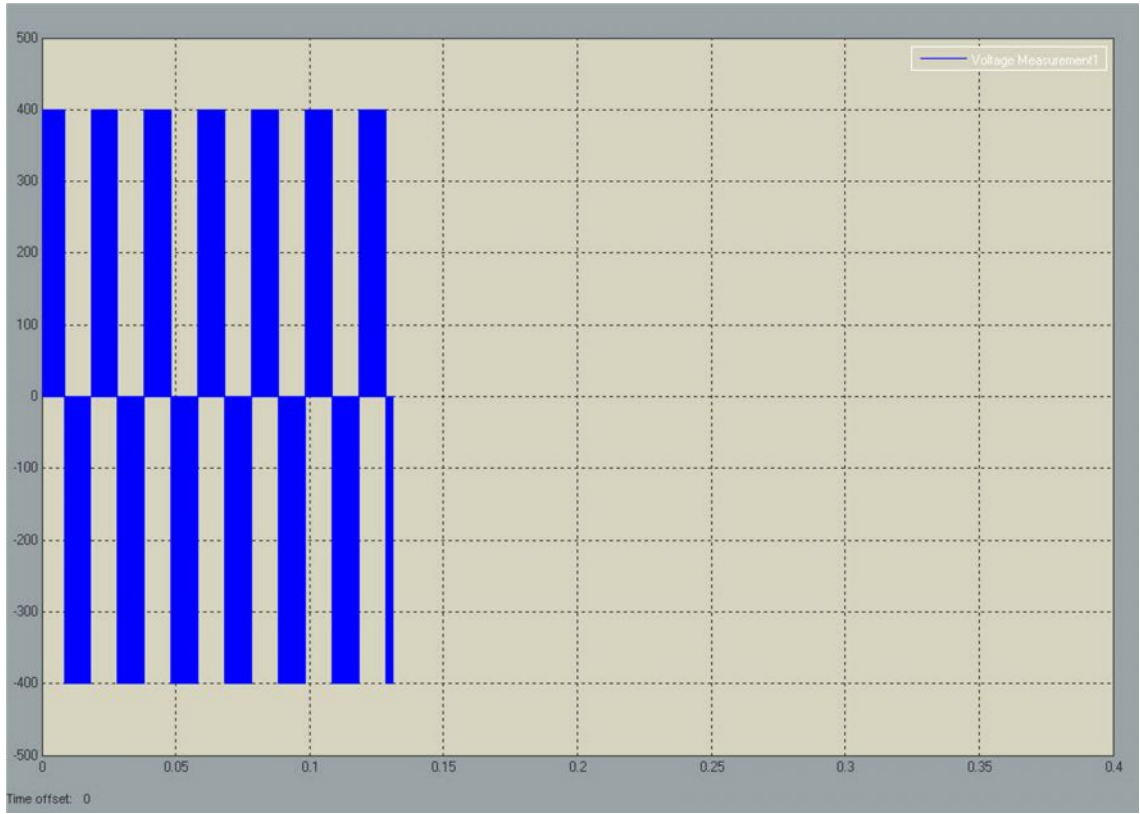
Şekil 5.50 ile şekil 5.51'de hat gerilimleri grafikleri verilmiştir.



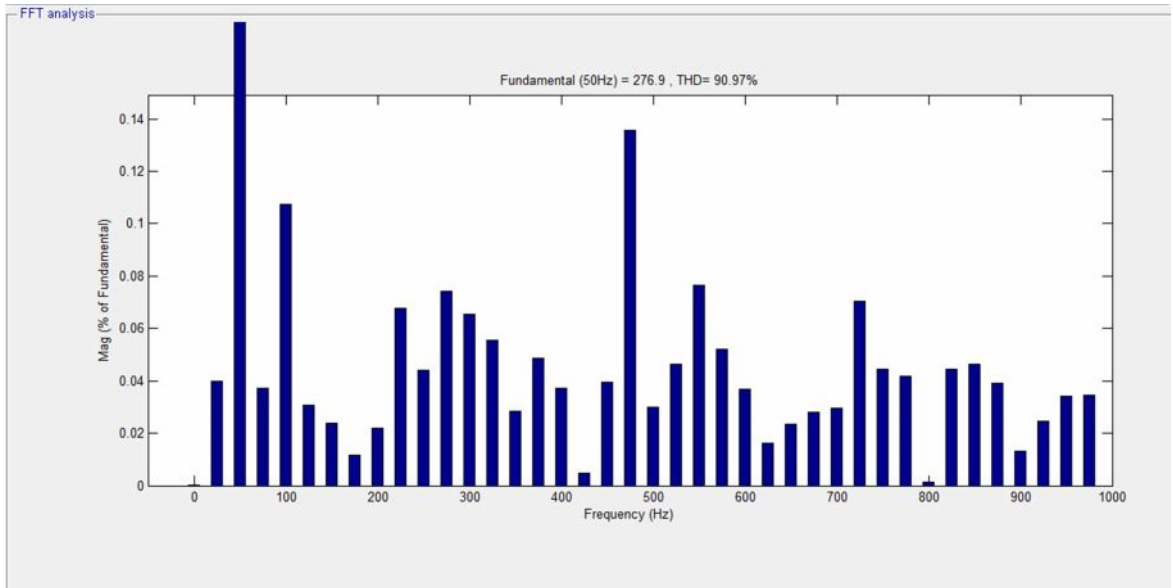
Şekil 5.50 Sinüsoidal PWM eviricinin Vbc ve Vca hat gerilimleri



Şekil 5.51 Sinüsoidal PWM eviricinin Vab hat gerilimi

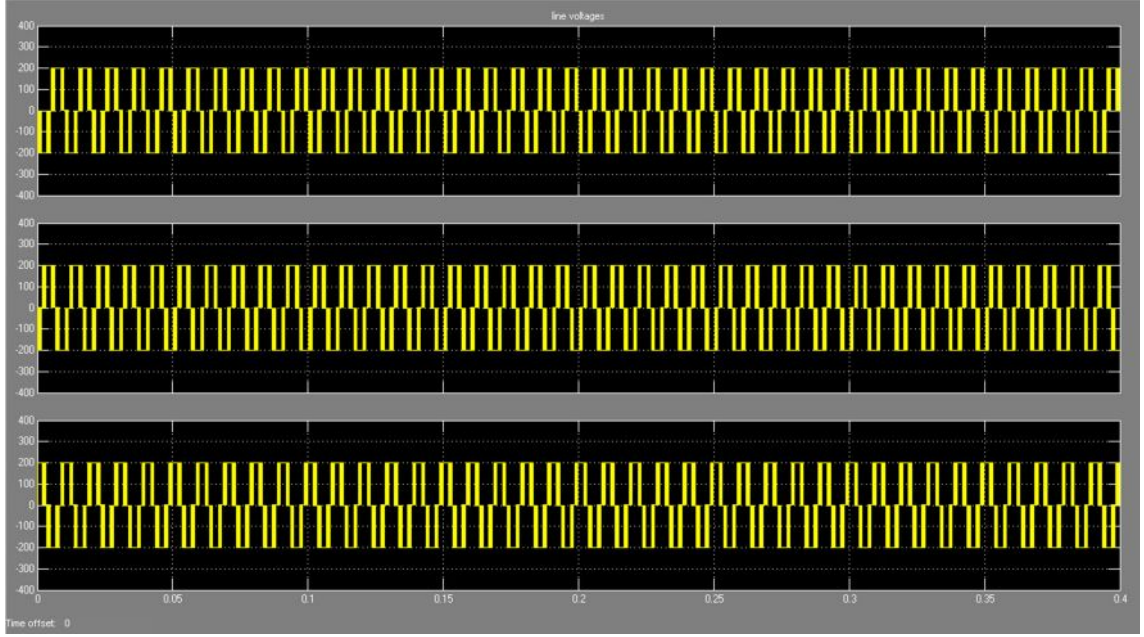


Şekil 5.52 İki seviyeli sinüsoidal PWM eviricinin Vab hat gerilimi

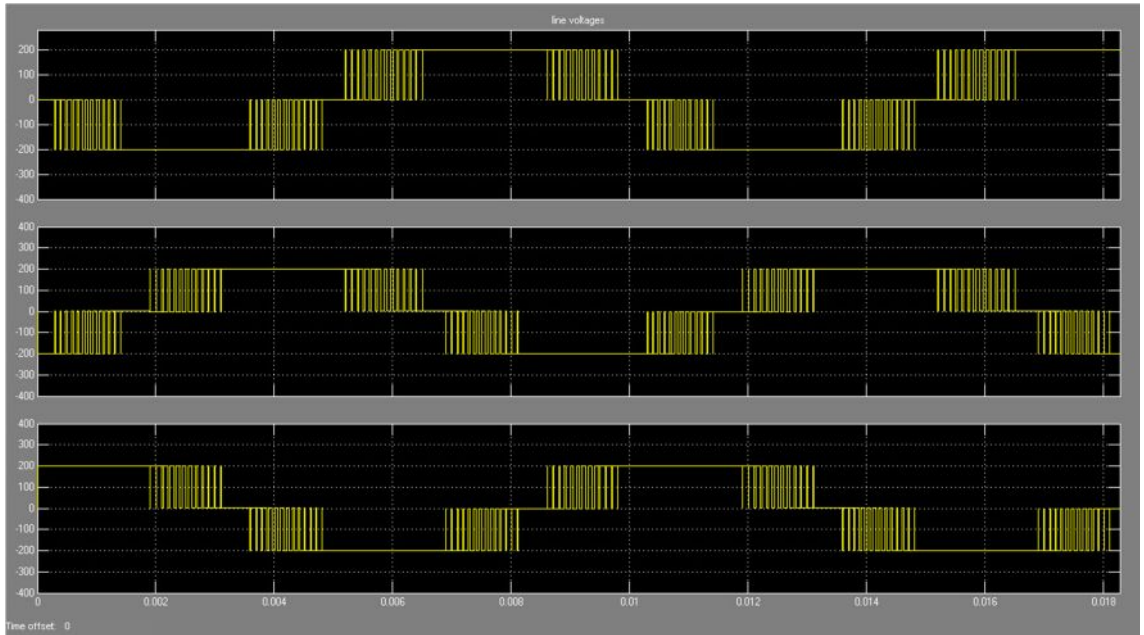


Şekil 5.53 Sinüsoidal PWM eviricinin Vab hat gerilimi harmonik analizi

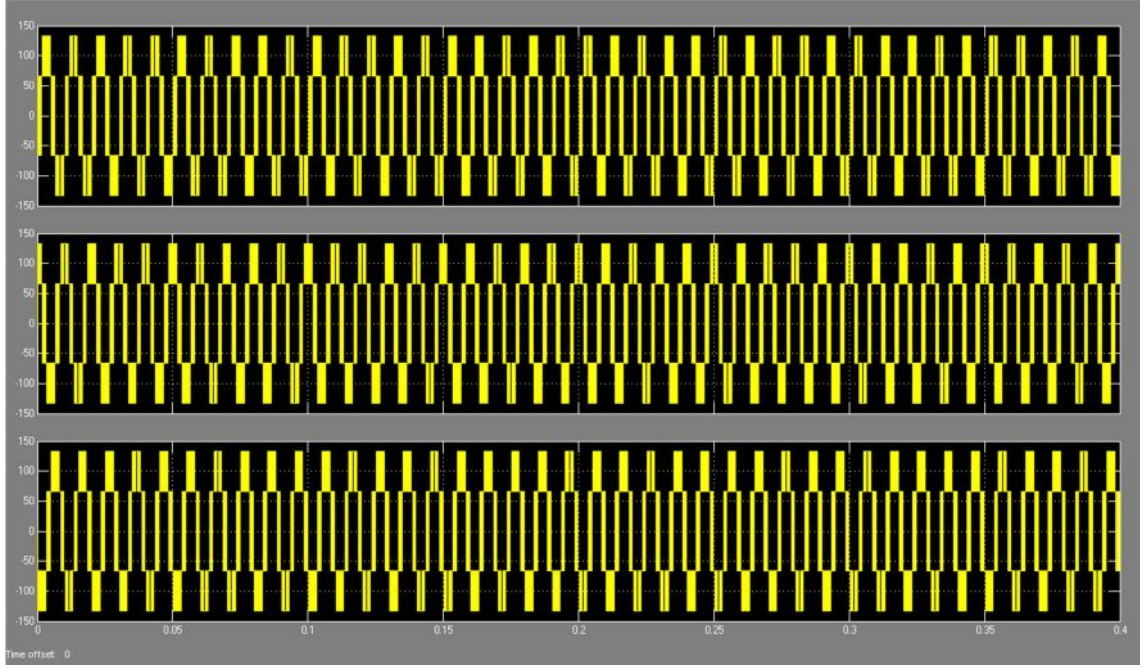
V_{ab} hat gerilimi harmonik analizi ile birlikte şekil 5.52 ve şekil 5.53'te verilmiştir. Toplam harmonik bozulma %90.97 çıkmıştır.



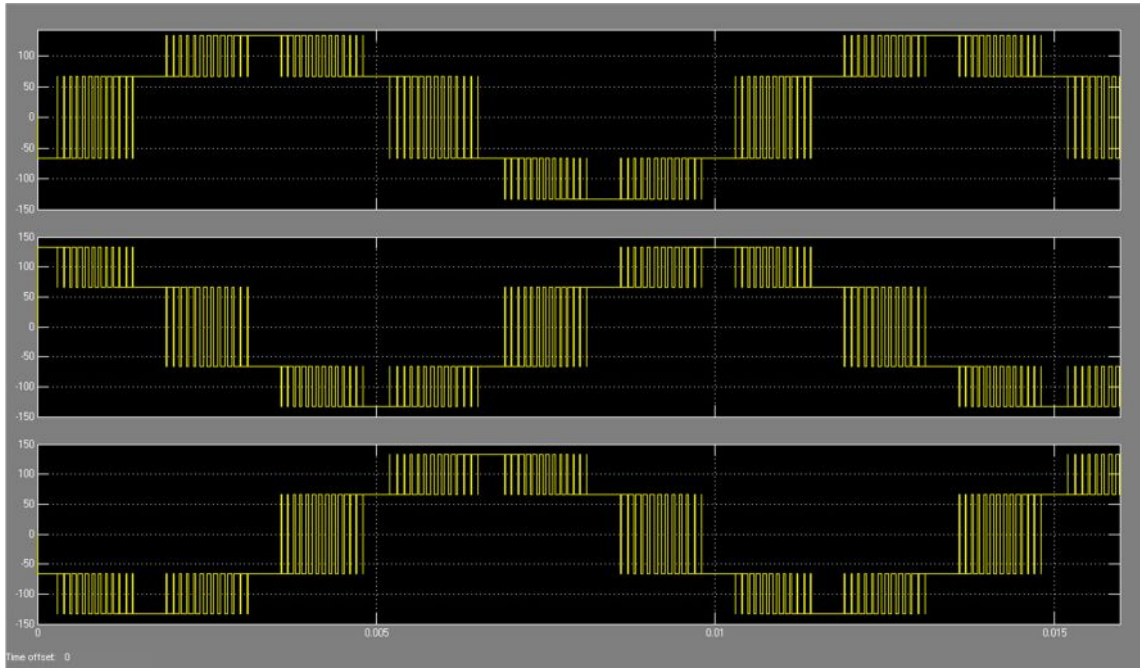
Şekil 5.55 İki seviyeli tam köprü SVPWM eviricinin hat gerilimleri



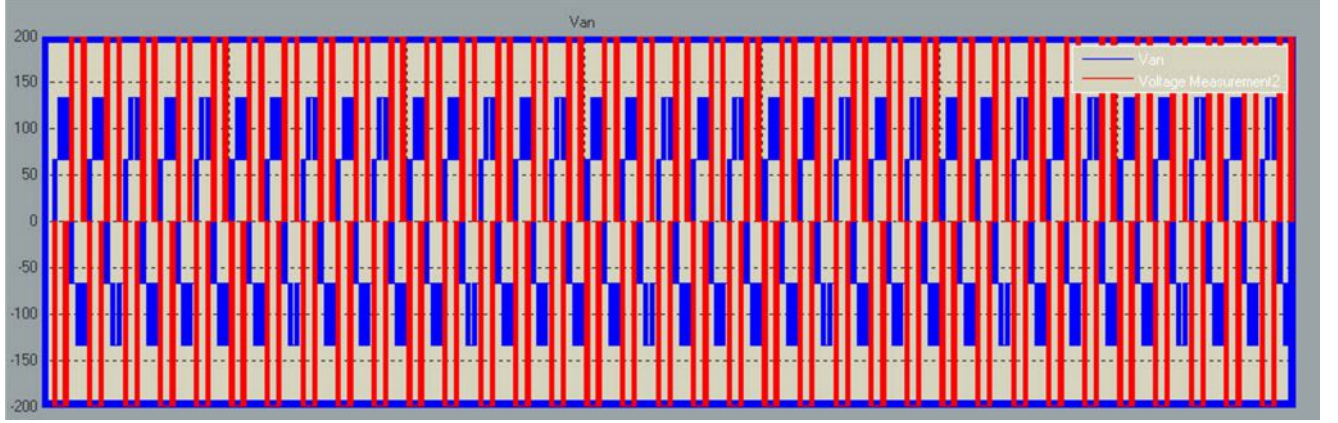
Şekil 5.56 İki seviyeli tam köprü SVPWM eviricinin hat gerilimleri ($f=100\text{Hz}$)



Şekil 5.57 İki seviyeli tam köprü SVPWM eviricinin faz gerilimleri

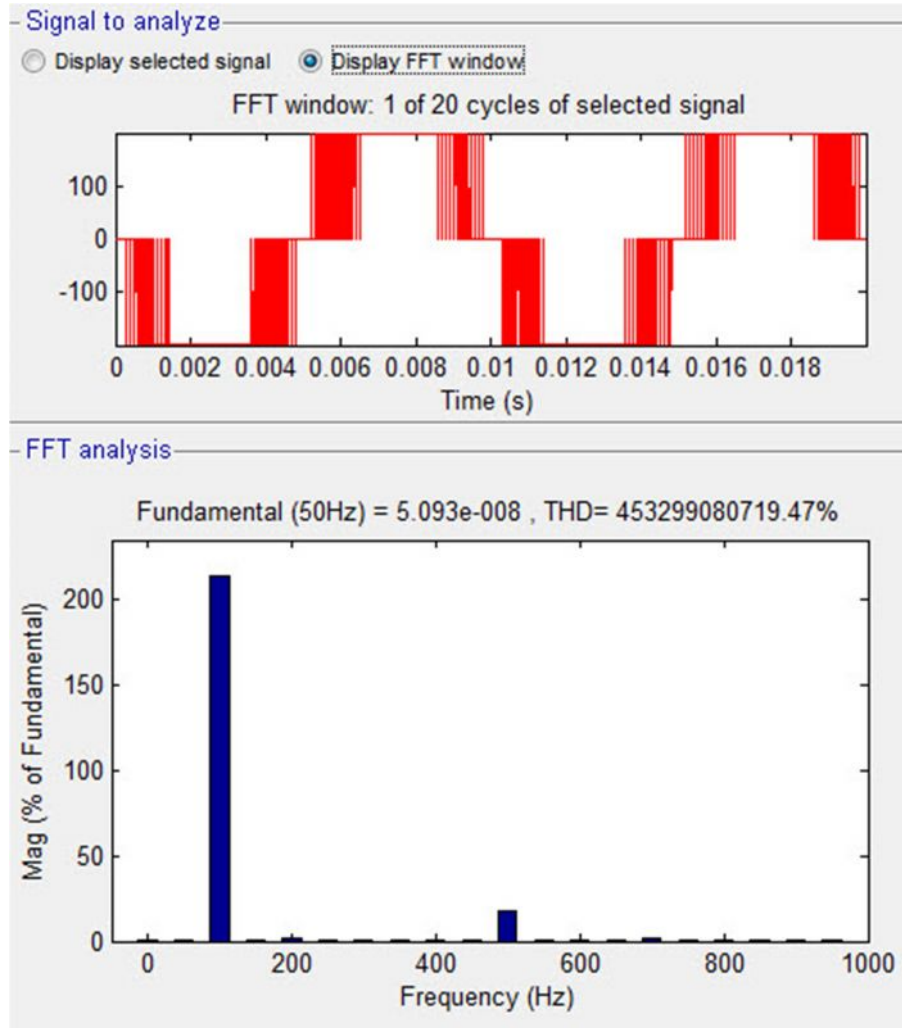


Şekil 5.58 İki seviyeli tam köprü SVPWM eviricinin faz gerilimleri ($f=100\text{Hz}$)



Şekil 5.59 İki seviyeli tam köprü SVPWM eviricinin faz ve hat gerilimleri ($f=100\text{Hz}$)

Şekil 5.59’da V_{an} faz gerilimi mavi ile gösterilmiştir. V_{ab} hat gerilimi ise kırmızı ile gösterilmiştir. Aynı şekilde V_{ab} hat gerilimi Şekil 5.60’da harmonik analizi ile birlikte gösterilmektedir.

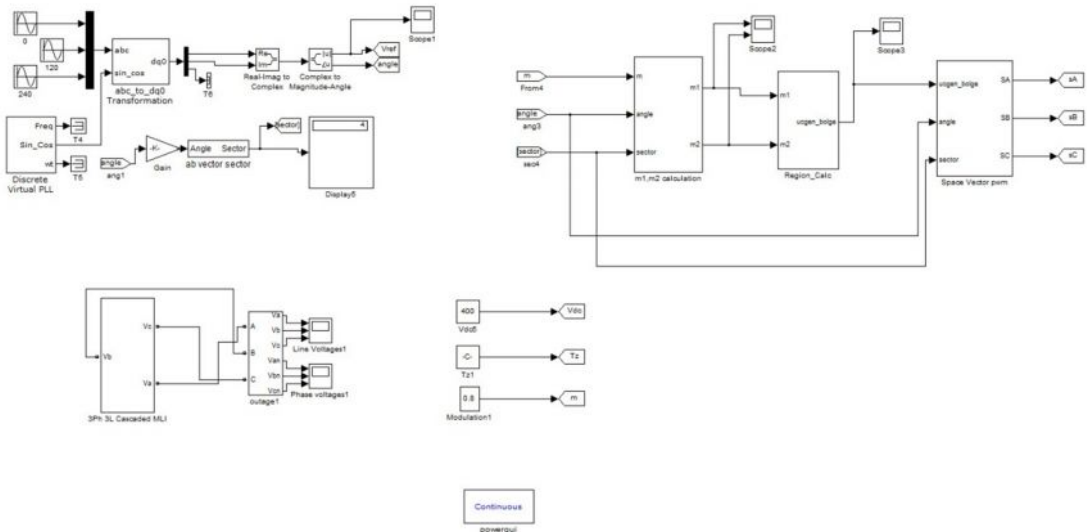


Şekil 5.60 İki seviyeli tam köprü SVPWM eviricinin V_{ab} hat gerilimi ve harmonik analizi

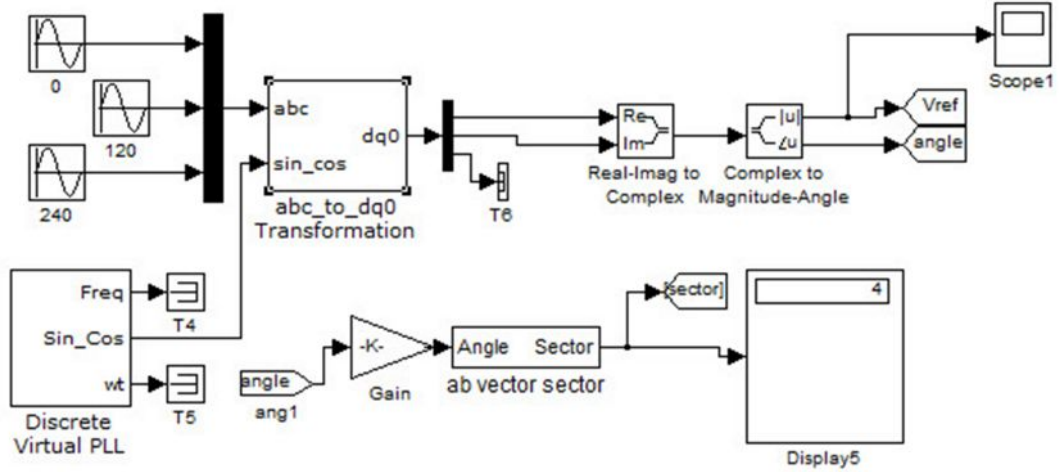
ÜÇ SEVİYELİ İZOLELİ KASKAT BAĞLI ÇSE TOPOLOJİSİNİN SİMÜLASYONDA GÖSTERİMİ

Bölüm 5’te anlatılan uzay vektör pwm kontrol yöntemi kullanılarak 3 seviyeli kaskat bağlı bir eviricinin simülasyonu yapılmıştır. Sistemin çalışması kısaca şu şekilde olur: Çıkış frekansı ve anahtarlama değerleri girilir. Gerilim vektörünün hangi sektöre düştüğü önce tesbit edilir. Modülasyon indeksi bileşenlerine ayrılır. Vektörün sektör içinde hangi bölgeye düştüğü tesbit edilir. Uygun anahtarlama hesaplanıp, sinyaller üretilir. Eviricinin anahtarlama sinyalleri uygulanır.

6.1 3 Seviyeli Kaskat Bağlı Eviricinin Simulink Modeli

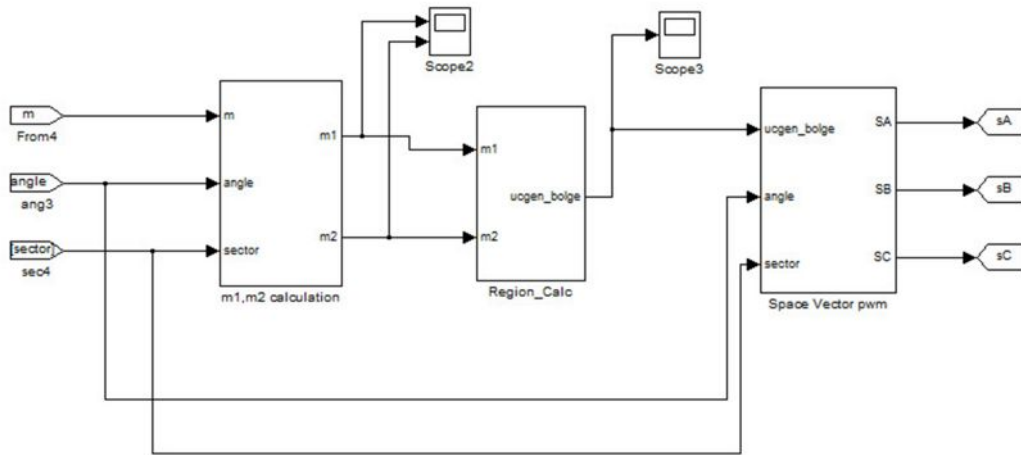


Şekil 6.1 Üç seviyeli kaskat bağlı eviricinin simulink modeli



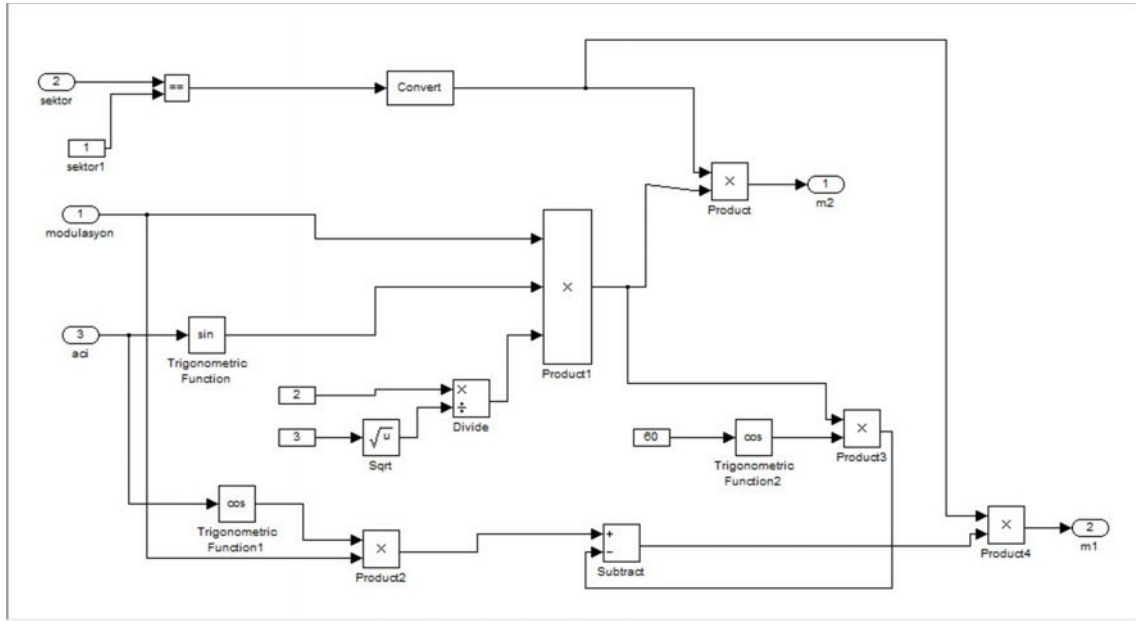
Şekil 6.2 Üç seviyeli kaskat bağlı eviricinin sektör tespiti

Giriş kısmında okunan gerilim vektörünün açı bilgisinden yararlanılarak, öncelikle sektör tespiti yapılır. Şekil 6.2’de 3 faz gerilimleri abc-dq clark dönüşümü yapan bloğa bağlanmaktadır. Gerilim vektörleri d-q ekseninde tanımlı bir uzay vektöre dönüştükten sonra (V_{ref}), vektörün genliği ve açısı hesaplanır. Vektörün açı bilgisinden yararlanılarak da sector tespiti yapılır. Sektör bloğunda açı değerine bakılarak karşılaştırma yapılır. Eğer gerilim vektörü $0^\circ \leq \alpha \leq 60^\circ$ ise birinci sektörde, $60^\circ \leq \alpha \leq 120^\circ$ ise ikinci, $120^\circ \leq \alpha \leq 180^\circ$ ise üçüncü, $180^\circ \leq \alpha \leq 240^\circ$ ise dördüncü, $240^\circ \leq \alpha \leq 300^\circ$ ise beşinci, $300^\circ \leq \alpha \leq 360^\circ$ ise altıncı sektörde yer alır. Sonra vektörün ilgili sektörün hangi bölümüne düştüğü tespit edilir. Bu yüzden modülasyon indeksi bileşenlerine ayrılır ve bölge tespiti yapılır.

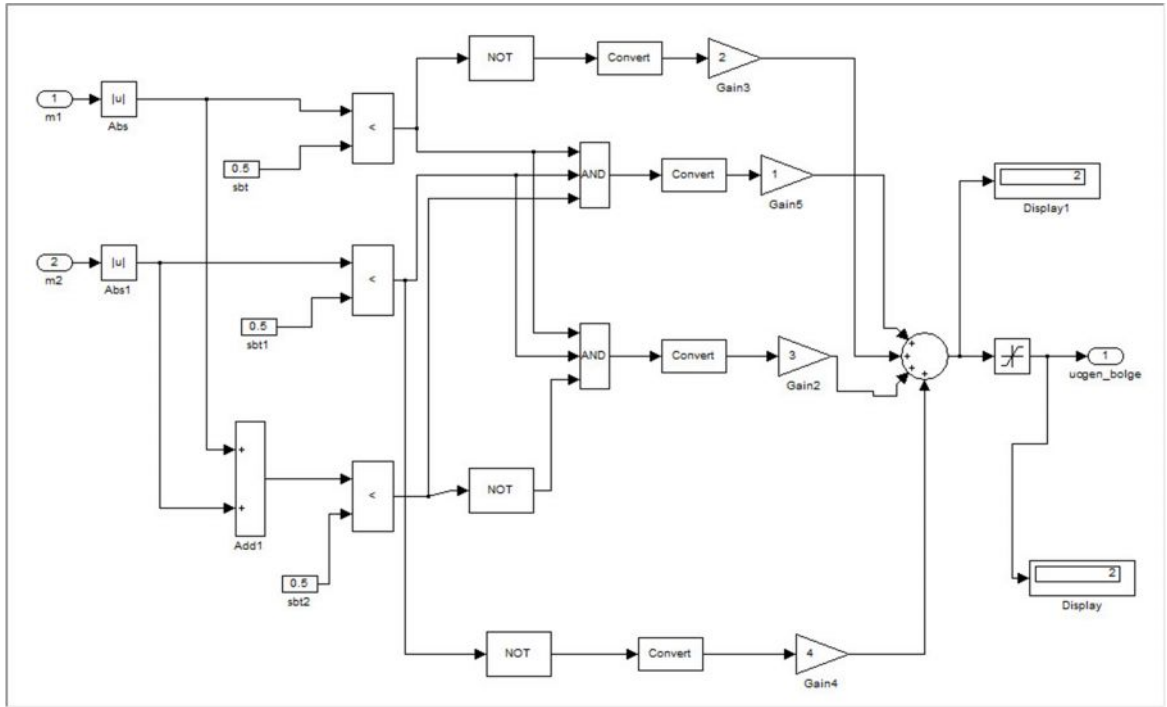


Şekil 6.3 Bölge tespiti yapan ve anahtarlama sinyali üreten bloklar

Şekil 6.3'te sektörden sonraki aşama olan bölge tespiti yapılmaktadır. Modülasyon indeksi bileşenlerine ayrılır ve bölge tespiti yapılır. Sonrasında da kaskat eviricimizin anahtarları için gerekli sinyallerin hesaplandığı blok çalıştırılır. Şekil 6.4'te modülasyon indeksinin bileşenlerini hesaplayan bloğun iç yapısı gösterilmektedir. Daha önce bölüm 5'te anlatılan hesaplamalara göre modülasyon indeksi(m) m_1 ve m_2 bileşenlerine ayrılır. Daha sonra şekil 6.5'te gösterilen diğer blokta bu bilgilerden yararlanılarak uzay vektörümüzün hangi bölgede olduğunu hesaplayan algoritma gösterilmektedir.

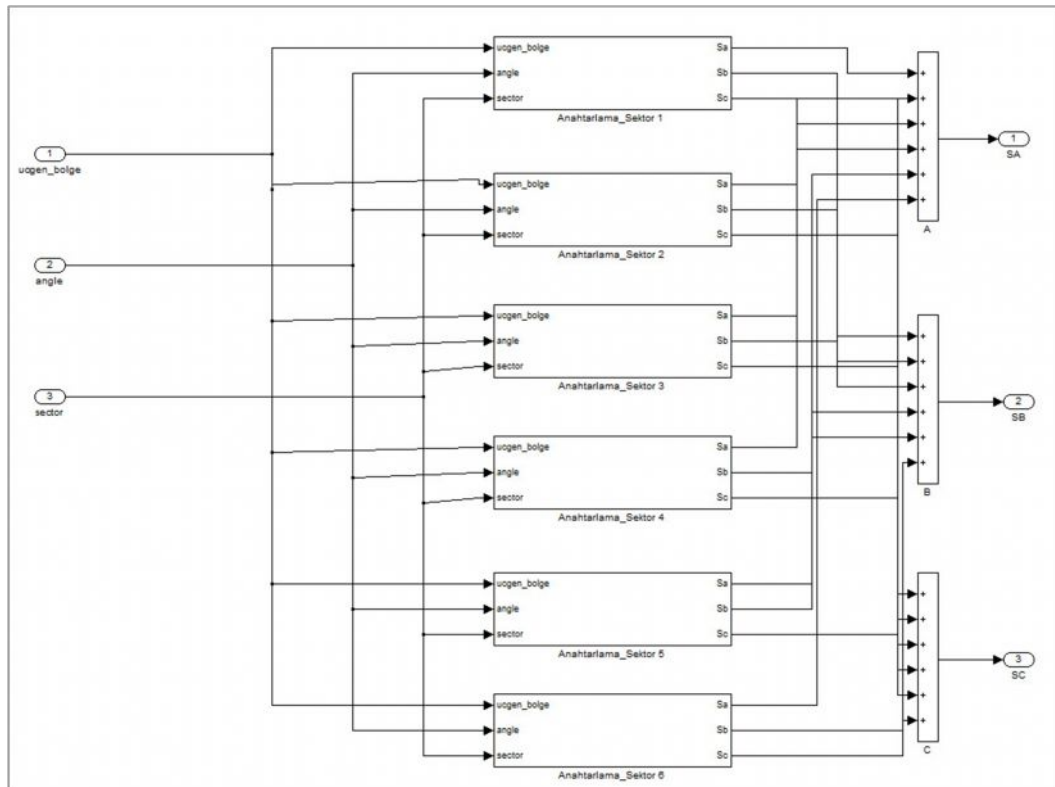


Şekil 6.4 Modülasyon indeksinin bileşenlerine ayrılması



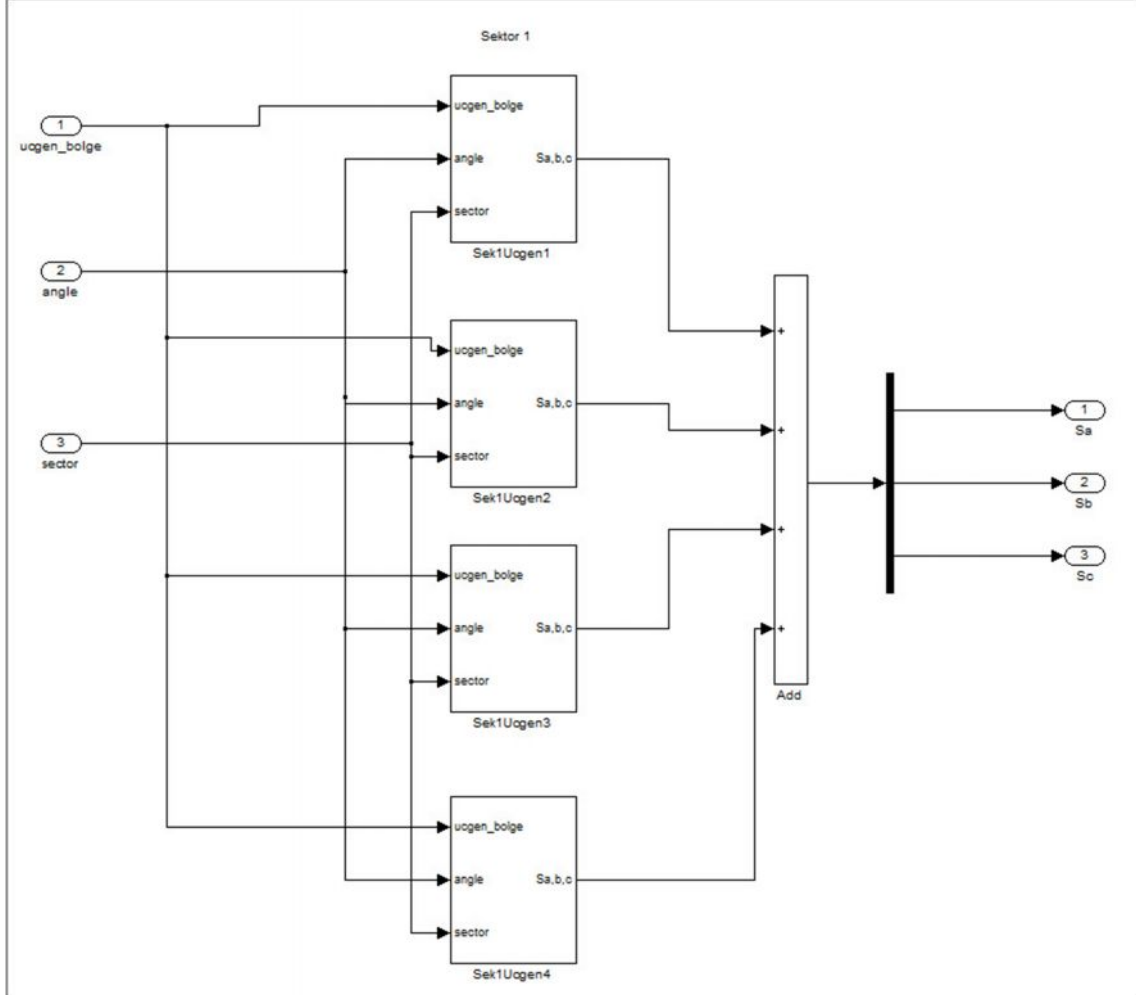
Şekil 6.5 Bölge Tespit Bloğu

Vektörün konumu belirlendikten sonra gelen adım anahtarlama sinyallerinin belirlenmesidir. Şekil 6.6’da anahtarlama bloğu verilmektedir.

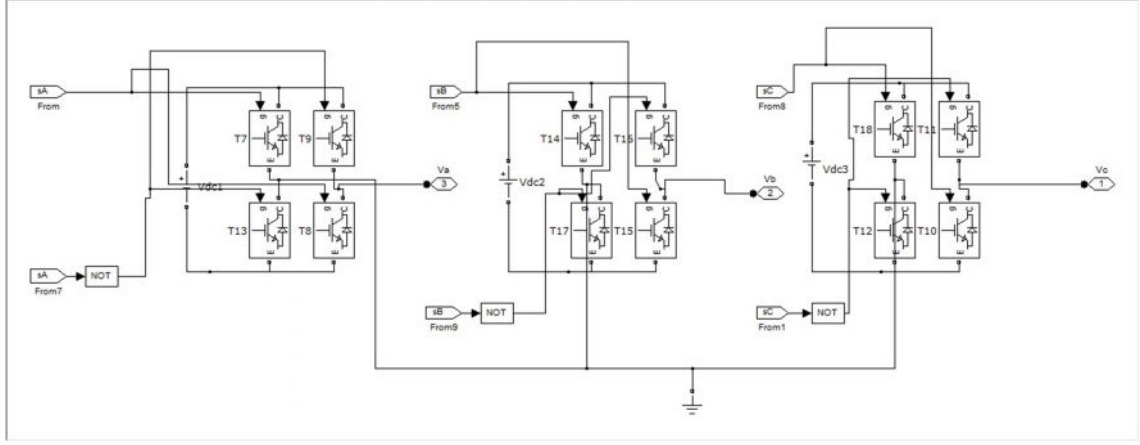


Şekil 6.6 SVPWM anahtarlama bloğu

Burada giriş bilgisi olarak vektörün açısı, hangi sektörün hangi bölgesinde olduğu bilgileri gerekmektedir. Bu bloğun içinde 6 blok vardır. Her birinde her sektör için ayrı anahtarlama süreleri hesaplanmaktadır. Bu bloklardan birinin iç yapısı şekil 6.7’de verilmektedir.

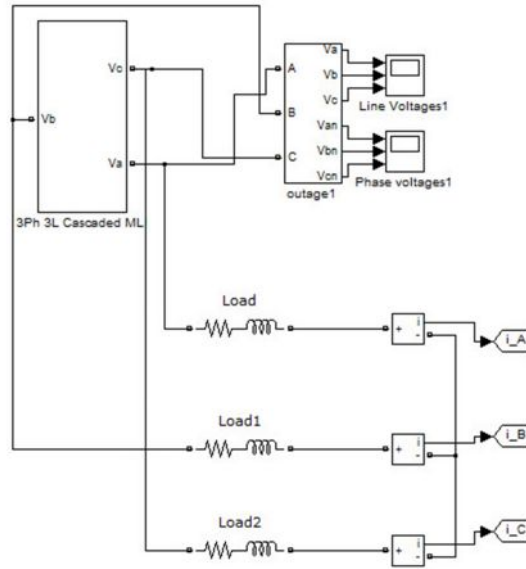


Şekil 6.7 SVPWM 1. sektör anahtarlama bloğu



Şekil 6.10 Üç seviyeli üç fazlı izole kaynaklı kaskat bağlı evirici bloğu

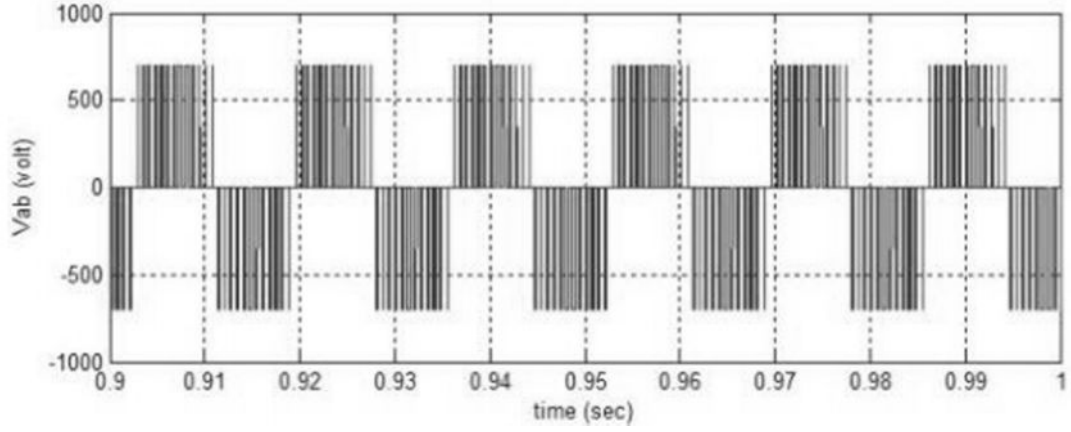
SVPWM sinyalleri uygulanan eviriciye bir yük bağlanarak çıkış akım ve gerilimleri gözlenmiştir. Şekil 6.11’de eviriciye bir RL yükü bağlanmıştır.



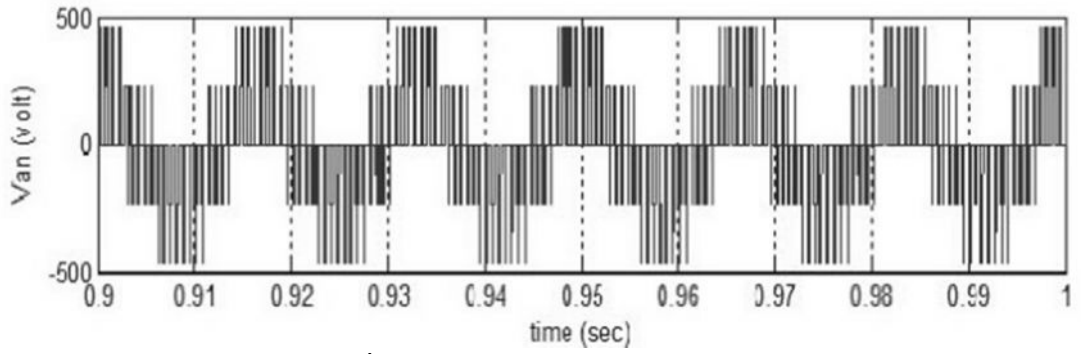
Şekil 6.11 Üç seviyeli üç fazlı izole kaynaklı kaskat bağlı evirici ve ona bağlı RL yükü

6.2 İki Seviyeli ile Üç Seviyeli SVPWM Tekniğinin Karşılaştırılması

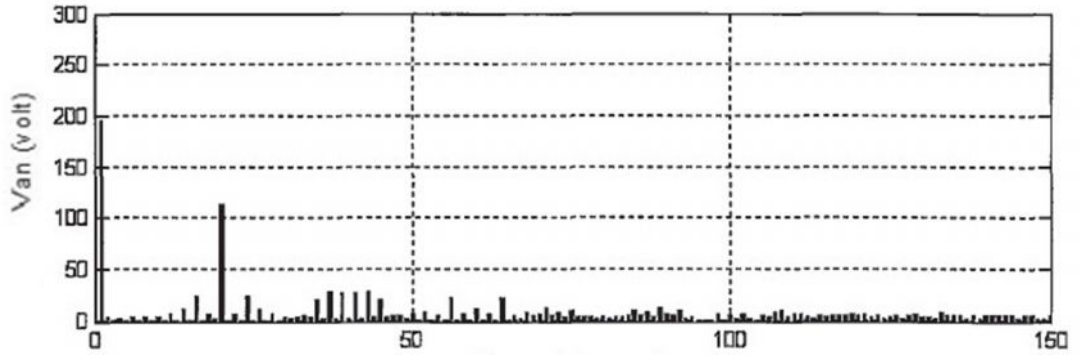
Aynı anahtarlama frekansı, modülasyon indeksi, çıkış frekansı ve yük değerleri için iki seviyeli ile üç seviyeli SVPWM evirici karşılaştırılmıştır. Anahtarlama frekansı 1kHz, çıkış frekansı 60Hz, modülasyon indeksi 0.8, $R=60\Omega$ ve $L=0.05H$ olarak seçilmiştir. İki seviyeli eviricinin çıkış akım ve gerilim grafikleri şekil 6.12, şekil 6.13 ve şekil 6.14’te verilmiştir.



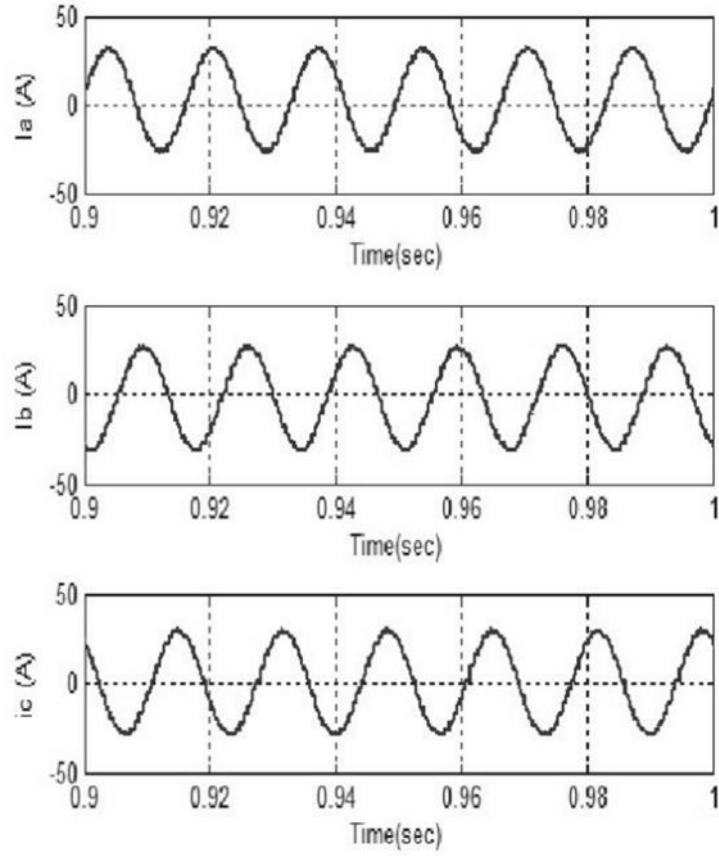
Şekil 6.12 İki seviyeli üç fazlı evirici Vab hat gerilimi



Şekil 6.13 İki seviyeli üç fazlı evirici Van faz gerilimi

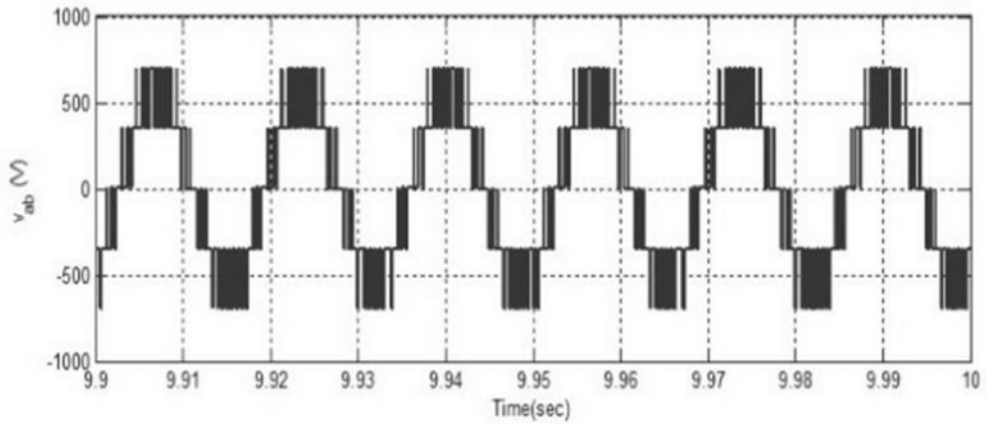


Şekil 6.14 İki seviyeli üç fazlı evirici Van faz gerilimi harmonik analizi

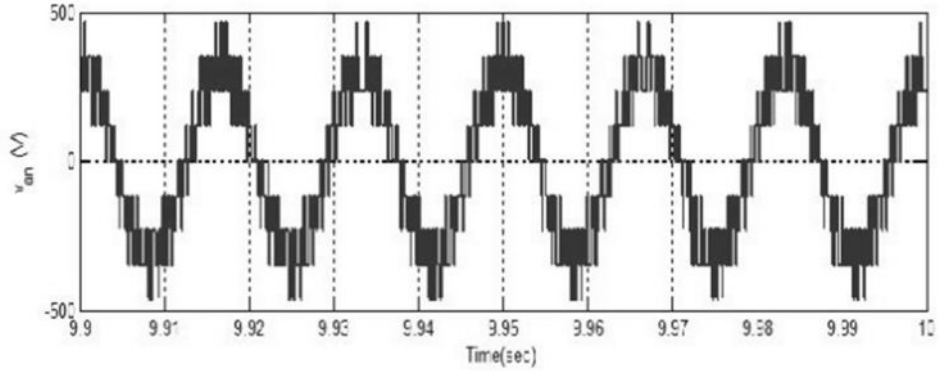


Şekil 6.15 İki seviyeli üç fazlı evirici çıkış akımları

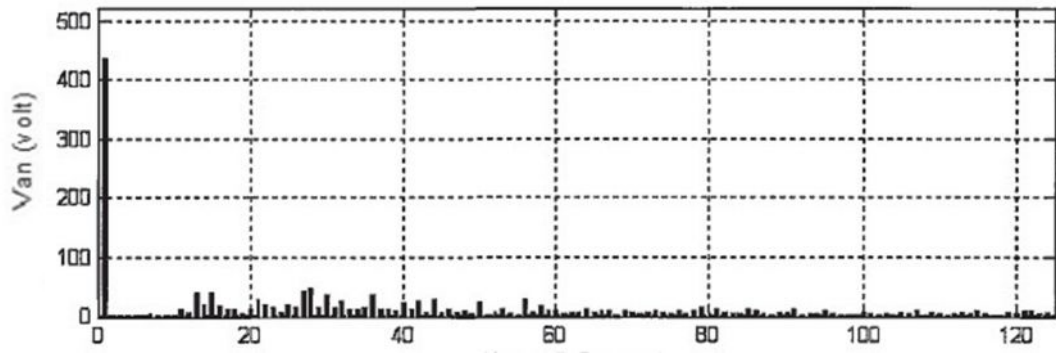
Üç seviyeli SVPWM eviricisinin gerilim ve akım grafikleri şekil 6.16'dan itibaren gösterilmektedir.



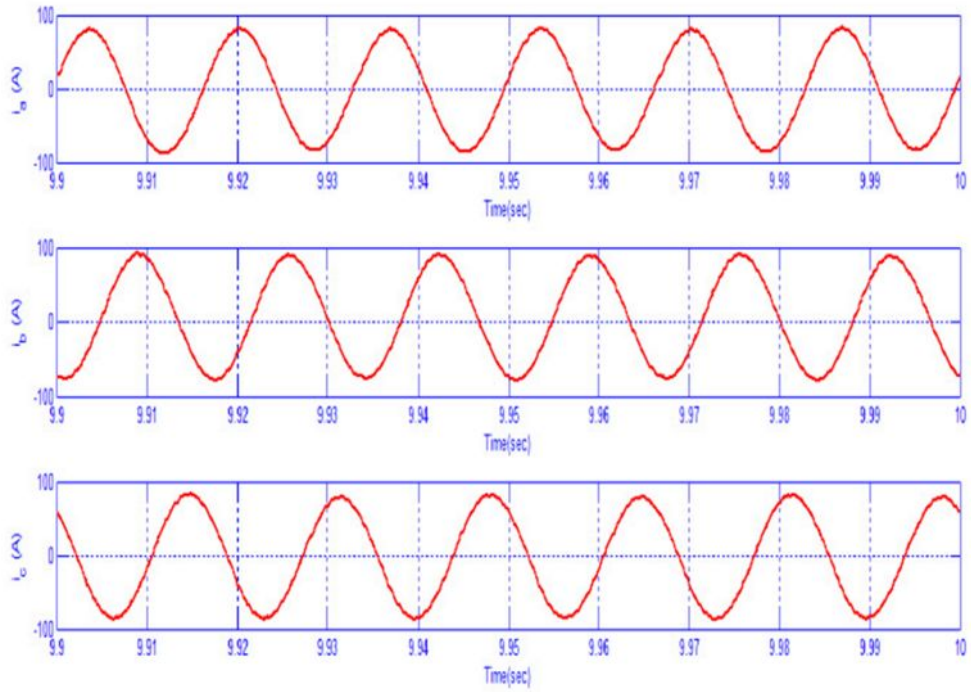
Şekil 6.16 Üç seviyeli üç fazlı evirici Vab hat gerilimi



Şekil 6.17 Üç seviyeli üç fazlı evirici Van faz gerilimi



Şekil 6.18 Üç seviyeli üç fazlı evirici Van faz gerilimi harmonik analizi



Şekil 6.19 Üç seviyeli üç fazlı evirici çıkış akımları

SONUÇ VE ÖNERİLER

Bu çalışmada yenilenebilir enerji kaynaklarının karmaşık sistemler kurulmadan kabul edilebilir gerilim seviyelerinde çıkış verebilecek şekilde kullanılabilmesi için varolan bir metod olan çok seviyeli eviriciler tanıtılmış, geleneksel topolojileri tanıtılmış ve kontrol tekniği üzerinde durulmuştur. İlk olarak tek fazlı eviriciler anlatılarak giriş yapılmış sonrasında da çok seviyeli evirici topolojilerine değinilmiştir. 3. Bölümde çok seviyeli eviricilerin devre şemaları, çalışmaları ve birbirlerine göre avantaj ve dezavantajları verilmiştir. Daha sonra çok seviyeli eviricileri kontrol etmek için kullanılan DGM (darbe genişlik modülasyon teknikleri) hakkında bilgi verilip, uzay vektör DGM tekniği üzerinde durulmuştur.

Sinüsoidal DGM tekniğinin gerçek zamanda uygulaması oldukça güçtür. Özellikle çok seviyeli eviricilerde, seviye sayısının artmasıyla beraber taşıyıcı dalga sayısının artması bu tip DGM tekniklerinin uygulanmasını zor hale getirmektedir. Bu yüzden yeni modülasyon teknikleri geliştirilmiştir. Günümüzde en çok kullanılan DGM tekniklerinden biri Uzay Vektör DGM tekniği (SVPWM) yaygın olarak kullanılmaktadır. Bu teknik ile çıkış gerilimi istenilen değerlerde ayarlanmaktadır. Mikroişlemciler yardımıyla oldukça kolay bir şekilde uygulanabilmektedir. Ancak bu çalışmada sadece simülasyon üzerinden çalıştığımız için mikroişlemci kullanmadık. Matlab/Simulink üzerinde devrenin tamamı denendi.

Çok seviyeli eviricilerde kullanılan uzay vektör darbe genişlik modülasyon tekniği, iki seviyeli uzay vektör darbe genişlik modülasyon tekniğinin geliştirilmiş halidir. Bunun yanı sıra üç seviyeli evirici çıkışındaki harmonik bozunum , aynı anahtarlama frekansında, iki seviyeliye göre daha azdır. Ve kaskat bağlı evirici yapısından dolayı çıkış gerilim seviyesi de artmaktadır. Bu nedenle çok seviyeli eviriciler düşük anahtarlama frekansı ile yüksek güçlü uygulamalarda kullanılırlar.

Yapılan bu çalışmada, seçilen izole kaynaklı kaskat bağlı 3 seviyeli eviricinin klasik bir 2 seviyeli eviriciye göre avantajı görülmüştür. Harmonik bozunumun azalmasını arttırmak için seviye sayısı giderek artırılabilir ve buna uygun anahtarlama hesaplamaları yapılabilir. İleri bir çalışma olarak seviye sayısı daha yüksek çok seviyeli evirici topolojilerinin çalışılmasının yanı sıra mevcut olan SVPWM anahtarlama algoritmaları üzerine de çalışılabilir. Seviye sayısı arttıkça artan anahtarlama

kombinasyonları bilindiđi üzere artmaktadır. Dolayısıyla hesaplanan anahtarlama süreleri daha da karmaşık bir hale gelmektedir. Bunlarla ilgili yeni algoritmalar geliştirilmeye çalışılmaktadır. SVPWM kontrol tekniđi için anahtarlama hesapları üzerinde yeni algoritmalar geliştirilebilir ve n seviyeli bir evirici için genel bir algoritma geliştirilebilir. Böylece her seviye için aynı algoritma kullanılabilir. Ayrıca böyle bir eviricinin tasarımı yapıp, sponsor bulunarak mikrodeneleyiciler veya FPGA kullanılarak baskı devresi yapılabilir.

Çok seviyeli eviriciler, geniş uygulama alanı olmasından, akademik alanda ve endüstride yapılan AR-GE çalışmalarından dolayı hızla gelişmeye devam etmektedir.

KAYNAKLAR

-
- [1] AVİNÇ, A., (1998). "Değişik Enerji Kaynakları ve Çevreye Etkileri", Çev-Kor, 7(27):19-23.
 - [2] DAHLER, S., (2006). "Analysis, Design and Implementation of a High Efficiency Multilevel Converter for Renewable Energy Systems", Doktora Tezi, the University of Kassel, the faculty of electrical engineering, Kassel
 - [3] Tolbert, L.M. ve Peng, F.Z., (2000). "Multilevel Converters as a Utility Interface for Renewable Energy Systems" IEEE, 1271-1274
 - [4] BODUR, H., (2010). Güç Elektroniği, 1. Baskı, Birsen Yayınevi, İstanbul
 - [5] Tadros, Y., Salama, S. ve Höf, R., (1992). "Three level IGBT Inverter". 23rd Ann. Power Electron. Specialists Conf., 1992, Toledo, Spain.
 - [6] Kouro, S., Malinowski, M., Gopakumar, K., Pou, J., Franquelo, L.G., Wu, B., Rodriguez, J., Pérez, M.A. ve Leon, J.I., (2010). "Recent Advances and Industrial Applications of Multilevel Converters", IEEE Transactions on Industrial Electronics, 57(8):2553-2580.
 - [7] ABB, Recent Advances in High-Voltage Direct-Current Power Transmission Systems, [http://www05.abb.com/global/scot/scot221.nsf/veritydisplay/cd7e0a6506f37d10c1257211002a42ac/\\$file/12.pdf](http://www05.abb.com/global/scot/scot221.nsf/veritydisplay/cd7e0a6506f37d10c1257211002a42ac/$file/12.pdf), 20 April 2012
 - [8] SIEMENS, HVDC PLUS (VSC Technology), <http://www.energy.siemens.com/hq/en/power-transmission/hvdc/hvdc-plus/modular-multilevel-converter.htm>, 20 April 2012
 - [9] TMEIC-GE, Solar Power, <http://www.tmeic.com/North%20America/TkRBNQ-Industries%20Solar%20Power-TUE9PQ>, 22 April 2012
 - [10] Schneider-Electric, Clean and compact drive for energy savings, [http://www.global-download.schneider-electric.com/852577A4005D7372/all/DBC9FF0E46DBC2B4852578470080AD5D/\\$File/dia2ed1090803en.pdf](http://www.global-download.schneider-electric.com/852577A4005D7372/all/DBC9FF0E46DBC2B4852578470080AD5D/$File/dia2ed1090803en.pdf), 5 April 2012
 - [11] Alstom, HVDC-VSC,

<http://www.alstom.com/Global/CleanGrid/Resources/Documents/HVDC-VSC%20transmission%20technology%20of%20the%20future%20-%20Think%20Grid%20n%C2%B08%20.pdf>, 25 April 2012

- [12] Rodriguez, J., Lai, J.S. ve Peng, F.Z., (2002) "Multilevel inverters: A survey of topologies, controls, and applications," IEEE Trans. Ind. Electron., 49(4):724–738.
- [13] Ozpineci, B., Tolbert, L.M. ve Du, Z, (2004). "Optimum fuel cell utilization with multilevel inverters" IEEE Power Electronics Specialists Conference, June 2004, Aachen, Germany.
- [14] Blake, C. ve Bull, C.: "IGBT or MOSFET: Choose wisely", International Rectifier Application Notes, International Rectifier, Jul 5, 2006
- [15] Sirisukprasert, S., (1999). "Optimized harmonic stepped-waveform for multilevel inverter," M.S. thesis, Dept. Elect. Eng., Virginia Polytechnic Inst. State Univ., Blacksburg.
- [16] Bhagwat, P.M. ve Stefanovic, V.R., (1983). "Generalized structure of a multilevel PWM inverter," IEEE Trans. Ind. Applicat., 19(6):1057-1069.
- [17] Lai, J.S. ve Peng, F.Z., (1996). "Multilevel converters—A new breed of power converters," IEEE Trans. Ind. Applicat., 32:509–517.
- [18] Peng, F.Z., McKeever, J.W., ve Adams, D.J., (1997). "Cascade Multilevel Inverters for Utility Applications", Proc. of the Industrial Electronics, Control and Instrumentation Conference (IECON), 1997
- [19] Teodorescu, R., Beaabjerg, F., Pedersen, J.K., Cengelci, E., Sulistijo, S., Woo, B. ve Enjeti, P., (1999) "Multilevel converters — A survey," in Proc. European Power Electronics Conf., Lausanne, Switzerland, 1999.
- [20] Nabae, A., Takahashi, I. ve Akagi, H., (1981). "A new neutral point clamped PWM inverter" IEEE Trans. Ind. Appl., 17(5):509–517.
- [21] Liu, H.L., Choi, N.S. ve Cho, G.H., (1991). "DSP Based Space Vector PWM for Three-Level Inverter with DC-Link Voltage Balancing", IEEE Industrial Electronics Conference, 1991, Dept. of Electr. Eng., Korea Adv. Inst. of Sci. & Technol., Seoul.
- [22] Akagi, H., Kanazawa, Y. Ve Nabae, A., (1984). "Instantaneous reactive power compensators comprising switching devices without energy storage components," IEEE Trans. Ind. Appl., IA(20):625.
- [23] Baker, R.H., (1980). High-Voltage Converter Circuit, U.S. Patent Number 4,203,151, May 1980.
- [24] Fracchia, M., Ghiara, T., Marchesoni, M. Ve Mazzucchelli, M., (1992). "Optimized Modulation Techniques for the Generalized N-Level Converter", Proceedings of the IEEE Power Electronics Specialist Conference, 1992.

- [25] Yamanaka, K., Yamada, K., Kumagae, A. ve Terada, T., (2001). Three-Level Neutral Point Clamping Type Inverter Circuit, U.S. patent number 06,226,192, assigned to Kabushiki Kaisha Yaskawa Denki, May 2001.
- [26] Hammond, P.W., (1997). Medium Voltage PWM Drive and Method, U.S. patent number 05,625,545, assigned to Halmar Robicon Group, April 1997
- [27] Duba, G.A., Thaxton, E.S. ve Walter, J., (1999). Modular Static Power Converter Connected in a Multi-Level, Multi-Phase, Multi-Circuit Configuration, U.S. patent number 05,933,339, assigned to Electric Boat Corporation, August 1999.
- [28] Khersonsky, Y., (2003). Step Switched PWM Sine Generator, U.S. patent number 06,556,461, assigned to Power Paragon Incorporated, April 2003.
- [29] Tolbert L. ve Peng, F., (2000). "Multilevel converters as a utility interface for renewable energy systems," in Proc. IEEE Power Eng. Soc. Summer Meet., 2000, Knoxville.
- [30] Rashid, M.H., (1993). Power Electronics Circuits, Devices, and Applications, Prentice-Hall, Canada.
- [31] Hyeong, S.J., Chang-Ho, C., ve Dong-Seok, H., (1999). "A New Simplified Space Vector PWM Method for Three-Level Inverters", IEEE Applications, 16(4):545-550.
- [32] Mondal, S.K., Pinto, J.O.P., ve Bose, B.K., (2002). "A Neural-Network-Based Space-Vector PWM Controller for a Three-Level Voltage-Fed Inverter Induction Motor Drive", IEEE Transactions on Industry Applications, 38(3):660-669.

KİŞİSEL BİLGİLER

Adı Soyadı : Anıl ESKİN
Doğum Tarihi ve Yeri : 30.09.1986 İstanbul
Yabancı Dili : İngilizce
E-posta : anileskin@gmail.com

ÖĞRENİM DURUMU

Derece	Alan	Okul/Üniversite	Mezuniyet Yılı
Y. Lisans	Elektrik Müh.	Yıldız Teknik Üniversitesi	2012
Lisans	Elektrik Müh.	Yıldız Teknik Üniversitesi	2009
Lise	Fen/Matematik	İstek Uluğbey Lisesi	2004

İŞ TECRÜBESİ

Yıl	Firma/Kurum	Görevi
03/2010 -12/2011	Schneider Elektrik – Endüstri Bölümü – OEM Çözüm Merkezi	Otomasyon – Sistem Uygulama Mühendisi