

R
152
74

YILDIZ TEKNİK ÜNİVERSİTESİ FEN BİLİMLERİ ENSTİTÜSÜ

Sayısal Denetim Sistemleri

Yüksek Lisans Tezi

Emin Duman

1987

Sayısal Denetim Sistemleri

Ref
EHM
232
1987

YILDIZ ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

1500

SAYISAL DENETİM SİSTEMLERİ

YÜKSEK LİSANS TEZİ
ELEKTRONİK ve HAB. MÜH. EMİN DUMAN
İSTANBUL 1987

YILDIZ ÜNİVERSİTESİ
GENEL KİTAPLIĞI

Kot : R 152
Alındığı Yer : Fen. Bil. Ens. 74
Tarih : 9.12.1988
Fatura : 3500 TL.
Fiati : 1/27
Ayniyat No : 45768
Kayıt No : 378.242
UDC : 621.38
Etc :

*

YILDIZ
ÜNİVERSİTESİ
KÜTÜPHANE

ÖNSÖZ

Gerçekleştirilen bu çalışmada örneksel giriş verilerinin sayısal sözcüklere dönüştürülmesi ve bu sayısal sözcüklerin değerlendirilerek kimi noktalara denetim işaretlerinin yollanabilmesi amaçlanmıştır. Bu yapılırken de gerçekleştirilen devrenin genel amaçlı olması düşünülmüştür. Ancak bir özel uygulama olarak sıcaklık denetimi üzerinde durulmuştur.

Sekiz ayrı örneksel girişin ölçülüp, işlenerek sekiz ayrı çıkışı denetim altında bulunduran bu çalışma, Amstrad CPC 6128 Bilgisayarı ile çalışacak bir şekilde ara-birim devresi olarak tasarlanmıştır.

Bu çalışmada beni yönlendiren tez hocam Sayın Doç.Dr. Sezgin ALSAN'a gerek lisans öğrenimim sırasındaki yol göstericiliği için gerekse lisansüstü öğrenimimdeki ilgi ve yardımları için teşekkür ederim.

Yapılan bu çalışmanın konu ile ilgili araştırmacılara yararlı olmasını dilerim.

Temmuz 1987

SUMMARY

ÖZET

Sayısal Denetim Sistemleri adı altında gerçekleştirilen bu çalışmada örneksel verilerin sayısal sözcüklere dönüştürülmesi yapıp bu sayısal sözcüklerin değerlendirilmesi ile denetim işaretlerinin üretilmesi gerçeklenmekle birlikte kullanılan ayırık elemanlar üzerinde de ayrıntılı bilgi aktarılmaya çalışılmıştır.

Bölüm 2'de ara-birim olarak yapılan devrenin kullanılacağı bilgisayar olan Amstrad CPC 6128 ci onun mikroişleyicisinin donanım yapısı anlatılmıştır.

Bölüm 3'de, Örneksel/Sayısal çeviricilerin genel çalışma yöntemleri ve özelde de ADC 0804 örneksel/sayısal çeviricinin çalışması anlatılmıştır.

Bölüm 3'te ise gerçekleştirilen devrenin donanım özellikler, çalışması anlatılmıştır.

Kullanılabilecek yol-yordamlar üzerinde bilgi aktarımının yapıldığı bölüm 5'ten sonra bilgisayarda kullanılan yazılımın anlatıldığı Bölüm 6 yer almaktadır.

SUMMARY

1- GİRİŞ 1

2- DENEYİN ÖLÇÜMLERİ AMSTRAD CPC 6128 12

2.1 In this study, which is realized under the name of digital control systems, the converting of analog datas to digital words is done and by the appraising of digital words, producing of control signals is realized and it is tried to transfer detailed information about the discrete elements used in this realization.

Section 2 is about AMSTRAD CPC 6128 personal computer which is used with the interface done in this study and the hardware of its microprocessor.

In section 3, the principles of analog/digital converters and the function and operation of ADC 0804 A/D converter are explained.

Section 4 is about the hardware principles and the operation of the interface realized.

After the section 5 in which the algorithms that is used in such a study are explained, section 6 in which the software written for this study is explained, is placed.

3.3.1. Deneysel/Sayısal Çevirici

3.3.2. Giriş Mükemmeliyetini Göstermesi

4- DENEYİN YERİNDEKİ AÇIKLAMASI 23

4.1. Deneysel İhtiyaçları Açıklaması 23

4.2. Deneysel Sinyal Devresi 30

4.3. Deneysel/Sayısal Çevirici Devresi 32

4.4. Deneysel Çıkış Devresi 34

5- DENEYİN YERİNDEKİ AÇIKLAMASI 37

5.1. Açık/Kapalı Deneysel (On/off) Kontrol 37

5.2. Deneysel Deneysel Kontrol (Proportional Control) 38

İÇİNDEKİLER

1- GİRİŞ	1
2- DENETİMCİ OLARAK AMSTRAD CPC 6128	2
2.1. Bellek Yerleşimi	2
2.2. Giriş Çıkış Özellikleri	4
2.3. Z-80 Mikroişleyicisinin Donanımı üzerine	4
2.3.1. Mikroişleyici İç Yapısı	5
-Mikroişleyici Yazmaçları	5
-Aritmetik ve Mantık Birimi	8
-Komut Yazmacı ve Mikroişleyici Denetim Birimi	8
2.3.2. Mikroişleyici Uç Tanımlamaları	8
3- ÖRNEKSEL/SAYISAL DÖNÜŞTÜRÜCÜLER	13
3.1. Dönüştürme Yöntemleri	13
3.1.1. Entegral Alma Yöntemi	14
3.1.2. Basamak Yöntemi	17
3.1.3. Paralel (Flashing) Yöntem	17
3.1.4. Ardışıl Yaklaşım Yöntemi	18
3.2. ADC 0804 Üzerine	19
3.2.1. Genel Özellikleri	19
3.2.2. İşlevsel Anlatım	21
3.2.3. Ölçüm Alanı Ayarlaması	24
3.3. Örnekssel/Sayısal Çeviricilerin Çoğul çalıştırılmaları	25
3.3.1. Örnekssel/Sayısal Çevirici çoğullama	25
3.3.2. Giriş Büyüklüklerini Çoğullama	27
4- DEVRE DONANIMININ AÇIKLANMASI	28
4.1. Örnekssel İşaretin Ölçülmesi	28
4.2. Yonga Seçim Devresi	30
4.3. Örnekssel/Sayısal Dönüştürücünün Devresi	32
4.4. Denetim Çıkış Devresi	34
5- DENETİM YOL-YORDAMI (CONTROL ALGORITHM)	37
5.1. Aç/Kapat Denetimi (On/off Control)	37
5.2. Oransal Denetim Yöntemi (Proportional Control)	38

I- 5.3. Entegral Denetimi	39
5.4. Türevsel Denetim Yöntemi	41
5.5. Oransal + Entegral + Türev (PID) Denetim Yöntemi	42
6- YAZILIM DESTEĞİ	44
KAYNAKÇA	47
EK A. Genişleme Yolu Bağlantı Alanı	48
EK B. Katalog Bilgisi	49

Bir depodaki suyun seviyesi ya da sıcaklığı, bir odadaki ısı miktarının az ya da çok olması v.b. ölçülmesi ve denetlenmesi gereken birçok büyüklükler her günümüz yaşamımızda, hem de endüstriyel tesislerde sıkça karşılaşılmaktadır.

Bu aşamada işlemlerin çokluğu, değerlendirilme istenilen hız ve doğruluk bilgileri verilerin devreye girmesine neden olmaktadır. Gelişen bilgisayar teknolojisi bunu çok da kolaylaştırmaktadır.

Ambrad CPU 6128 de birçok Bilgisayarların kullanıldığı çokça oluşan türlerinin ilklidir. Gözetim ve denetim devreleri ayrı birer birim olarak değerlendirilip tek bir denetim işlemi gerçekleştirir. Bu girişlerden bir tanesi de sıcaklık denetimi için kullanılmaktadır.

I- GİRİŞ

Günümüzde yarı iletken teknolojisinin vardığı nokta ve kaydettiği hız bizimki gibi bu teknolojiyi geriden izleyen, izlemeye çalışan ülkeler için başdöndürücü boyutlardadır.

Elektronığın, günlük yaşamda kapladığı yer hızla büyürken getirdiği rahatlık ve güvenlik de ona olan bağımsızlığımızın artırıcı yönde gelişmesine neden olmaktadır.

Bir depodaki suyun seviyesi ya da sıcaklığı, bir odadaki ışık miktarının az yada çok olması v.b. ölçülmesi ve denetlenmesi gereken örneksel büyüklükler hem günlük yaşamımızda, hem de endüstriyel uygulamalarda sıkça karşımıza çıkmaktadır.

Bu aşamada işlemlerin çokluğu, değerlendirmede istenen hızlilik ve doğruluk bilgisayarların devreye girmesine neden olmaktadır. Gelişen bilgisayar teknolojisi bunu çok da kolaylaştırmaktadır.

Amstrad CPC 6128 de böylesi bilgisayarların kullanıcılara çokça ulaşan türlerinin ilklerindendir. Gerçekleştirilen devre sekiz ayrı örneksel girişi değerlendirip sekiz ayrı denetim işareti üretmektedir. Bu girişlerden bir tanesi de sıcaklık denetimi için kullanılmıştır.

2- DENETİMCİ OLARAK AMSTRAD CPC 6128

CPC 6128, 48 KBayt'lık Yalnızca Okunabilir Bellek (ROM) ile 128 KBayt'lık Rastgele Erişilebilir Bellek (RAM) içeren bir "Kişisel Bilgisayar"dır. Z 80 mikroişleyicisinin kullanıldığı bir bilgisayarda dış dünya ile bağlantılı olarak;

- * 73 Tane tuştan oluşan bir tuş takımı
- * 400 x 640 seçicilikte bir ekran
- * Bir tane disk sürücüsü
- * İkinci bir disk sürücüsü için bağlantı alanı
- * Paralel Bilgi aktarımını sağlayan bir yazıcı bağlantı alanı
- * Teyp için kaydetme-okuma bağlantı alanı
- * Ses çıkışı sağlayan bir hoparlör ve yükselteci'e giriş ucu
- * Oyun çubuğu bağlantı alanı
- * Çok amaçlı kullanıma ayrılmış bir Genişleme Yolu olanakları vardır.

2-1) Bellek Yerleşimi

Bilgisayarın Rastgele Erişilebilir Bellek (RAM) alanı 128 KBayt olmakla birlikte, bunun yalnızca ilk 64 KBayt'ı ilk anda kullanmaya açıktır. Bu ilk 64 KBayt'lık bellek; herbiri 16 KBayt olan dört bölgeye ayrılmıştır. Blok 0'dan Blok 3'e kadar numaralanmış olan bu bölgelerden dördüncüsü

2.2) Giriş Çıkış Özellikleri

Amstrad CPC 6128'in Genişleme Yolundan seçilerek erişilebilen ve kullanım amacı belirtilen bölgeler aşağıdadır.

<u>Adresi</u>	<u>Çıkış Kullanımı</u>	<u>Giriş Kullanımı</u>
FXXH	Video Gate Array	Kullanılamaz
BCXXH	MPD 6845 CRTC Adres	Kullanılamaz
BDXXH	MPD 6845 CRTC Veri	Kullanılamaz
BEXXH	Kullanılamaz	MPD 6845 Denetim
BFXXH	Kullanılamaz	MPD 6845 Veri
DFXXH	Genişleme (KOM) Seçimi	Kullanılmamış
EFXXH	Centronix Latch	Kullanılamaz
F4XXH	MPD 8255 A Veri Yolu	MPD 8255 A Veri Yolu
F5XXH	MPD 8255 B Veri Yolu	MPD 8255 B Veri Yolu
F6XXH	MPD 8255 C Veri Yolu	MPD 8255 C Veri Yolu
F7XXH	MPD 8255 Denetim	Tanımlanmamış
F8XXH	Genişleme Yolu	Genişleme Yolu
F9XXH	Genişleme Yolu	Genişleme Yolu
FAXXH	Genişleme Yolu	Genişleme Yolu
FBXXH	Genişleme Yolu	Genişleme Yolu
FFXXH	Kullanılmamış	Kullanılmamış

Yukarıdaki bilgilerden de görüldüğü gibi bilgisayarın F800-FBFF adresleri çeşitli uygulamalarda kullanılmak üzere kullanıcıya bırakılmıştır. Bu çalışmada da bu adreslerden F8F0 - F8F8 Kullanılmıştır.

2.3) Z80 Mikroişleyicisinin Donanımı Üzerine

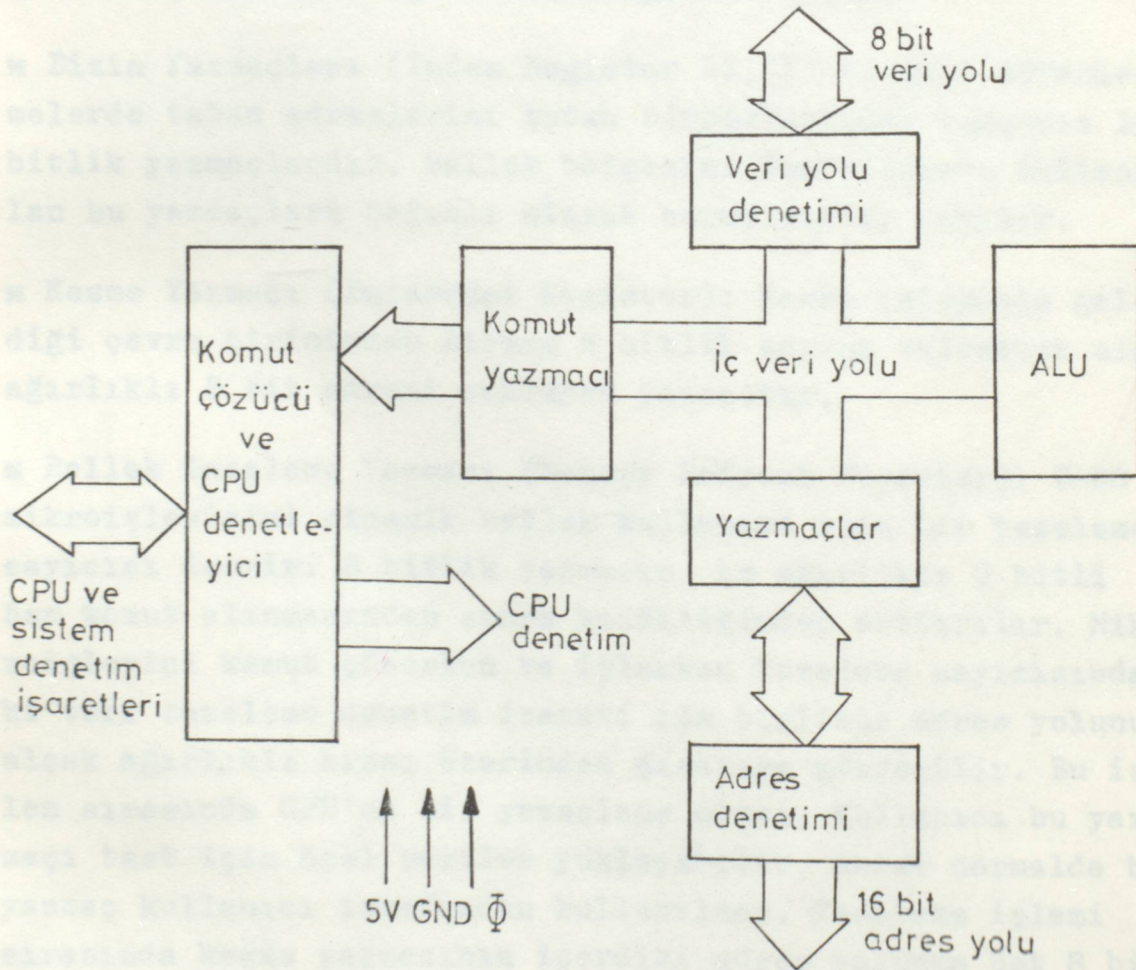
Z-80 Mikroişleyicisi 8 bit'lik mikroişleyicilerin en yeteneklilerindendir. Yazılım ve donanım açısından kullanıcılara büyük kolaylıklar sağlar. Hızlı çalışma düzeni, geniş komut kümesi, 8080 mikroişleyici ile uyumlu çalışması, zengin yazmaç düzeni, dizinli ve bağıl adresleme özelliği, blok transfer edebilme, perdelenemeyen ve üç modda perdelenebilir kesme yeteneği, çevrebirimleri ile fazladan mantık devresi

gerektirmeden bağlanabilme Z-80 mikro işleyicisinin belirli özellikleridir.

2.3.1) Mikroişleyici iç Yapısı

-Mikroişleyici yazmaçları:

Z-80 Mikroişleyicisi 16 tane 8 bit'lik ve 4 tane 16 bit'lik yazmaç vardır. Tüm bu yazmaçlar bağımsız birer yazılır-okunur bellek olarak kullanılabilir.



Şekil 2.3.1.1.

Özel amaçlı yazmaçlar (Special Purpose Register)

* Program Sayıcısı (Program Counter): 16 bitlik yazmaçtır. Bellekten alınan işlenecek komutun 16 bitlik adresini tutar. Tutulan adresin, adres yoluna yüklenmesinden sonra program sayıcısı kendiliğinden arttırılır. Program çıkışı-nda bir atlama olduğu zaman yeni adres değeri kendiliğinden program sayıcısına yüklenir.

* Yığın Göstergesi (Stack Pointer): Yazılır-Okunur belleğin herhangi bölgesinde tanımlanmış olan yığının adresini saklar. Yığına atılan bilgiler ilk giren-son çıkar (first in-last out) mantığı ile saklanır. Bu nedenle yığından veri çekildikçe adres bilgisi kendiliğinden artar.

* Dizin Yazmaçları (Index Register IX,IY):Dizinli adreslemelerde taban adreslerini tutan birbirlerinden bağımsız 16 bitlik yazmaçlardır. Bellek bölgesini işaretlemelerde kullanılan bu yazmaçlara bağımlı olarak adreslemeler yapılır.

* Kesme Yazmaç (Interrupt Register): Kesme isteğinin geldiği çevre biriminden alınan 8 bitlik adrese eklenecek olan ağırlıklı 8 bit adresi saklayan yazmaçtır.

* Bellek Tazeleme Yazmacı (Memory Refresh Register): Z-80 mikroişleyicisi dinamik bellek kullanımı için bir tazeleme sayıcısı içerir. 8 bitlik yazmacın az ağırlıklı 7 bitli her komut alınmasından sonra kendiliğinden arttırılır. Mikroişleyici komut çözerken ve işlerken tazeleme sayıcısındaki veri tazeleme denetim işareti ile birlikte adres yolunun alçak ağırlıklı kısmı üzerinden dışarıya gönderilir. Bu işlem sırasında CPU'da bir yavaşlama olmaz. Kullanıcı bu yazmaç test için özel veriler yükleyebilir, ancak normalde bu yazmaç kullanıcı tarafından kullanılmaz. Tazeleme işlemi sırasında kesme yazmacının içerdiği adres yolunun üst 8 bitine yerleşir.

Birikeç ve Durum Yazmaçları (Accumulator and Flag Registers)

Z-80 Mikroişleyicisi birbirinden bağımsız 15 tane 8 bitlik birikeçe 15 tane de 8 bitlik durum yazmacına sahiptir. Ancak birikeçlerin yalnızca 7 tanesinin (A dan H'ya kadar) doğrudan işlem için komutları vardır. Diğer 8 tanesine ise bu olanak dolaylı yollardan sağlanmıştır.

ANA YAZMAÇ KÜMESİ GÖRÜNTÜ YAZMAÇ KÜMESİ

Birikeç A	Bayraklar	A'	F'
B	C	B'	C'
D	E	D'	E'
H	L	H'	L'

GENEL
AMACLI
YAZMAÇLAR

Kesme vektörü I	Bellek tazeleme R
Dizin Yazmacı	IX
Dizin Yazmacı	IY
Yığın İşaretleyici	SP
Program Sayacı	PC

ÖZEL
AMACLI
YAZMAÇLAR

Şekil 2.3.1.2.

Durum yazmacının kullanım amacı bir takım konut ya da işlemler sonucu özel izleri saklamaktır. Bu izler işlem sonu-

cu özel izleri saklamaktır. Bu izler işlem sonucunun artı, eksi yada sıfır olması gibi aritmetiksel kavramlar olduğu gibi taşma (cary) ya da tek/çift (Parity odd /even) gibi mantıksal kavramlarda olabilmektedir.

Aritmetik ve Mantık birimi: (Arithmetic and Logic Unit)

8 bitlik aritmetik ve mantık işlemlerinin yapıldığı yerdir. İç veri yolu, dış veri yolu ve yazmaçlar ile iletişindedir. Bu bölümde yapılan işlemler toplama, çıkarma, mantıksal AND, OR EXOR, karşılaştırma, sağa yada sola kaydırma ya da döndürme, arttırma azaltma biti 1 yapma biti 0 yapma, bit test etme v.b. dir.

Konut Yazmacı ve Mikroişleyici Denetim Birimi
(Insruction Register and CPU Control)

Bellekten alınan her komut komut yazmacına yerleştirilir ve çözümlenir. Yazmaçlara veri yazılması ve okuması ile ilgili tüm işaretler, aritmetik ve mantık biriminin denetlenmesi ve dışarıya çıkartılan tüm denetim işaretlerinin üretilmesi de Mikroişleyici Denetim Biriminin görevidir.

2.3.2. Mikroişleyici Uç Tanımlamaları

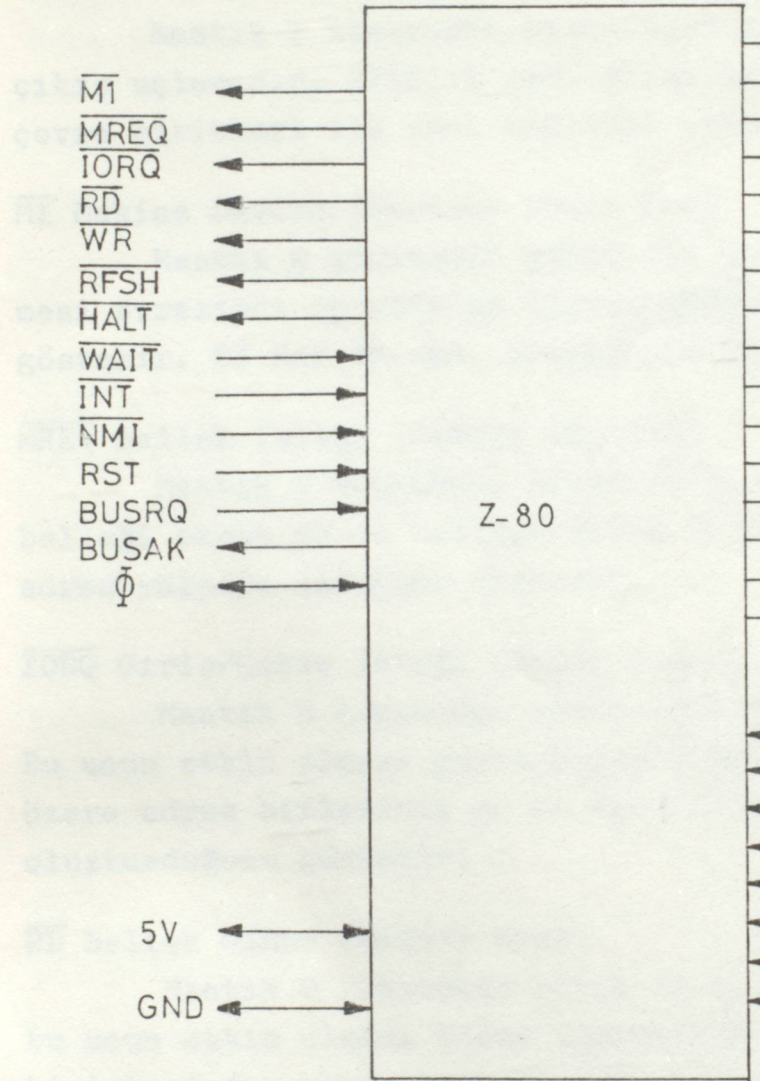
Z- 80 Mikro işleyicisi 40 uçlu endüstri standardlarında paketlenmiş bir tüm devredir. Giriş/Çıkış uçları ve bu uçlara ilişkin açıklamalar şöyledir.

Şekil 2.3.2.1

AO-A15 Adres Yolu (Address Bus)

Mantık 1 konumunda etkin üç konumlu çıkış uçlarıdır.

AO-A15 adresi 16 bitlik adres yolu ile 64 KByte bellek alanı adreslenebilir. AO en az ağırlıklı adres bitidir. En az 8-bitlik 8 bit, giriş/çıkış portlarını adresler. Tazeleme işlemi sırasında en az ağırlıklı 7 bit tazeleme işlemi sırasında en az ağırlıklı 7 bit tazeleme (refresh) adresini içerir.



Şekil 2.3.2.1

AO-A15 Adres Yolu (Adress Bus)

Mantık 1 konumunda etkin üç konum AO-A15 arası 16 bitlik adres yolu ile adreslenebilir. AO en az ağırlıklı adres bitidir. A15 en az ağırlıklı adres bitidir. AO-A15 adres yolu 8 bit giriş/çıkış portlarını adreslemesi için kullanılır. Mantık 2 zamanında en az ağırlıklı 7 bit tazeleme (refresh) adresi için kullanılır. Mantık 3 zamanında en az ağırlıklı 7 bit tazeleme (refresh) adresi için kullanılır.

DO-D7 Veri Yolu (Data Bus)

Mantık 1 konumunda etkin üç-konumlu çift yönlü giriş/çıkış uçlarıdır. 8bitlik veri yolu; bellek ve giriş/çıkış çevre birimleri ile veri değişimi için kullanılır.

$\overline{M1}$ Makina Deviri (Machine Cycle One)

Mantık 0 konumunda etkin bir çıkıştır. Komutun işlenmesi sırasında op-code'un alınıp gelme sürecinde olduğunu gösterir. M1 her op-code alınışında oluşur.

$\overline{MREQ}$ Bellek İsteği (Memory Request)

Mantık 0 konumunda etkin üç-konumlu bir çıkış uçudur. belleği okuma ya da belleğe yazma işlemi için geçerli adresin adres yolunda olduğunu gösterir.

$\overline{IORQ}$ Giriş/Çıkış İsteği (Input Output Request)

Mantık 0 konumunda etkin üç-konumlu bir çıkış uçudur. Bu ucun etkin olması giriş/çıkış bölgesinde geçerli olmak üzere adres bitlerinin en az ağırlıklı 8 bitinin bir adres oluşturduğunu gösterir.

$\overline{RD}$ Bellek Okuma (Memory Read)

Mantık 0 konumunda etkin üç-konumlu bir çıkış uçudur. bu ucun etkin olması mikro işleyicinin bellekten ya da çevre birimlerinden veri okuma isteği gösterir.

$\overline{WR}$ Bellek Yazma (Memory Write)

Mantık 0 konumunda etkin üç-konumlu bir çıkış vardır. bu ucun etkin olması belleğe ya da çevre birimlerine veri yazmak için geçerli bir verinin veri yolunda tutulduğunu gösterir.

$\overline{RFSH}$ Tazeleme (Refresh)

Mantık 0 konumunda etkin bir çıkış uçudur. Adres yolunun en az ağırlıklı 7 biti tazelenen olacak olan adresi belirler. Tüm dinamik bellekler tazeleme okuması yapmak için $\overline{MREQ}$ işareti kullanılmalıdır.

$\overline{HALT}$ Durma Konumu (Halt State)

Mantık 0 konumunda etkin bir çıkış uçudur. Yazılım

HALT komutu işleyen mikro işleyici yeniden işleme başlamadan önce perdelenemeyen kesme ya da kesme bekler. Mikroişleyici duraklamada iken, tazeleme etkinliğini koruyabilmek için NOP komutu işler.

WAIT Bekleme (Wait)

Mantık 0 konumunda etkin bir giriş ucudur. Bu ucu etkin konuma getirmek mikroişleyiciye adreslenen bellek yada çevrebiriminin veri gönderilmesi için hazır olmadığını belirtir. Bu ucun etkin olduğu sürece mikroişleyici beklemeyi sürdürür. Böylece bellek ya da çevrebirimi ile yapılan çalışmanın eş-zamanlılığı sağlanır.

INT Kesme isteği (Interrupt Request)

Mantık 0 konumunda etkin bir giriş uçudur. Kesme isteği çevrebirimlerinden gelir. BUSRQ ucu ve yazılım kontrollü kesmeye izin veren ikili (FF) izin veriyorsa işlenen komutun işlemi bitince bir istek olacaktır. Mikroişleyici kesmeyi kabul edeceği zaman sonraki komut devrinin başlamasından dışarıya bir alındı işareti yollar Mikroişlemci kesmeyi üç modda yanıtlayabilir.

NMI Perdelenmeyen Kesme (Non Maskable Interrupt)

Düşen kenar tetiklemeli bir giriş ucudur. Kesme isteğinden öncelikli kesmeye izin veren ikilinin konumuna bakmadan işlenmekte olan konutun bitiminden sonra kesme oluşur. Bu durumda 0066H adresinden başlayarak kesme servis programı yürütülür. Program bitiminde kalınan yere dönülmesi için de başlangıçta program sayıcısı yığına atılır.

RESET Sıfırlama (Reset)

Mantık 0 konumunda etkin bir giriş ucudur. Bu ucun etkin bir giriş ucudur. Bu ucun etkin olması program sayısını sıfırlar ve kesmeye izin veren ikiliyi izin vermeyecek duruma getirir. I ve R yazmaçlarını sıfırlar. Adres ve veri yolları yüksek empedans gösterirken diğer tüm çıkış uçları etkin olmayan konuma girer.

BUSRQ Yol İsteği (Bus Request)

Mantık 0 konumunda etkin bir giriş ucudur. Yol isteği, Adres yolu, Veri üç-konumlu denetim uçlarının yüksek empedansa götürülmesi için kullanılır. Bundan sonrada makina devri bitirecektir.

BUSAK Yol Alındısı (Bus Acknowledge)

Mantık 0 konumda etkin bir çıkış ucudur. Bu uçun etkin olması adres yolu, veri yolu ve diğer tüm üç-konumlu denetim uçlarının yüksek empedansa gittiğini gösterir. Böylelikle bu yollar ve bu yolla ulaşılabilecek çevre birimleri BUSAK işaretiyle yollayan aygıtın denetimine girer.

* Tekdüzellik (Monotony): Bir dönüştürücünün giriş gerilimi sürekli artarken çıkış sayısal değerinde artmasına denir.

* Doğrusalsızlık (Nonlinearity): Geçiş seviyi ile çıkışın başlangıç ve son değerlerinden geçen doğru aralıktaki farkın en büyük değerine verilen addır.

* Farksal Doğrusalsızlık (Differential Nonlinearity) Aralıklı iki dönüştürme için, çıkışın başlangıç ve son değerlerinden geçen doğru aralıktaki farka verilen addır.

* Dönüştürme Süresi (Conversion Time): Giriş uygulanan gerilim değerine karşılık çıkan sayısal değerin belirlenmesi için geçen süredir.

* Kuantizasyon Hatası (Quantization Error): Bir sayısal değere belli bir aralıktaki gerilim değerleri karşılık gelmektedir. Böylelikle ölçülen sayısal değer giriş gerilimini çok yakın tam göstermemektedir. Yöntemden dolayı ortaya çıkan bu hataya çevre elemanlarının değer-değişimi (tolerans) hataları da eklendiğinde en az olasılıkla bitin güzardı edilmesi gerekmektedir.

3.1) Dönüştürme Hataları

Örneksel/Dijital dönüştürücülerin kullanımında ölçülecek işaretin duruma ya da zamanla değişen olup olmadığına dikkat edilmelidir. Bu nedenle farklı gereksinimlere göre

3) ÖRNEKSEL/SAYISAL DÖNÜŞTÜRÜCÜLER

Gerilime dönüştürülmüş örneksel büyüklüklerin bir mikroişleyicili sistem tarafından işlenmesini sağlamak için bu örneksel büyüklüklere karşı düşen sayısal değerlerin belirlenmesi gerekmektedir. Bu amaçla örneksel gerilim belirli anlarda örneklenir ve bu anı gerilim değerleri sayısal veri sözcüklerine dönüştürülür. Bu işaret dönüştürmesi sırasında ayrık zamanlı bir genlik "kuantalaması" sözkonusudur. Bir dönüştürücü biriminin geçiş özellikleri aşağıdaki şekilde açıklanabilir.

* Ayırdedilebilirlik (Resolution): Veri sözcüğünün en düşük ağırlıklı bit'inin değişmesi için giriş gerilimindeki olması gereken artma ya da azalmadır.

* Tekdüzelik (Monotony): Bir dönüştürücünün giriş gerilimi sürekli artarken çıkış sayısal değerinde artmasına denir.

* Doğrusalsızlık (Nonlinearity): Geçiş İşlevi ile çıkışın başlangıç ve son değerlerinden geçen doğru arasındaki farkın en büyük değerine verilen addır.

* Farksal Doğrusalsızlık (Differantial Nonlinearity) Ardaşıl iki dönüştürme adımı ile, çıkışın başlangıç ve son değerlerinden geçen doğru arasındaki farka verilen addır.

* Dönüştürme Süresi (Conversion Time): Girişe uygulanan gerilim değerine karşılık düşen sayısal değer belirlenmesi için geçen süredir.

* Kuantalama Hatası (Quantization Error): Bir sayısal değere belli bir aralıktaki gerilim değerleri karşı gelmektedir. Dolayısıyla ölçülen sayısal değer giriş gerilimini çoğu zaman tam göstermemektedir. Yöntemden dolayı ortaya çıkan bu hataya devre elemanlarının değer-değişimi (tolerans) hataları da eklenince en az ağırlıklı bitin gözardı edilmesi gerekmektedir.

3.1) Dönüştürme Yöntemleri

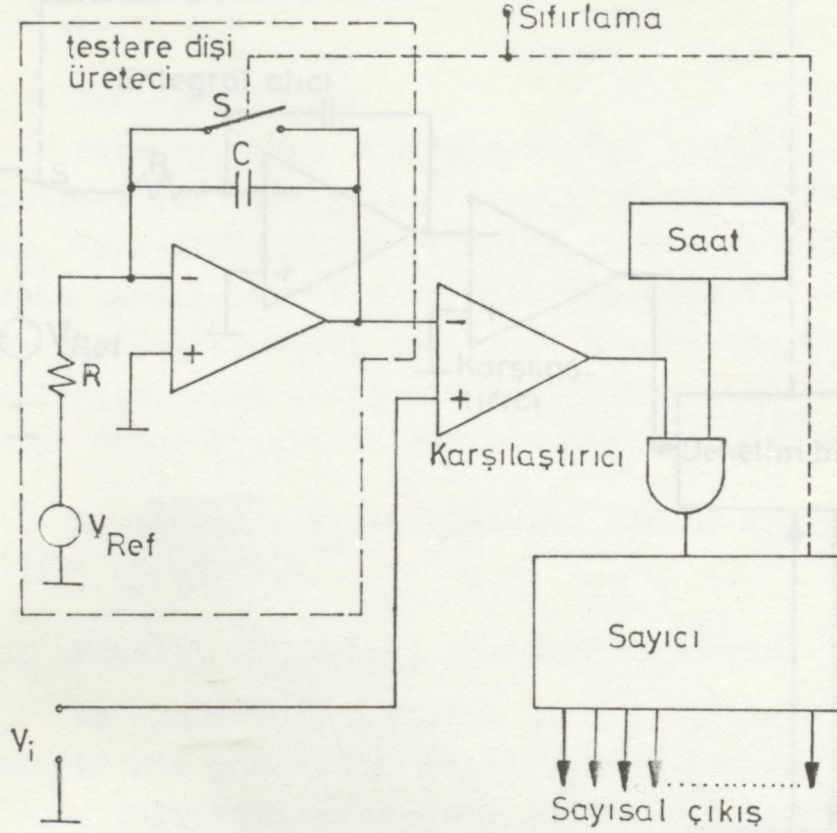
Örneksel/Sayısal dönüştürücülerin kullanımında ölçülecek işaretin durağan ya da zamanla değişen olup olmadığına dikkat edilmelidir. Bu nedenle farklı gereksinimlere göre

farklı dönüştürme yöntemlerinin uygulaması gerekmektedir. Durağan kabul edilen işaretlerin ölçüm sırasında değerinin değişmediği varsayılmaktadır. Bu amaçla "Entegral Alan" yöntem ve "Basamak" yöntemleri kullanılmaktadır.

Durağan kabul edilen işaretlerin ölçülmesi dışında işaret işleme amacıyla yapılan ölçümlerde işaretin zamanla değişiminin olabildiğince doğru olarak belirlenmesi gerekmektedir. (Örneğin telefon konuşmalarının aktarılmasında kullanılan çevirme yöntemlerinde) Bu arada herhangi bir bilginin kaybolmaması ya da değişmemesi için dönüştürücü sistemin bazı temel koşullara uyması gerekmektedir. Örneklem Kuramına göre eğer örneklem periyodu işaretin en yüksek frekanslı bileşeninin periyodunun yarısı ise işaret bozulmadan yeniden elde edilebilir. Bu olmadığı anda yeniden elde edilen işarette vuru olayı oluşur. Bu nedenle de işaretin iyi bir alçak geçiren süzgeçten geçirilip ilgilenilmeyen yüksek frekansların zayıflatılmaları sağlanır.

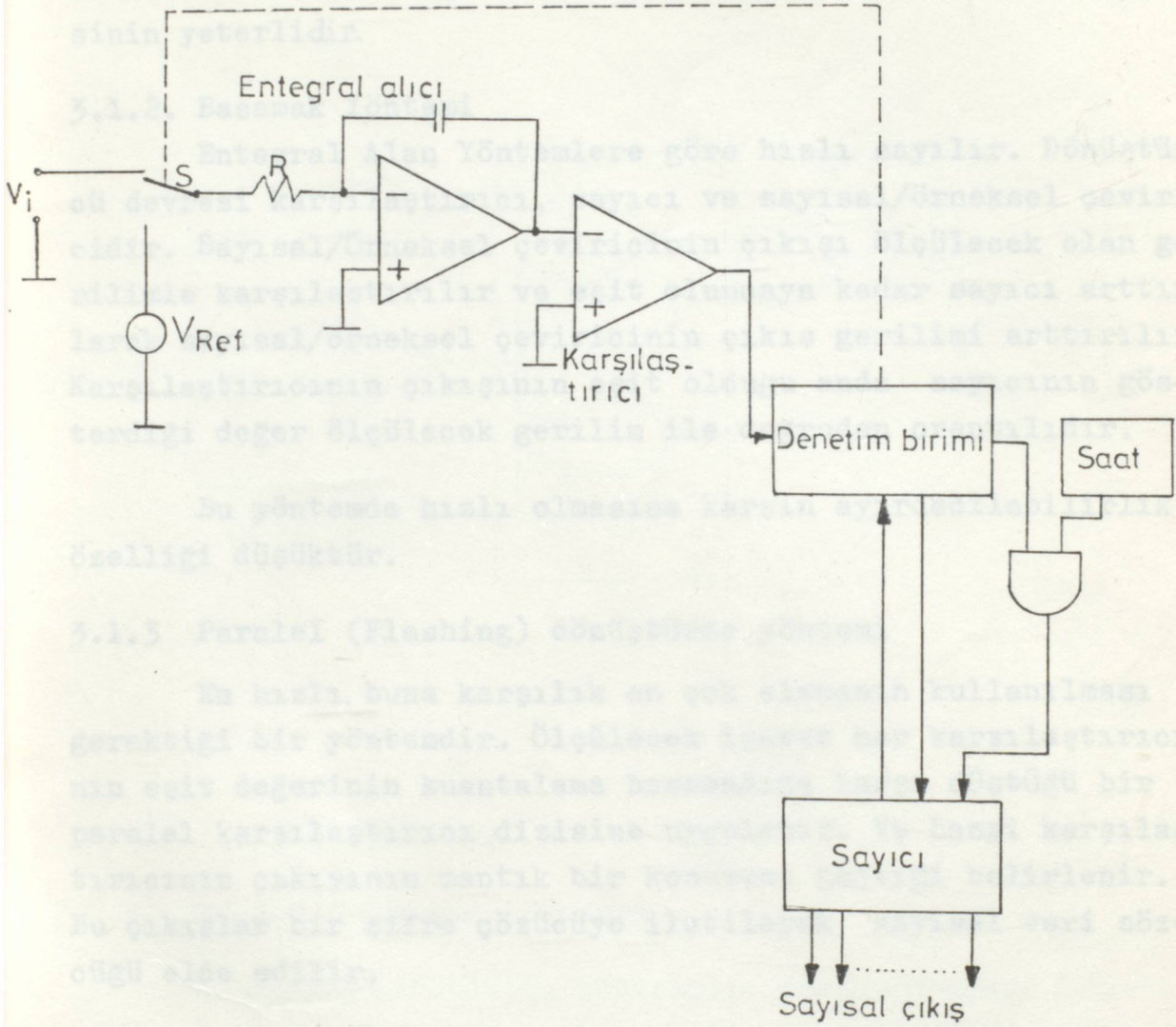
3.1.1) Entegral Alma Yöntemi

Blok şemadan görüleceği gibi devrenin yapıtaşları testlere dişi gerilim üretici, sayıcı ve karşılaştırmacıdan oluşmaktadır. Dönüştürme işlemi öncesinde sayıcı ve karşılaştırmacı sıfırlanır. Testlere dişi gerilim üreticinin çalışması ile aynı anda sayıcı girişine de saat işareti uygulanır. Gerilim üreticinin değeri ölçülmekte olan gerilimin değerini aştığı an



3.1.1.1.

karşılaştırıcısının çıkışı konum değiştirerek saat işaretinin sayıcıya uygulanmasını keser. Görüldüğü gibi dönüştürme süresi ölçülecek olan gerilimin büyüklüğü ile doğru orantılı olduğu gibi dönüştürücünün doğruluğu da büyük ölçüde RC devresinin kararlılığına bağlıdır. Tek eğim(Single Slope)adı verilen bu yöntemküçükbir-iki değişiklikle Çift Eğimli(Dual Slope)adını alır.



Şekil 3.1.1.2.

Bu yöntemde ise sayıcının sıfırdan son değerine saymasına kadar geçen süre için giriş geriliminin entegrali alınır. Daha sonra sayıcı sıfırlanır ve entegral alıcının girişi bir referans kaynağına bağlanır. Kondansatörün boşalması sırasında sayıcı yeniden sıfırdan başlayarak sayar. Entegral alıcının çıkış gerilimi sıfırdan geçtiği anda sayıcı du-

durulur. Böylece belirlenen boşalma süresi, ölçülmek istenen gerilimle orantılıdır. Yöntemin kararlılığı için saat işareti ile RC zaman durağanın çevirme işlemi sırasında değişmemesinin yeterlidir.

3.1.2. Basamak Yöntemi

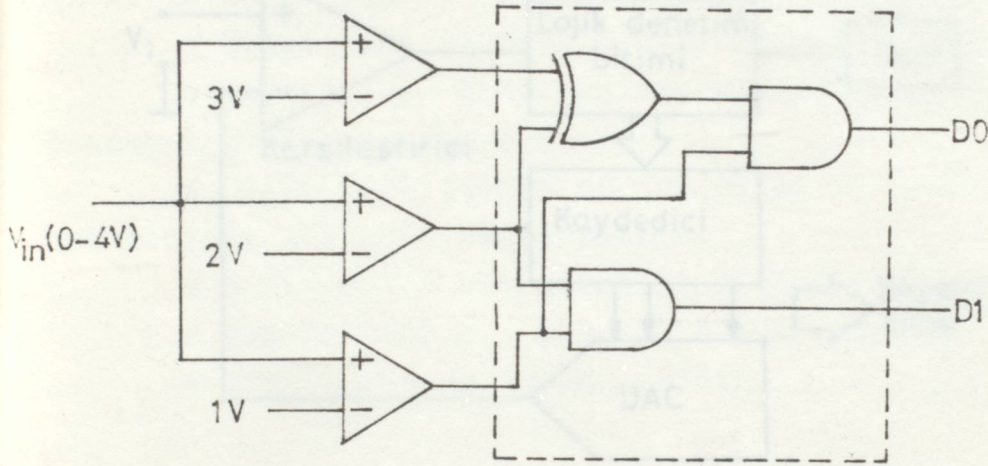
Entegral Alan Yöntemlere göre hızlı sayılır. Dönüştürücü devresi karşılaştırmacı, sayıcı ve sayısal/örneksel çeviricidir. Sayısal/Örneksel çeviricinin çıkışı ölçülecek olan gerilimle karşılaştırılır ve eşit oluncaya kadar sayıcı arttırılarak sayısal/örneksel çeviricinin çıkış gerilimi arttırılır. Karşılaştırmacının çıkışının eşit olduğu anda sayıcının gösterdiği değer ölçülecek gerilim ile doğrudan orantılıdır.

Bu yöntemde hızlı olmasına karşın ayırdedilebilirlik özelliği düşüktür.

3.1.3 Paralel (Flashing) dönüştürme yöntemi

En hızlı, buna karşılık en çok elemanın kullanılması gerektiği bir yöntemdir. Ölçülecek işaret her karşılaştırmacının eşit değerinin kuantalama basamağına karşı düştüğü bir paralel karşılaştırmacı dizisine uygulanır. Ve hangi karşılaştırmacının çıkışının mantık bir konumuna geçtiği belirlenir. Bu çıkışlar bir şifre çözücüye iletilerek sayısal veri sözcüğü elde edilir.

Bu tür dönüştürücülerin gerçekleşmesi devre tekniği açısından oldukça masraflıdır. Altı bit'lik bir dönüştürücüde 63 tane karşılaştırmacının kullanılması gerekmektedir. Ancak buna karşılık dönüştürme süresi 20...50 ns gibi çok küçük değerlerdedir. Şekil 3.1.3.1'de bu tür bir devrenin en basit örneği verilmiştir. Görüldüğü gibi dönüştürme süresi yalnızca kullanılan elemanların yayılım gecikmelerine bağlıdır.

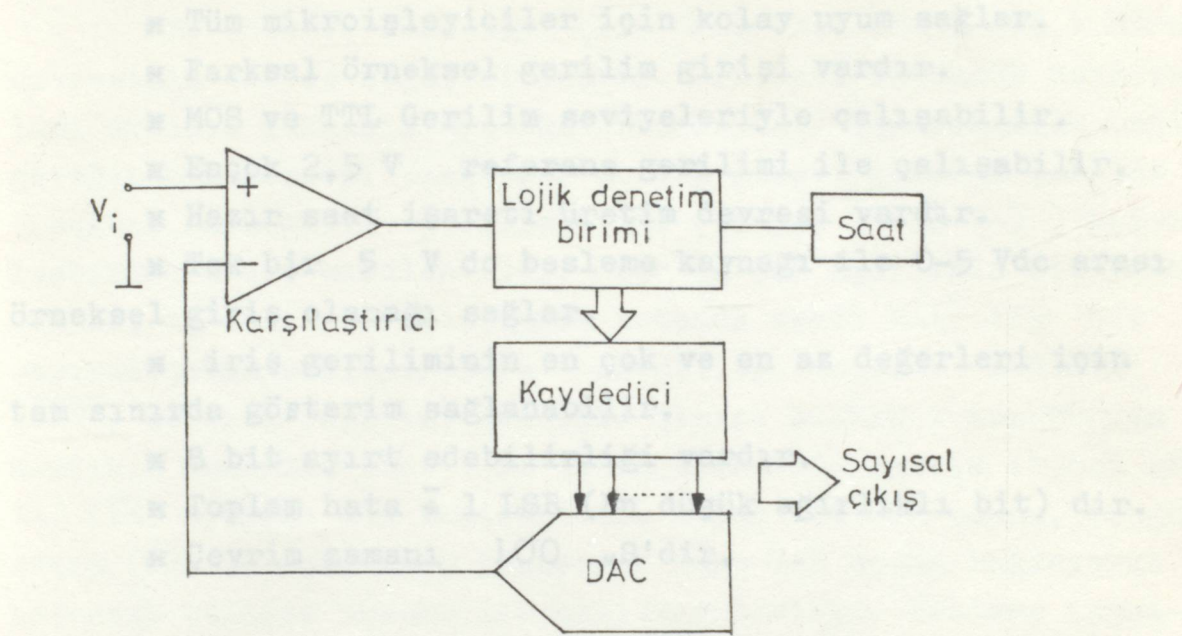


Şekil 3.1.3.1.

3.1.4) Ardışıl Yaklaşım Yöntemi

En yaygın kullanılan yöntemdir. Karşılaştırmalı Sayısal/Örneksel dönüştürücü, saat işareti, mantık denetim birimi ve kaydediciden oluşan devrenin blok çizimi aşağıdadır. Dönüştürme işleminin başında ilk saat darbesiyle en yüksek değerli bit Sayısal/Örneksel dönüştürücünün girişine uygulanır. Sayısal/Örneksel dönüştürücünün çıkışı, ölçülecek gerilim değeri ile karşılaştırmacının

gerektirmeden) doğrudan uygundur.



Şekil 3.1.4.1

girişine uygulanmıştır. Karşılaştırıcının çıkışı kaydedildikten sonra en az ağırlıklı bite kadar aynı işlem yinelenir böylece sekiz adım sonunda ölçülen değerle ilgili bir sayısal veri elde edilmiş olur. Saat işaretinin frekansı ve buna bağımlı olarak dönüştürme hızı Sayısal/Örneksel Dönüştürücünün yerleşme süresi tarafından belirlenir.

3.2 ADC 0804 Üzerine

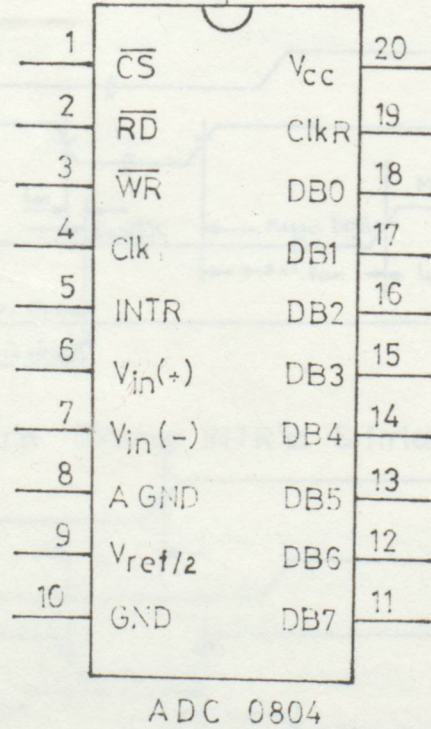
ADC 0804, bit ardışıl yaklaşım yöntemli Örneksel/Sayısal dönüştürücüdür. Çıkışları üç-konumlu ve saklayıcı olup doğrudan veri yolunu sürebilecek yetkinliktedir.

3.2.1 Genel Özellikleri

* 8080 mikro işleyicisiyle (Aracı bir mantıksal devre

gerektirmeden) doğrudan uyumludur.

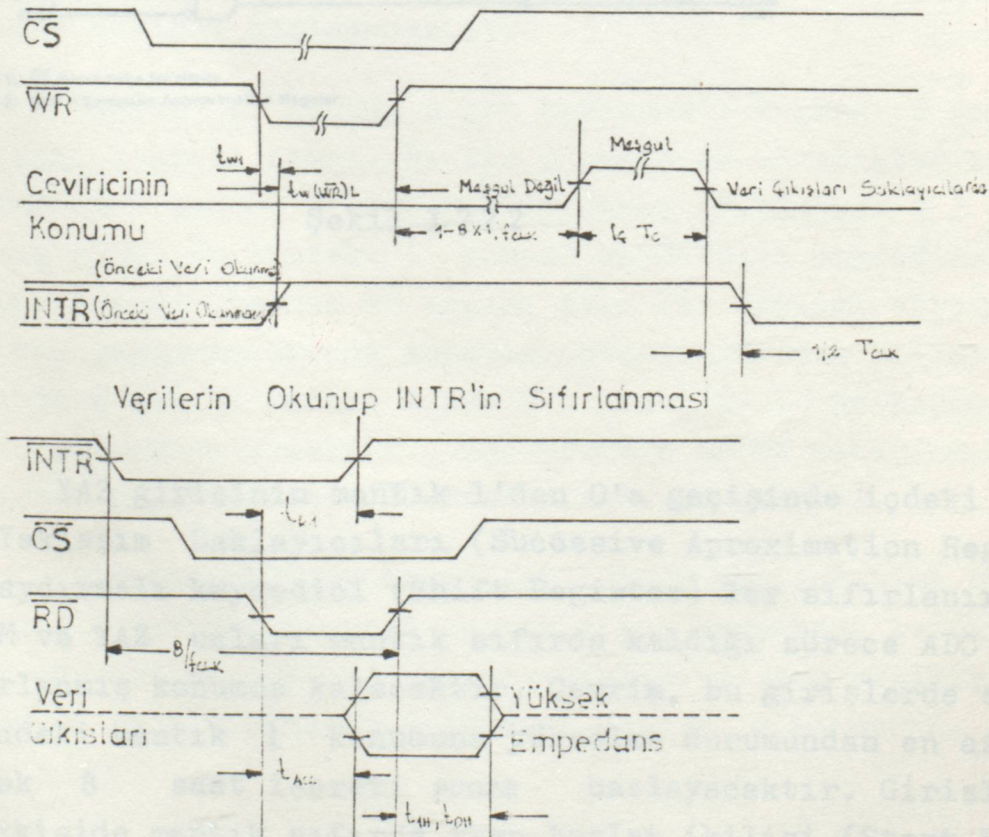
- * Tüm mikroişleyiciler için kolay uyum sağlar.
- * Farksal örneksel gerilim girişi vardır.
- * MOS ve TTL Gerilim seviyeleriyle çalışabilir.
- * Ençok 2,5 V referans gerilimi ile çalışabilir.
- * Hazır saat işareti üretim devresi vardır.
- * Tek bir 5 V dc besleme kaynağı ile 0-5 Vdc arası örneksel giriş olanağı sağlar.
- * iriş geriliminin en çok ve en az değerleri için tam sınırlarda gösterim sağlanabilir.
- * 8 bit ayırt edebilirliği vardır.
- * Toplam hata ± 1 LSB (En düşük ağırlıklı bit) dir.
- * Çevrim zamanı 100 μ S'dir.



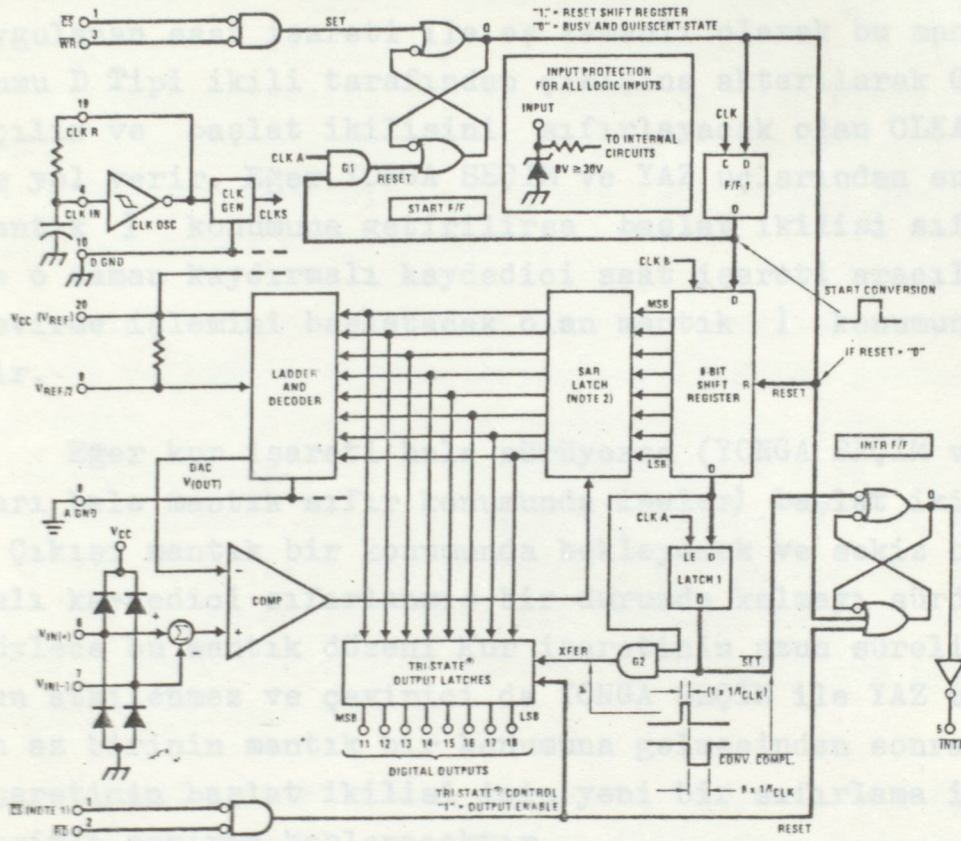
Şekil 3.2.1.1.

3.2.2. İşlevsel Anlatım

ADC 0804 ve Türevleri (ADC 0801- ADC 0805) 256 R direnç devresinin bir eş değerini içerir. Örneksele büyüklük anahtarları ardışıl yaklaşım mantığı (Successive Approximation Logic) gereğince R devresi üzerinden musluk görevi görecek şekilde örneksele fark girişi gerilimlerini ($V_{in}(+)$, $V_{in}(-)$) karşılaştırmak üzere sıralanırlar. Önce en çok ağırlıklı bit test edilir, ve sekiz karşılaştırma sonunda sekiz bit'lik bir sayısal çıkış, saklayıcılara aktarılır. Sonrada KESİNTİ ($\overline{INTR}$) uyarısı yapılır. (Kesinti çıkışı mantık 1 konumundan mantık 0 konumuna iner). Bu işlem sırasında çevrim ikinci bir YAZ ($\overline{WR}$) uyarısı ile kesilebilir. Ayrık KESİNTİ ucunu, yonga seçim ($\overline{CS}$) ucu mantık 0 konumunda iken YAZ ucuna bağlayarak bağımsız çalışma durumu ile çalıştırılabilir. Besleme kaynağı bağlandığında olabilecek her durumda çalışmasını sağlamak için dışarıdan YAZ ucunun uyarılması gerekir.



Şekil 3.2.2.1



Note 1: $\overline{CS}$ shown twice for clarity.
 Note 2: SAR = Successive Approximation Register.

Şekil 3.2.2.2

YAZ girişinin mantık 1'den 0'a geçişinde içindeki Ardışıl Yaklaşım Saklayıcıları (Successive Approximation Register) ve kaydırmalı kaydedici (Shift Register) ler sıfırlanır. YONGA SEÇİM ve YAZ uçları mantık sıfırda kaldığı sürece ADC 0804 sıfırlanmış konumda kalacaktır. Çevrim, bu girişlerde en az birindeki mantık 1 konumuna yükselme durumundan en az 1 en çok 8 saat işareti sonra başlayacaktır. Girişlerin her ikisinde mantık sıfırda iken başlat ikilisi (Start FF)

nin çıkışında mantık 1 konumu oluşturur. Bu da 8 bit kaydırmalı kaydedici ile kesme ikilisini (INTRFF) sıfırlar. Uygulanan saat işareti ile eş zamanlı olarak bu mantık 1 konumu D Tipi ikili tarafından çıkışına aktarılarak G1 kapısı açılır ve başlat ikilisini sıfırlayacak olan CLKA işaretine yol verir. Eğer YONGA SEÇİM ve YAZ uçlarından en az biri mantık 1 konumuna getirilirse başlat ikilisi sıfırlanır. ve o zaman kaydırmalı kaydedici saat işareti aracılığı ile çevirme işlemini başlatacak olan mantık 1 konumunu alabilir.

Eğer kur işareti hala sürüyorsa (YONGA SEÇİM ve YAZ uçları hala mantık sıfır konumunda iseler) başlat ikilisinin D Çıkışı mantık bir konumunda bekleyecek ve sekiz bit kaydırmalı kaydedici sıfırlanmış bir durumda kalmayı sürdürecektir. Böylece bu mantık düzeni Kur işaretinin uzun süreli olmasından etkilenmez ve çevirici de YONGA SEÇİM ile YAZ uçlarının en az birinin mantık bir konumuna gelmesinden sonra saat işaretinin başlat ikilisi için yeni bir sıfırlama işaret vermesiyle çevirme başlayacaktır.

Mantık 1 konumu 8 bit kaydırmalı kaydedici üzerinden saat işareti aracılığı ile Q çıkışına ulaştıktan sonra bu mantık 1 konumu D tipi saklayıcının (Saklayıcı 1) girişine gelmiş olur. Bu mantık 1 konumu kaydırmalı kaydedicinin çıkışına ulaşır ulaşmaz G2 kapısı yeni bir sayısal sözcüğü üç konumlu saklayıcılarına aktarır. Hemen ardından saklayıcı açıldığında Q çıkışı mantık 1 den 0'a geçer ki bu da kesme ikilisinin kurulması demektir. Bu durumda KESME çıkışına bir ters çevirici güçlendirici (Inverting Buffer) aktarır.

Dikkat edilirse kesme ikilisinin kur denetimi saat işaretinin 8 periyodu boyunca mantık sıfır konumunda kalmaktadır. eğer sürekli bir şekilde veri çıkışlarına izin verilirse (YONGA SEÇİM ve OKU uçlarının ikisinde mantık 0 konumunda olursa)

KESME ucu yinede Çevrim Sonu (END of Conversion) işaretini verir. Çünkü Kur girişi kesme ikilisi'nin Q çıkışını, sıfırlama girişinin sürekli mantık 1 konumunda kalmasına karşın denetliyelebilmektedir. Böylece KESME ucu Kur işareti boyunca mantık 0 konumunda kalırki bu işaretin süresi saat işaretinin 8 periyodu kadardır. (Bu arada çeviricinin yeniden başlatılmadığı kabul edilmektedir.)

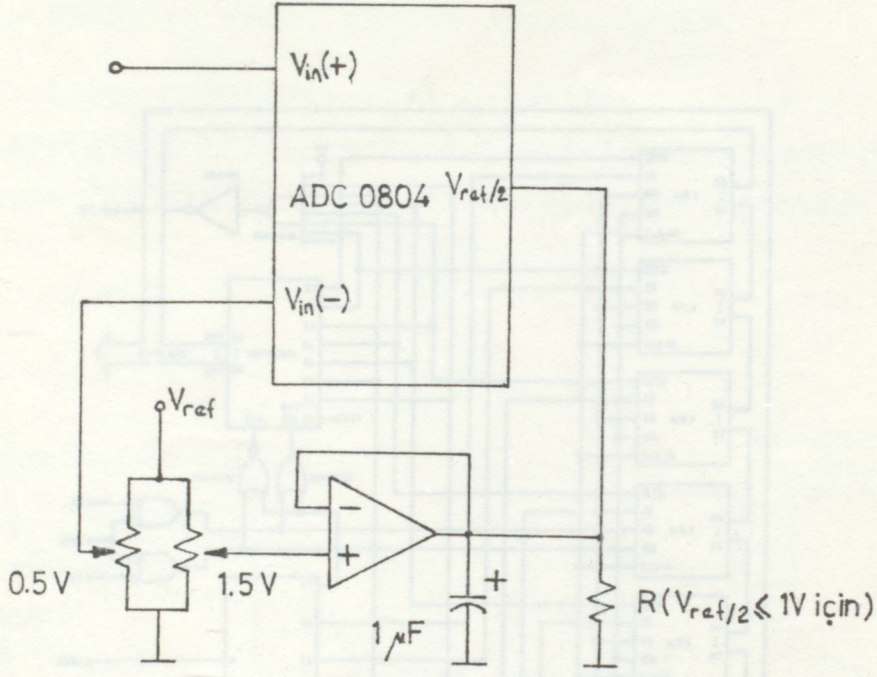
Bağımsız çalışma yada sürekli çevirim halinde(KESME ucu YAZ ve YONGA SEÇİM uçlarına bağlı) KESME işaretinin mantık 0'dan 1'e geçmesiyle başlat ikilisi kurulur. Bu da kaydirmalı kaydedicileri sıfırlar. Böylece D tipi saklayıcı birim girişinde mantık 0 konumu belirir. Saklayıcı İzin (Latch Enable) ucu hala etkin olduğu halde Q çıkışı mantık 1'e gidecektir. Bu da kesme ikilisini sıfırlar. Bu çalışma şeklinde KESME ucunun etkin olma süresi bir-kaç yayılma geçikmesi kadardır. (Yaklaşık 300 ns).

Verilerin okunması ile YONGA SEÇİM ve Oku uçları mantık 0 konumunda olacaklarından kesme ikilisinin sıfırlanması sağlanır. Aynı anda da üç-konumlu saklayıcılara 8 bitlik sayısal sözcüğü (ki bu ölçüm sonrası örneksel gerilimin sayısal karşılığıdır.) vermek üzere izin verilir.

3.2.3. Ölçüm alanı ayarlaması

ADC 0804 Çeviricisi en çok 5 V giriş gerilimini 2,5 V referans ile sayısal büyüklüğe çevirebilmektedir. Bunun dışında 0 ile 5 arasında kalmak kaydıyla istenen her iki gerilim değer arasını en düşük (OOH) ve en yüksek (FFH) olmak kaydıyla gösterilebilecek şekilde ayarlıyabilmek olasıdır. Bu da $V_{ref/2}$ ve $V_{in} (-)$ uçlarının kullanımı ile olur.Örneğin 0,5 V ile 3,5 V arasında ölçüm yapılabilmesi için şekildeki gibi bir ayarlama yeterlidir.

si ile çalışabilecek bir şekilde tasarlanmıştır. Bu şekilde olarak çalışan Örneksel/Sayısal Çevirici'lerden, çevirici bir



Şekil 3.2.3.1

3.3. Örneksel /Sayısal Çeviricilerin Çoğul Çalıştırılmaları

Endüstriyel uygulamalar göstermiştir ki sayısal veriye dönüştürülecek olan örneksel değerler birden fazla olabilirler. Bu durumda genellikle iki türlü çözüm yolu görülmektedir.

* Birden fazla Örneksel/Sayısal Çevirici kullanarak tüm örneksel değerleri buna çevirtmek; ki böylelikle malzeme tüketimini en aza indirip zaman tüketimini arttırmak.

3.3.1 Örneksel/Sayısal Çevirici Çoğullama

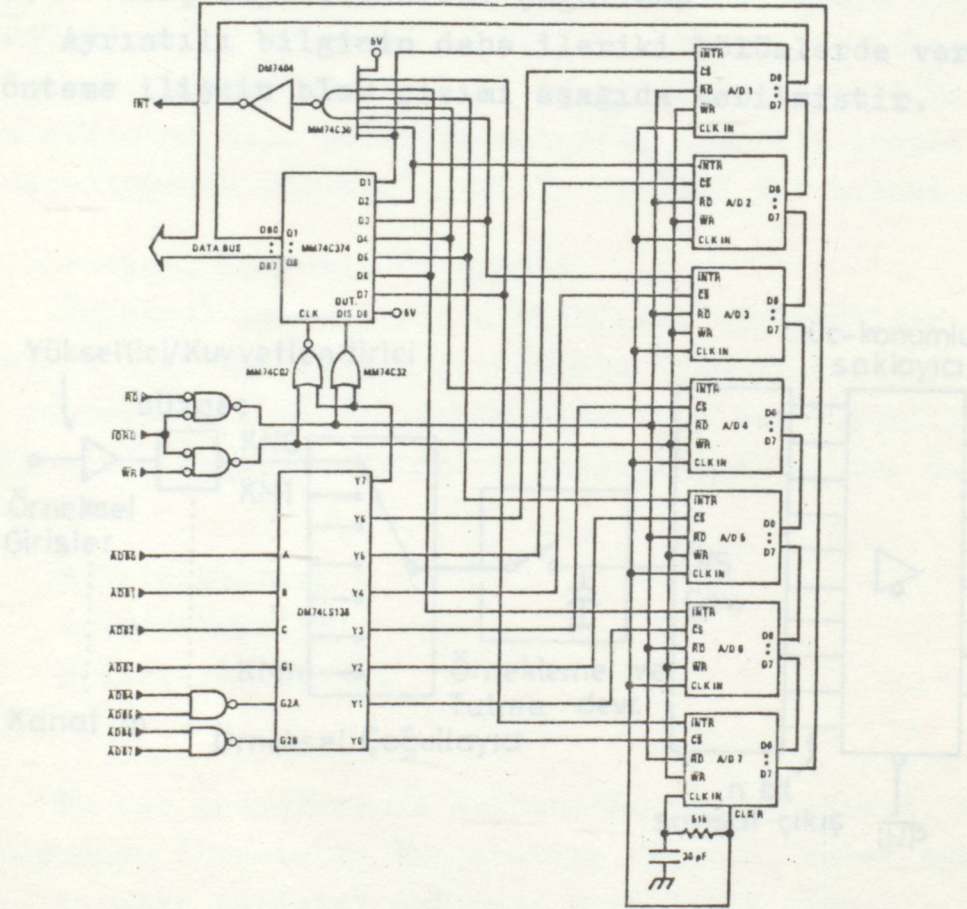
Şekil- 3.3.1.1 'deki devre bu amaçla Z-80 mikro işleyici-

si ile çalışabilecek bir şekilde tasarlanmıştır. Eş zamanlı olarak çalışan Örneksele/Sayısal Çevirici'lerden, çevirimi ilk

vektör'e çıkarmaya neden olur. Böylece Z-80 mikroisleyicisi yeni bir KESME'yi kabul edecek duruma gelir.

3.3.2. Giriş Verisi ve Çıkışı Kontrolü

Ayrıca, bu devre, Z-80 mikroisleyicisi ile veri alışverişini yapabileceği bir yapıya sahiptir.



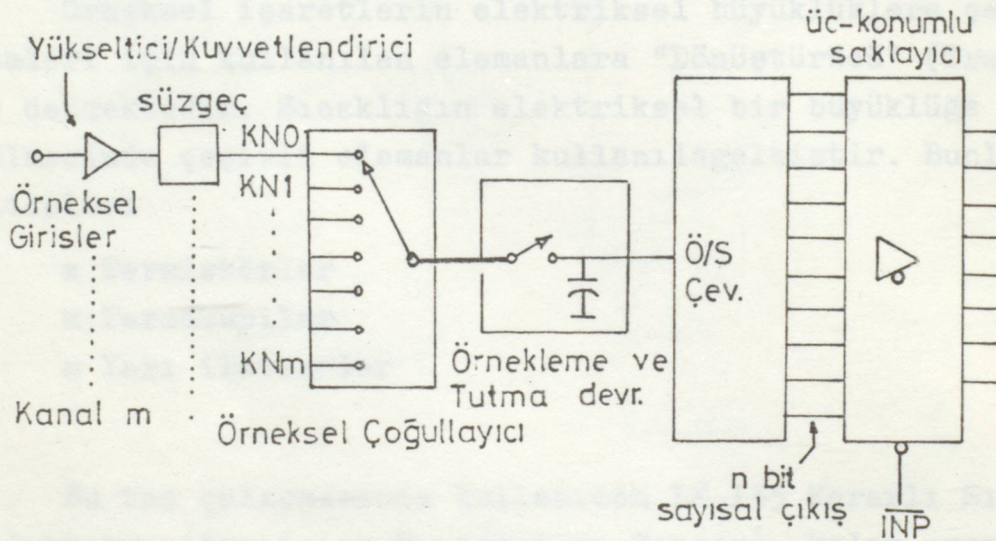
Şekil 3.3.1.1.

olarak bitirenin yolladığı KESME Z-80 mikro işleyicisine geldiğinde, Kesme Servis Programı gereği Z-80 Mikro işleyicisi önce bu KESME'nin hangi çeviriciden geldiğini öğrenmek üzere 8 bit saklayıcı' daki bilgileri okur. Ardından da ora-

dan aldığı bilgiye göre çevirimini tamamlayan Örneksele/Sayısal çevirici'den çevrim sonucunu alır. Ve KESME ucunun mantık 1'e çıkmasına neden olur. Böylece Z-80 mikroişleyicisi yeni bir KESME'yi kabul edecek duruma gelir.

3.3.2. Giriş Büyüklüklerini Çoğullama

Ayrıntılı bilginin daha ileriki bölümlerde verileceği bu yönteme ilişkin blok çizimi aşağıda verilmiştir.



Şekil 3.3.2.2.

Yukarıdaki çizimde gösterilen devre, ayırık elemanlarla gerçekleştirilebildiği gibi tümünün tek bir yonga içinde düzenlenmiş olanları da vardır.

4- DEVRE DONANIMININ AÇIKLANMASI

Bu çalışma gerçekleştirilirken, bundan sonrakilerede bir kolaylık sağlamak açısından iki ayrı devre olarak düşünülmüştür. Öyle ki; ilk baskılı devre üzerinde 8 tane örneksel girişi, 8 tane de denetim çıkışı bulunan bir örneksel/sayısal çevirici, ikinci baskılı devrede ise buraya uygulanması düşünülen bir örneksel büyüklüğün (ki bu tez çalışması için "sıcaklık"tır) elektriksel büyüklüğe dönüştürülme ve denetim çıkışlarından birinden alınacak işaretin kuvvetlendirilip denetlenecek elemana uygulama devresi yer almaktadır.

4.1. Örneksel İşaretin Ölçülmesi

Örneksel işaretlerin elektriksel büyüklüklere çevrilme işlemleri için kullanılan elemanlara "Dönüştürücü" (Transducer) denmektedir. Sıcaklığın elektriksel bir büyüklüğe dönüştürülmesinde çeşitli elemanlar kullanılagelmiştir. Bunların başlıcaları

- * Termistörler
- * Termokupllar
- * Yarı iletkenler

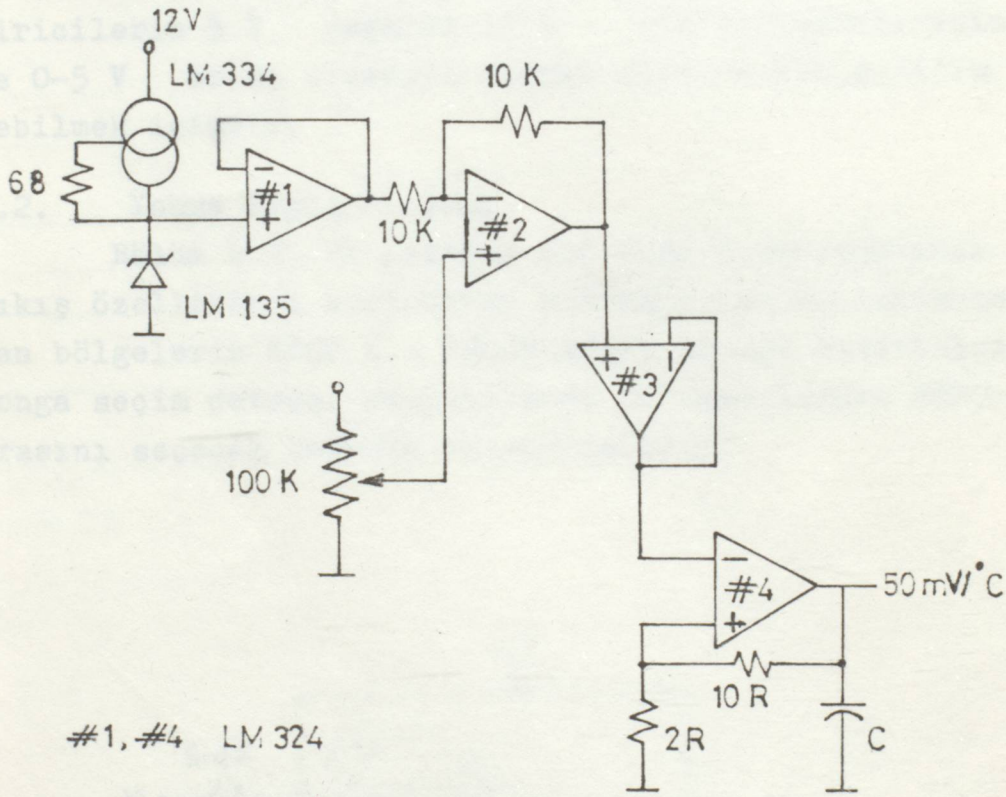
dir.

Bu tez çalışmasında kullanılan LM 135 Kararlı Sıcaklık Duyucusu (Precision Temperature Sensor), kolay ayarlanabilen, kırılma gerilimi doğrudan sıcaklıkla orantılı bir şekilde değişen ($10 \text{ mV}/^{\circ}\text{K}$) iki uclu bir zenerdir. 1Ω 'dan küçük bir dinamik direnci olan LM 135, $400 \mu\text{A}$ 'den 5 mA 'e kadar herhangi bir akımla çalışabildiği gibi 25°C deki ayarlamadan sonra 100°C ye kadar 1°C den az hata ile ve orantısal bir çıkış verebilmektedir. Çalışma sıcaklık aralığı 55°C den $+ 150^{\circ}\text{C}$ ye kadar. Genel özellikleri:

- * Doğrudan $^{\circ}\text{K}$ ayarlı çıkış
- * 1°C den az hata payı
- * $0,4-5 \text{ mA}$ arası akımla çalışabilirlik.
- * 1Ω dan az dinamik direnç

- * Kolay ayarlama
- * Geniş çalışma sıcaklığı
- * Düşük maliyet

LM 135'in ayarlama bacağı kullanılarak yalnızca bir nokta için ayarlanması tüm çalışma sahası için yetebilecek duruma getirilir.



Şekil 4.1.1.

Devreden de görüldüğü gibi LM 135 sıcaklık duyargası (ya da elektronik eleman olarak zener) bir akım kaynağı ile sürülmektedir. Böylelikle doğrudan °K 'e eşdeğer bir gerilim değeri alınmaktadır. (°K X 10 mV). Ardından °C'a çevirebilmek amacı ile bir kuvvetlendiriciden geçirilen °K - °C farkı bir toplayıcıya ölçülen sıcaklık ile birlikte verilmektedir. Sonrada doğrudan °C ile orantılı olan bu büyüklük

#4 kuvvetlendiricisi ile kazancı 5 olan yükselticiye uygulanmıştır. Böylelikle

$$25^{\circ}\text{C} \text{ için } 25 \times 5 \times 10 = 1250 \text{ mV}$$

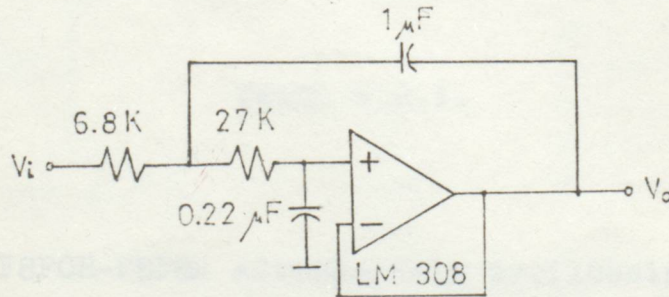
$$100^{\circ}\text{C} \text{ için } 100 \times 5 \times 10 = 5000 \text{ mV}$$

alınabilecektir.

Son olarak bir tane gürültü bastırıcı süzgeç konmuştur. Bu şekilde mV seviyesindeki gürültülerin sıcaklık değerine etkimesi önlenmeye çalışılmıştır. İşlemsel kuvvetlendiricilerin 5 V değil de 12 V ile beslenmelerinin nedeni de 0-5 V arası orantılı olarak değişen bir gerilim elde edebilmek içindir.

4.2. Yonga Seçim Devresi

Bölüm 2.2. de Amstrad CPC 6128 bilgisayarının giriş/çıkış özellikleri verilirken kullanıcının kullanımına ayrılan bölgelerin F800 H - FB00H arası olduğu belirtilmiştir. Yonga seçim devresi yapılırken bu adreslerden F8F0-F8F8 arasını seçecek şekilde düzenlenmiştir.



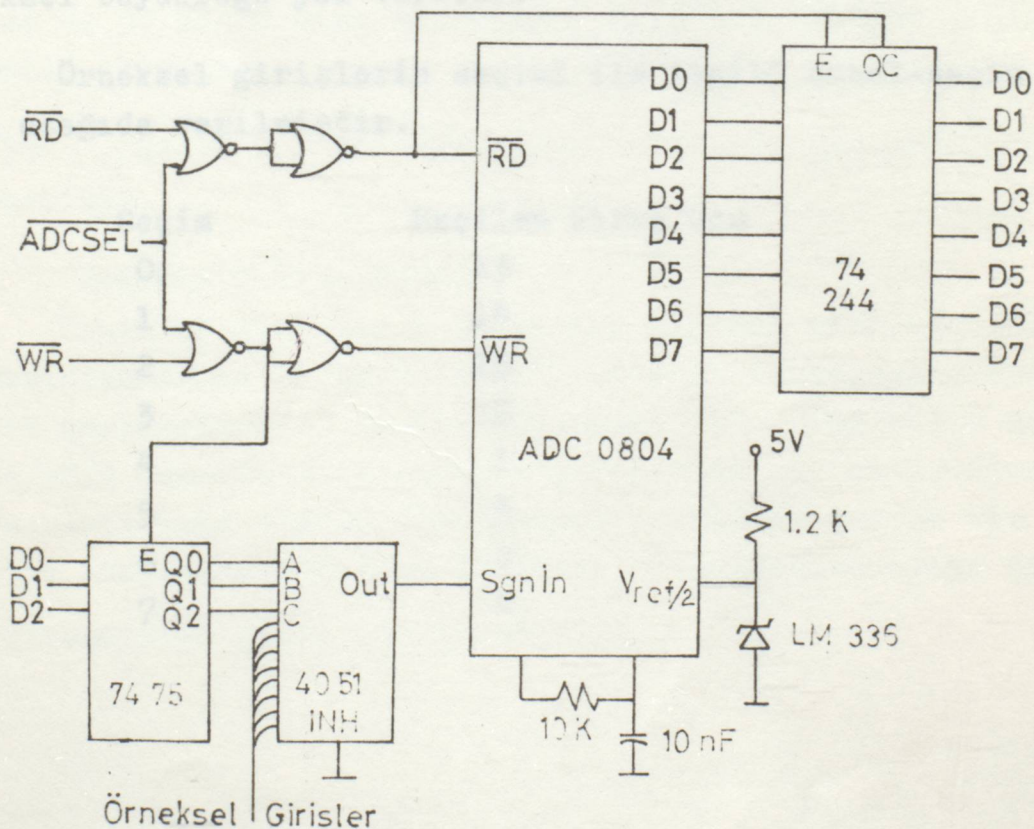
Şekil 4.1.2.

kullanılmaktadır. Çünkü Örnekselel/Sayısal çeviricinin yonga seçim ucu doğrudan mantık 0 konumuna bağlanmıştır.

4.3. Örneksel/Sayısal Dönüştürücünün Devresi

ADC 0804 Örnekse1/Sayısıal çeviricisinin çalışma yöntemi ayrıntılı bir şekilde Bölüm 3.2.'de anlatılmıştır. İlgili devre şekil 4.3.1. de verilmiştir. Devreye ilk kez gerilim verildiğinde Örnekse1/Sayısıal çeviricinin çalışabilmesi için YONGA SEÇİM ucu ile YAZ ucunun mantık 0 konumuna girmesi gerekmektedir. YONGA SEÇİM ucu doğrudan mantık 0 konumuna bağlandığından yalnızca YAZ ucunun etkin konumuna getirilmesi yeterli olmaktadır. Ancak YONGA SEÇİM ucunun sürekli mantık 0 konumunda kalmasının önemli olabilecek iki sakıncası vardır.

Bunlardan ilki; istenmeyen zamanlarda OKU yada YAZ işareti geldiğinde YONGA SEÇİM ucunun etkin konumda olması gerekir. Ancak bu durum okuma ve yazma işaretlerinin elde edilmesinde F8FOH adresinin seçim ucu kullanıldığından



Sekil 4.3.1.

bir sorun oluşturmayacaktır. Çünkü yalnızca Örnekssel/sayısal dönüştürücüye dönük bir Okuma/Yazma isteğinin bulunması durumunda bu uç (ADCSEL) etkin konuma geçecek ve böylece OKU ve YAZ uçlarının etkin konuma geçebilmesine izin verilecektir.

İkinci sakınca ise KESME ucunun kullanılmamış olmasıdır. Ancak bu tez çalışmasında ölçümü yapılan "sıcaklık" büyüklüğü için yüksek hızlarda çevrim yapılması gerekmeyişinden (ki örnekssel/Sayısal çeviricinin çevirim hızının üst sınırı 100 μ s dir.) ve kullanılan yazılımın da böyle bir hıza gerek duymayacak ağırlıkta oluşundan ötürü bu da bir sorunun yaratmamaktadır.

Çevrime başlatmak için uygulanan YAZ işareti aynı anda D tipi saklayıcıları da etkin konuma getirmekte ve girişlerindeki bilgileri çıkışına aktarabilecek şekilde saklamaktadırlar. Saklayıcının çıkışlarda örnekssel anahtarlayıcının "Anahtar Seçici" girişlerine uygulanarak ölçümü yapılacak örnekssel büyüklüğe yol verilir.

Örnekssel girişlerin seçimi ile ilgili kanal-seçim tablosu aşağıda verilmiştir.

Seçim	Seçilen Giriş Ucu
0	13
1	14
2	15
3	12
4	1
5	5
6	2
7	4

Örneksel/Sayısal Çevirici çevirme işlemini gerçekleştikten sonra OKU ucu etkin konuma getirilerek sayısal sözcüğün veri yoluna atılmasına neden olur. Oku ucuna gelen işaret aynı zamanda Örneksel/Sayısal dönüştürücünün veri yolunu Z-80 mikroişleyicisinin veri yoluna bağlayan kuvvetlendiriciyede izin vererek sayısal sözcüğün mikro işleyicinin veri yoluna çıkmasını sağlar.

Örneksel/Sayısal çeviricinin çalışma frekansı en yüksek hızda çalışacak bir şekilde seçilmiştir.

$$f_{clk} = 1/(1.1 R C)$$

$$R = 10 \text{ KOhm ve } C = 10 \text{ nF için}$$

$$f_{clk} = 1/(1.1 \times 10^3 \times 10^{-9}) = 10^6 / 1.1 = 9091 \text{ Hz}$$

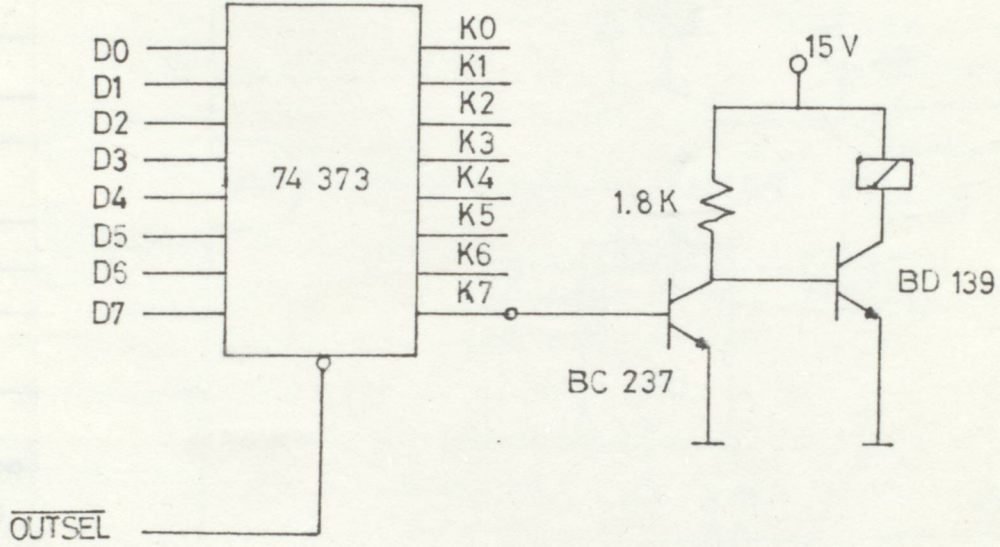
Ayrıca ikili ayarlama kolaylığını kullanarak 2,5 V. referans gerilimi altında 0-5 V. ölçüm yapabilecek konuma getirilmiştir. Böylece ;

$5000/256 \cong 20 \text{ mV/adım}$ seçiciliğine inilmiştir. Burada da $50 \text{ mV}/^\circ\text{C}$ olan sıcaklığın gerilime dönüşme değeri düşünülecek olursa

$$50 \text{ [mV}/^\circ\text{C}] / 20 \text{ [mV/adım]} = 2,5 \text{ [adım}/^\circ\text{C]} \text{ olarak bulunabilir.}$$

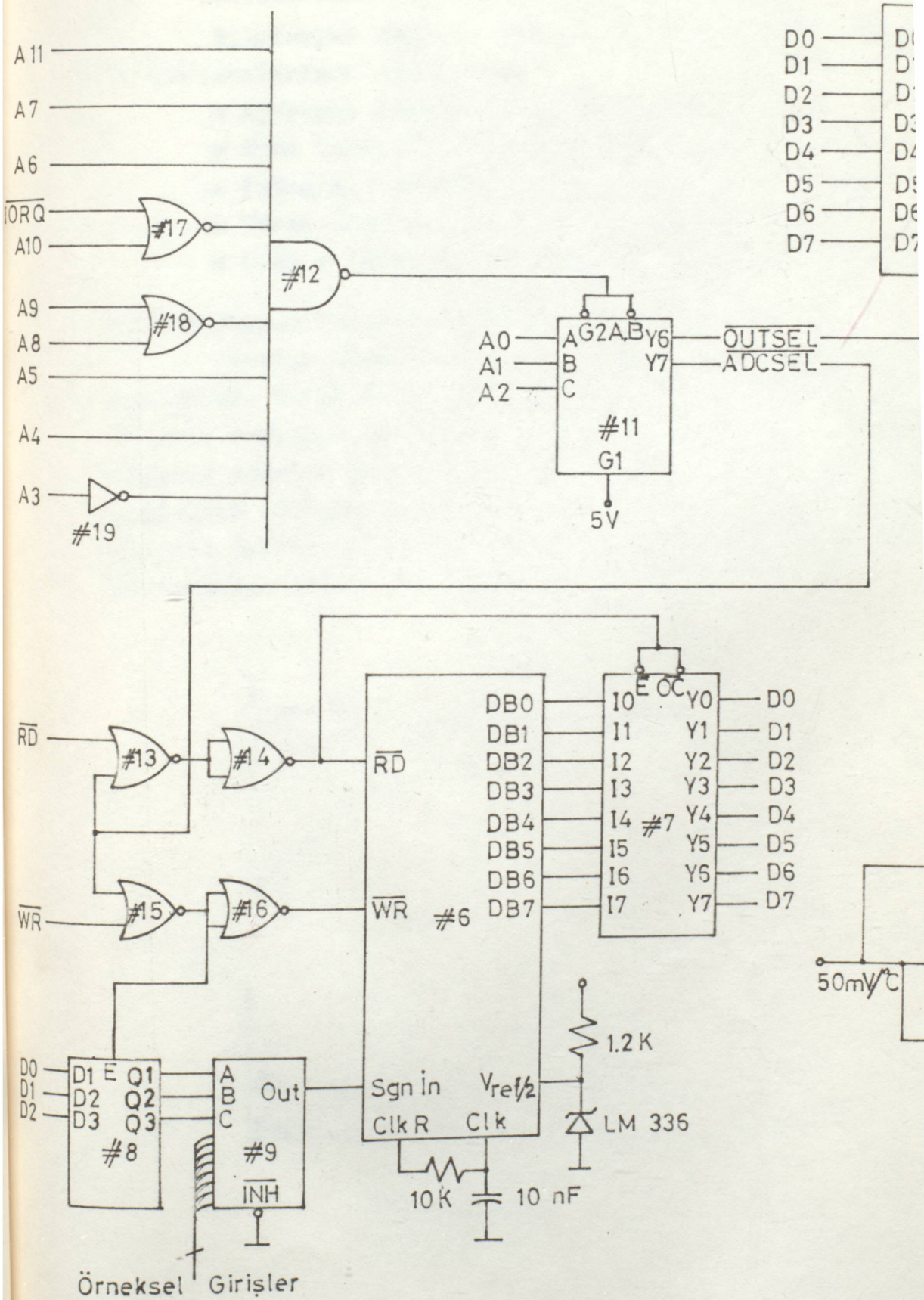
4.4. Denetim Çıkışı Devresi

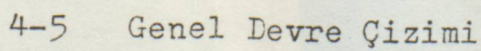
Örneksel girişlerin çevirilip sayısal sözcükler oluşturulmasından sonra bunlarla ilgili denetim işlemlerine karar vermek gerekmektedir. Bu tez çalışması için öngörülen aç/kapa (on/off) denetim yolu her-bir giriş için bir çıkış olmak üzere sekiz tane olarak düzenlenmiştir. Ancak gerçek bir denetim elemanına uygulanacak güçte olmadığından araya bir kuvvetlendirici devre konulmuştur.



Şekil 4.4.1

Denetlenmek istenen eleman için, o elemanın bağlı olduğu veri teline uyarı yollamak yeterli olacaktır.





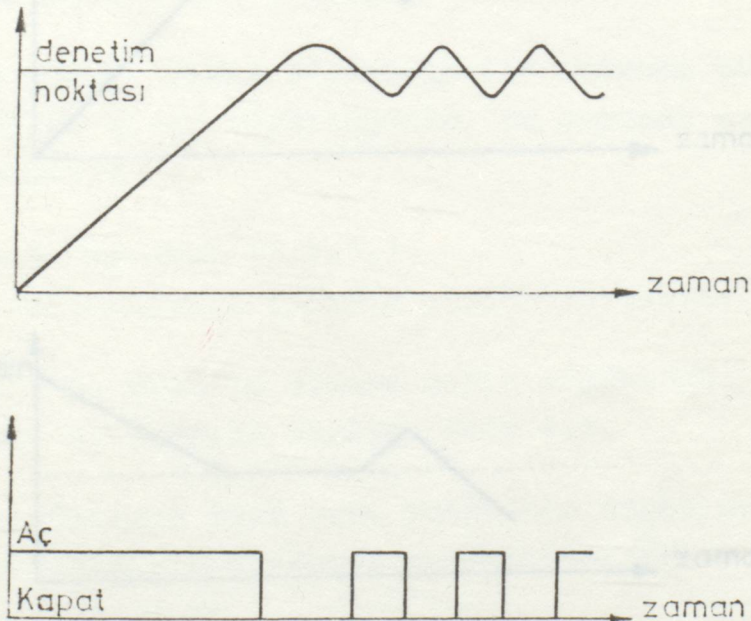
5- DENETİM YOL-YORDAMI (CONTROL ALGORITHM)

Bilgisayar bağımlı denetim yol-yordamlarının genellikle kullanılanları şunlardır.

- * Aç/Kapat Denetimi (on/off Control)
- * Oran Denetimi (Proportional Control)
- * Entegral Denetimi
- * Türev Denetimi (Derivate Control)
- * Oran + Entegral + Türev Denetimi (PID Control)

5.1. Aç/Kapat Denetimi (On/off Control)

Denetim elemanının açık ya da kapalı olması hali söz konusudur. Belirli bir noktada denetlenerek istenen çıkış büyüklüğü değişmez tutulmaya çalışılır. Giriş büyüklüğü istenen sınırın altında kaldığında denetim elemanı devreye (giriş büyüklüğünü arttırıcı yönde) girer(on)Giriş büyüklüğü istenen sınırın üstüne çıktığında denetim elemanı (giriş büyüklüğünü azaltıcı yönde) devreden çıkar (off)



Şekil 5.1.1.

Çıkış büyüklüğünün salınımı denetlenen ortamın eylemsizliğine, denetleme elemanı ve örneksel giriş geriliminin ölçümüne bağlı olarak büyür ya da küçülür.

5.2. Oransal Denetim Yöntemi (Proportional Control)

Bu yöntemde giriş işareti ile çıkış işareti arasında değişmez bir katsayı vardır. Bu ifade matematiksel olarak

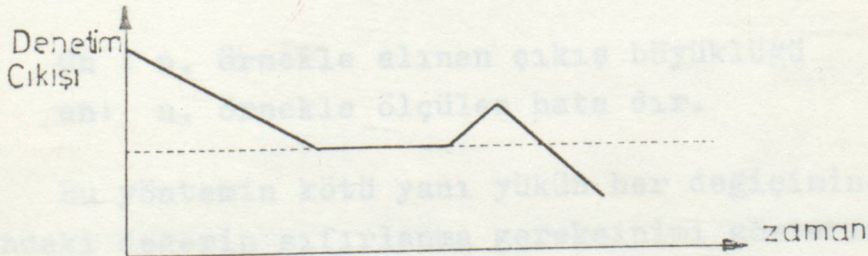
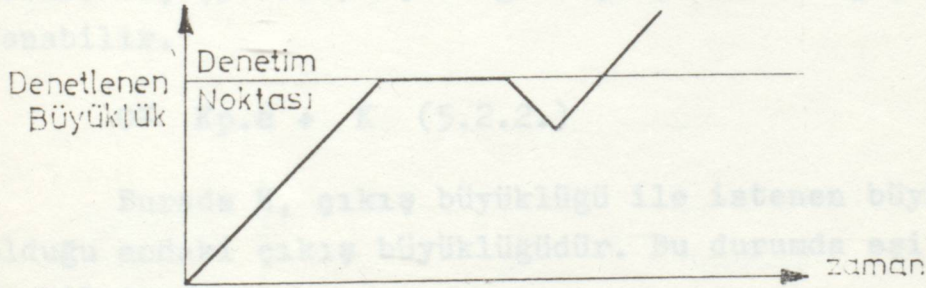
$$C = K_p e \quad (5.2.1.)$$

Şeklinde gösterilebilir.. Burada;

C: Çıkış büyüklüğü

K_p: Oran değişmezi

e: Ölçüm büyüklüğü ile istenen büyüklük arasındaki farktır.



Şekil 5.2.1.

Ölçülen Örneksele büyüklüğün istenen noktaya ulaşması için denetleme çıkışından uygulanacak olan büyüklük 5.2.1. eşitliğinden elde edilir. Bu durum istenen çıkış büyüklüğüne erişinceye dek sürer. Bu noktaya gelince e değeri 0 olduğundan (ölçüm büyüklüğü ile istenen büyüklük eşitlendiğinden) denetim çıkışından bir işaret uygulanmaz .

Kp'nin küçük değerleri, küçük düzeltmelere ve dolayısıyla yavaş kalan yanıtlara neden olur. Bu yavaş yanıtlar Kp değeri arttırılarak düzeltililebilir. Ancak Kp'nin değerinin fazla artması da kararsızlığa ve salınımlı yanıtlara neden olur.

Denetim elemanlarının çıkış büyüklüğü bazı durumlarda (Örneğin ısıtıcı elemanı üzerindeki enerji gibi) sistem değişkeninin belli bir çalışma noktasına getirilmesini gerektirir. Bu; (5.2.1.) eşitliğini şu şekilde değiştirerek sağlanabilir.

$$C = K_p \cdot e + K \quad (5.2.2.)$$

Burada K, çıkış büyüklüğü ile istenen büyüklüğün eşit olduğu andaki çıkış büyüklüğüdür. Bu durumda eşitliğin hesabı bilgisayarca

$$C_n = K_p \cdot e_n + K \quad (5.2.3.)$$

eşitliği kullanılarak kolayca yapılabilecektir. Burada;

C_n : n. örnekle alınan çıkış büyüklüğü

e_n : n. örnekle ölçülen hata dır.

Bu yöntemin kötü yanı yükün her değişiminde K değişimindeki değerin sıfırlanma gereksinimi göstermesindedir.

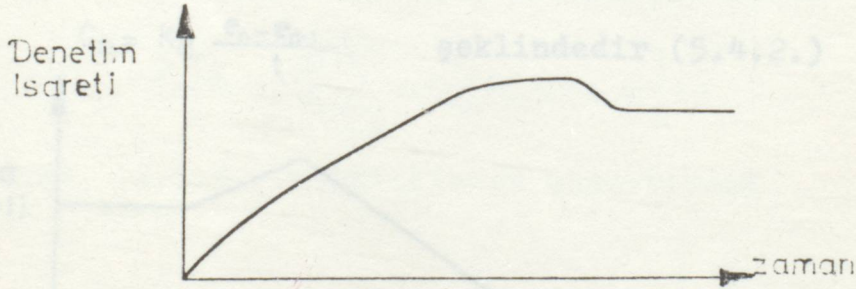
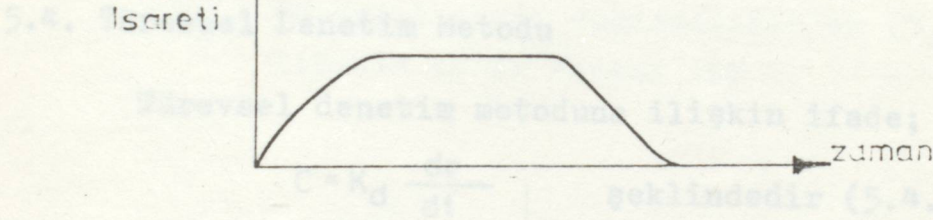
5.3. Entegral Denetim Yöntemi

Bu yöntemde hata işaretinin belirli periyodlarla entegreli alınarak çıkış büyüklüğü bulunmaktadır. Çıkış büyüklüğündeki değişiklik oranı hata ile (e) orantılıdır. Matematiksel olarak ifadesi ;

$$\frac{dC}{dt} = K_i \cdot e$$

$$C = K_i \int e \, dt \quad \text{Şeklindedir. (5.3.1.)}$$

Burada K_i denetleyicinin kazancı ya da başka bir ifade entegral değişmezidir. Buradaki yük değişimlerine karşılık sıfırlama, elle yapılmasına gerek duyulmaksızın kendiliğinden yapılabilir. Genellikle oransal yöntemle birlikte de kullanılırlar (PI). Yönteminin kötü yanı kararsızlığa neden olan eğilimlere eğilimli olmasıdır.



Şekil 5.3.1.

5.3.1. de verilen bağıntıya denetleme büyüklüğü, hata işareti düzelinceye kadar artmaktadır. Bu eşitliğin ayrık gösterimi;

$$C_n = K_i \sum_{i=0}^n e_i \Delta t \quad \text{şeklindedir (5.3.2.)}$$

Entegral eyleminin etkisi Şekil 5.3.1. de gösterilmektedir. Hatanın (+) yönüsü (Çıkış büyüklüğünün, istenen büyüklükten az olma hali) çıkış büyüklüğünde artıma neden olurken (-) yönüsü de çıkış büyüklüğünde azalmaya neden olmaktadır. Hatanın sıfır olması durumunda ise çıkış büyüklüğü durağan kalmaktadır.

Entegral alma metodunda yük değişmelerine karşılık sıfırlama, elle yapılmasına gerek duyulmaksızın kendiliğinden yapılabilmektedir. Genellikle oransal yöntemle birlikte de kullanılırlar (PI). Yönteminin kötü yanı kararsızlığa neden olacak salınımlara eğilimli olmasıdır.

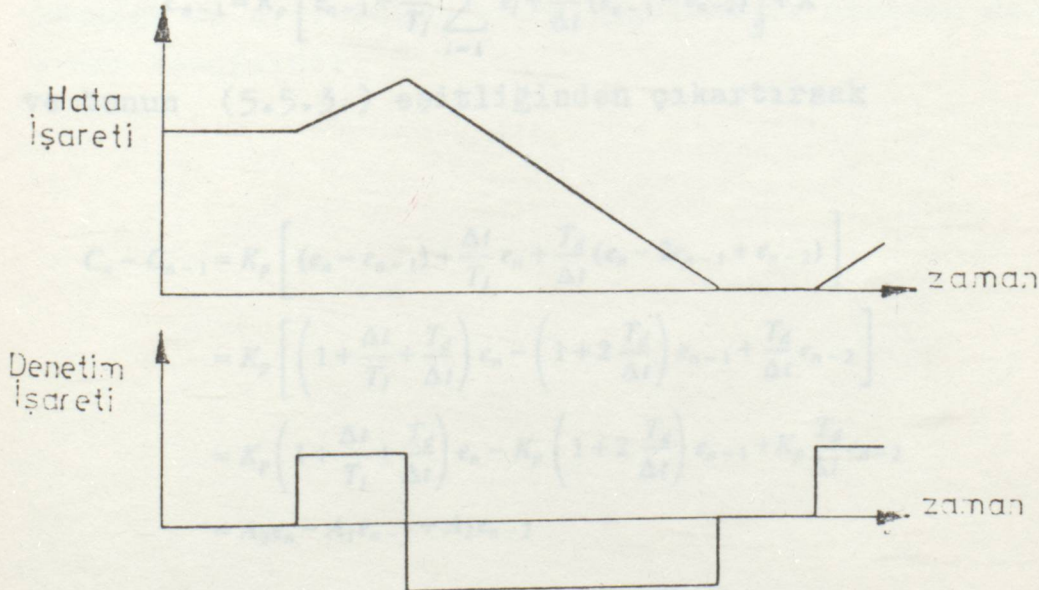
5.4. Türevsel Denetim Metodu

Türevsel denetim metoduna ilişkin ifade;

$$C = K_D \frac{de}{dt} \quad \text{şeklindedir (5.4.1.)}$$

Burada K_D : türevsel denetim kazancı ya da türev değişmezidir. Bu ifadenin ayrık yazımı;

$$C_n = K_D \frac{e_n - e_{n-1}}{t} \quad \text{şeklindedir (5.4.2.)}$$



Şekil 5.4.1

5.5. Oransal + Entegral + Türev (PID) Denetim Yöntemi

$$C = K_p e + K_i \int e dt + K_d \frac{de}{dt} + K \quad (5.5.1)$$

eşitliği ile gösterilecek bu yöntem diğer üç yöntemide içermektedir.

$$\begin{aligned} &= K_p \left(e + \frac{K_i}{K_p} \int e dt + \frac{K_d}{K_p} \frac{de}{dt} \right) + K \\ &= K_p \left(e + \frac{1}{T_i} \int e dt + T_d \frac{de}{dt} \right) + K \end{aligned}$$

Burada T_i ; Entegral zaman değişmezi
 T_d ; Türevsel zaman değişmezidirler (5.5.2.) eşitliğinin ayrık yazımı ise

$$C_n = K_p \left[e_n + \frac{1}{T_i} \sum_{i=1}^n e_i (\Delta t) + T_d \frac{(e_n - e_{n-1})}{\Delta t} \right] + K \quad \text{şeklindedir.}$$

eşitliği (n-1) örnekleme için yazmak istersek;

$$C_{n-1} = K_p \left[e_{n-1} + \frac{\Delta t}{T_i} \sum_{i=1}^{n-1} e_i + \frac{T_d}{\Delta t} (e_{n-1} - e_{n-2}) \right] + K \quad (5.5.4)$$

ve bunun (5.5.3.) eşitliğinden çıkartırsak

$$\begin{aligned} C_n - C_{n-1} &= K_p \left[(e_n - e_{n-1}) + \frac{\Delta t}{T_i} e_n + \frac{T_d}{\Delta t} (e_n - 2e_{n-1} + e_{n-2}) \right] \\ &= K_p \left[\left(1 + \frac{\Delta t}{T_i} + \frac{T_d}{\Delta t} \right) e_n - \left(1 + 2 \frac{T_d}{\Delta t} \right) e_{n-1} + \frac{T_d}{\Delta t} e_{n-2} \right] \\ &= K_p \left(1 + \frac{\Delta t}{T_i} + \frac{T_d}{\Delta t} \right) e_n - K_p \left(1 + 2 \frac{T_d}{\Delta t} \right) e_{n-1} + K_p \frac{T_d}{\Delta t} e_{n-2} \\ &= A_0 e_n - A_1 e_{n-1} + A_2 e_{n-2} \end{aligned}$$

(5.5.6.)

bulunur ki burada

$$A_0 = K_p \left(1 + \frac{\Delta t}{T_I} + \frac{T_d}{\Delta t} \right)$$

$$A_1 = K_p \left(1 + 2 \frac{T_d}{\Delta t} \right)$$

$$A_2 = K_p \frac{T_d}{\Delta t}$$

dır.

5.5.6. eşitliği n. örnekleme için düzenlenirse;

$$C_n = C_{n-1} + A_0 e_n - A_1 e_{n-1} + A_2 e_{n-2} \quad (5.5.7.)$$

şeklını alır.

Böylelikle (5.5.6.) eşitliği bilgisayar tarafından hesaplanması çok kolay bir şekle sokulmuş olur. Çünkü saklanması gereken yalnızca son üç ölçüm değeri ve hesaplanması gerekli üç tane değişmez vardır. C_n ile gösterilen çıkış büyüklüğü de n örnekten sonra uygulanması gereken değerin doğrudan kendisidir.

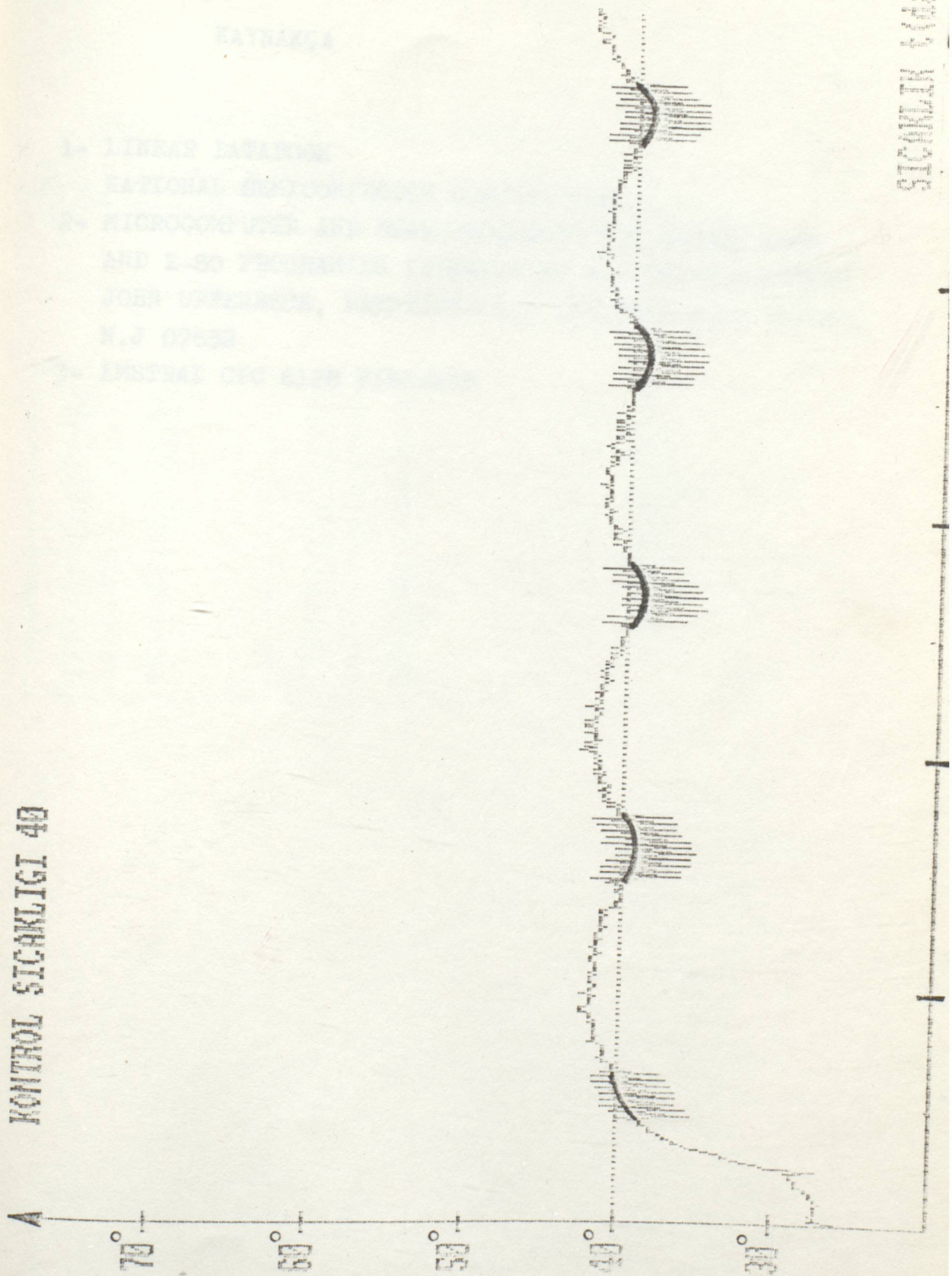
6. YAZILIM DESTEĞİ

Sayısal denetim amacı ile hazırlanan donanımın en uygun yol-yordamın açma/kapama yöntemi olduğu, ancak özelde sıcaklık denetimi için tümüyle yeterli olmayacağı görülmüştür. Sıcaklığın yayılımının ortama bağlı olarak bir eylemsizlik gösterdiği ve bu eylemsizliğin ortaya konacak yol-yordam ile önceden öngörülmesi gerektiği ortaya çıkmıştır.

Öyle ki; istenen sıcaklığa çıkmak için ısıtılmaya başlanıldığında ısı hemen artmaya başlamamakta, bir süre geçikmekte, artmaya başlayınca da istenen sıcaklıkta durdurulamamakta, ısıtma işlemi durdurulduktan sonra bile sıcaklık artmaya devam etmektedir.

Bu durumları göz önüne alarak hazırlanan programın listesi verilmiştir.


```
10 ***** DENETİM UYGULANMASI *****
20 MODE 2
30 ***** EKSEN TAKIMININ ÇİZİLDİRİLMESİ *****
40 PLOT 25,22: DRAW 625,22: PLOT 25,22: DRAW 25,385: PLOT 20,86:
DRAW 30,86: PLOT 20,150: DRAW 30,150: PLOT 20,214: DRAW 30,214: P
LOT 20,278: DRAW 30,278: PLOT 20,342: DRAW 30,342: PLOT 22,385: D
RAW 28,385: DRAW 25,399: DRAW 22,385
50 LOCATE 1,20: PRINT "30": LOCATE 1,16: PRINT "40": LOCATE 1,12: P
RINT "50": LOCATE 1,8: PRINT "60": LOCATE 1,4: PRINT "70"
60 ***** VERİLERİN ALINMASI *****
70 X=0: OUT &F8F3,0: A=ROUND(INP(&F8F3)/5.2,1): PLOT X+25,(A-20
)*6.4: LOCATE 10,1: INPUT "KONTROL SICAKLIĞI : ",US: LOCATE 10,
2: INPUT "ORTAM SICAKLIĞI : ",OS
80 PLOT 25,(US-20)*6.4+22: FOR I=25 TO 640 STEP 3: PLOT I,(us
-20)*6.4+22: NEXT I:
90 ***** İLK SICAKLIK DEĞERİNİN ALINMASI *****
100 t=TIME: C=0: FOR I=1 TO 500: OUT &F8F3,0: A=INP(&F8F3): C=C+A
: NEXT I: CLK=(TIME-t)/300+CLK: AS=ROUND(C*100/255/500,1)+6
110 IF US>=40 THEN KDV=US-AS-12+US/OS ELSE KDV=US/OS*25/40
120 IF KDV<0 THEN KDV=0
130 t=TIME: C=0: FOR I=1 TO 500: OUT &F8F3,0: A=INP(&F8F3): C=C+
A: NEXT I: CLK=(TIME-t)/300+CLK: IF DURUM=0 THEN OD=ROUND(C*100
/255/500,1)+6 ELSE OD=ROUND(C*100/255/500,1)+8
140 X=X+1: LOCATE 72,1: PRINT "      ": LOCATE 50,1: PRINT "OLCULEN
SICAKLIK": OD: KX=X+25: KY=(OD-20)*6.4+22: IF FF>0 THEN DRAW KX
,KY ELSE PLOT KX,KY: FF=1
150 *** OLCUM VE DENETİM DEĞERLERİNİN SAKLANMASI ***
160 IF X>=640 THEN X=0: SAVE "temp1",b,49152,16384
170 IF IODF=0 THEN IOD=OD: IODF=1
180 IF IOD>OD THEN IOD=OD
190 IF OD>=IOD+3+KDV AND ILK=1 AND FFF<3 THEN FOR L=1 TO 10:
OUT &F8F2,1: NEXT L: DURUM=0: LOCATE 40,1: PRINT DURUM: FOR I=0 T
O 3000: NEXT
200 IF KK=0 AND (US-1-OD)<1 AND US>OD THEN FFF=FFF+1
210 IF FFF>3 THEN KK=1: FFF=9: GOTO 240
220 IF ILK=0 AND OD<US THEN FOR L=1 TO 10: OUT &F8F2,0: NEXT L
: DURUM=1: LOCATE 40,1: PRINT DURUM: FOR I=0 TO 3000: NEXT: ILK=1
230 GOTO 130
240 IF (US-1-OD<1 AND US>OD) AND TF=0 THEN FOR L=1 TO 10: OUT
&F8F2,0: NEXT L: DURUM=1: LOCATE 40,1: PRINT DURUM: FOR I=0 TO 3
000: NEXT: TF=1
250 IF (OD>US-0.8 AND US<OD) AND TF=1 THEN FOR L=1 TO 10: OUT
&F8F2,1: NEXT L: DURUM=0: LOCATE 40,1: PRINT DURUM: TF=0: FOR I=0
TO 3000: NEXT
260 GOTO 130
```

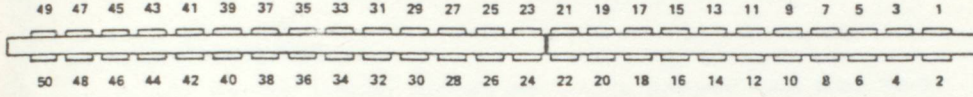



KAYNAKÇA

- 1- LINEAR DATABOOK
NATIONAL SEMICONDUCTOR CORPORATION
- 2- MICROCOMPUTER AND MICROPROCESSOR THE 80080, 8085
AND Z-80 PROGRAMING INTERFACING AND TROUBLSHOOTING
JOHN UFFENBECK, PRENTICE-HALL INC.ENGLEWOOD CLIFFS,
N.J 07632
- 3- AMSTRAD CPC 6128 FIRMWARE

EK-A:

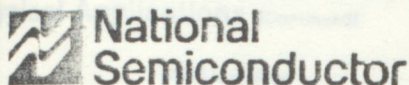
GENİŞLEME YOLU ÖNDEN GÖRÜNÜŞÜ



GENİŞLEME YOLU UÇ TANIMLAMALARI

PIN 1	SOUND	PIN 18	A0	PIN 35	INT
PIN 2	GND	PIN 19	D7	PIN 36	NMI
PIN 3	A15	PIN 20	D6	PIN 37	BUSR2
PIN 4	A14	PIN 21	D5	PIN 38	BUSAK
PIN 5	A13	PIN 22	D4	PIN 39	READY
PIN 6	A12	PIN 23	D3	PIN 40	BUS RESET
PIN 7	A11	PIN 24	D2	PIN 41	RESET
PIN 8	A10	PIN 25	D1	PIN 42	ROMEN
PIN 9	A9	PIN 26	D0	PIN 43	ROMDIS
PIN 10	A8	PIN 27	+5v	PIN 44	RAMRD
PIN 11	A7	PIN 28	MREQ	PIN 45	RAMDIS
PIN 12	A6	PIN 29	M1	PIN 46	CURSOR
PIN 13	A5	PIN 30	RFSH	PIN 47	L. PEN
PIN 14	A4	PIN 31	IORQ	PIN 48	EXP
PIN 15	A3	PIN 32	RD	PIN 49	GND
PIN 16	A2	PIN 33	WR	PIN 50	φ
PIN 17	A1	PIN 34	HALT		

EK-B: ELEMANLARA İLİSKİN KATALOG BİLGİSİ



A to D, D to A

ADC0801, ADC0802, ADC0803, ADC0804, ADC0805 8-Bit μ P Compatible A/D Converters

General Description

The ADC0801, ADC0802, ADC0803, ADC0804 and ADC0805 are CMOS 8-bit successive approximation A/D converters which use a differential potentiometric ladder—similar to the 256R products. These converters are designed to allow operation with the NSC800 and INS8080A derivative control bus, and TRI-STATE® output latches directly drive the data bus. These A/Ds appear like memory locations or I/O ports to the microprocessor and no interfacing logic is needed.

A new differential analog voltage input allows increasing the common-mode rejection and offsetting the analog zero input voltage value. In addition, the voltage reference input can be adjusted to allow encoding any smaller analog voltage span to the full 8 bits of resolution.

Features

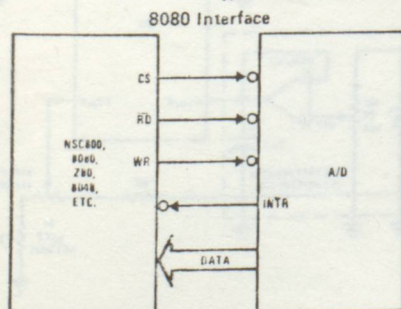
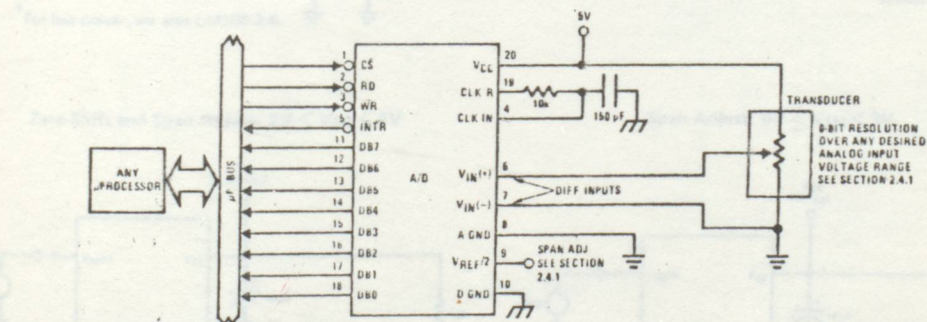
- Compatible with 8080 μ P derivatives—no interfacing logic needed—access time—135 ns
- Easy interface to all microprocessors, or operates "stand alone"

- Differential analog voltage inputs
- Logic inputs and outputs meet both MOS and TTL voltage level specifications
- Works with 2.5V (LM336) voltage reference
- On-chip clock generator
- 0V to 5V analog input voltage range with single 5V supply
- No zero adjust required
- 0.3" standard width 20-pin DIP package
- Operates ratiometrically or with 5 V_{DC}, 2.5 V_{DC} or analog span adjusted voltage reference

Key Specifications

- Resolution 8 bits
- Total error $\pm 1/4$ LSB, $\pm 1/2$ LSB and ± 1 LSB
- Conversion time 100 μ s

Typical Applications

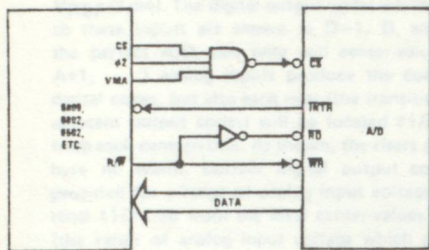


ERROR SPECIFICATION (INCLUDES FULL SCALE, ZERO ERROR, AND NON LINEARITY)			
PART NUMBER	FULL SCALE ADJUSTED	V _{REF} /2 = 2.500 V _{DC} (NO ADJUSTMENTS)	V _{REF} /2 = NO CONNECTION (NO ADJUSTMENTS)
ADC0801	$\pm 1/4$ LSB	$\pm 1/2$ LSB	
ADC0802			
ADC0803	$\pm 1/2$ LSB		
ADC0804		± 1 LSB	
ADC0805			± 1 LSB

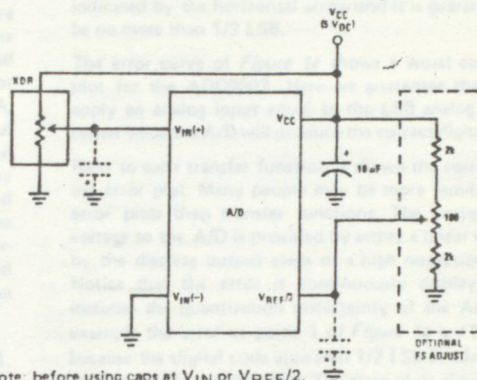
TRI-STATE® is a registered trademark of National Semiconductor Corp.

Typical Applications (Continued)

6800 Interface

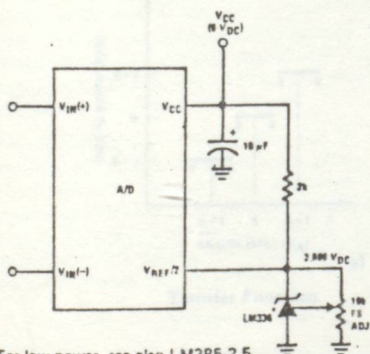


Ratiometric with Full-Scale Adjust



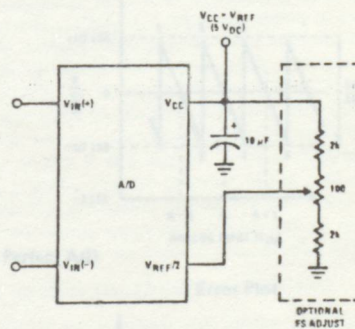
*Note: before using caps at VIN or VREF/2, see section 2.3.2 Input Bypass Capacitors.

Absolute with a 2.500V Reference

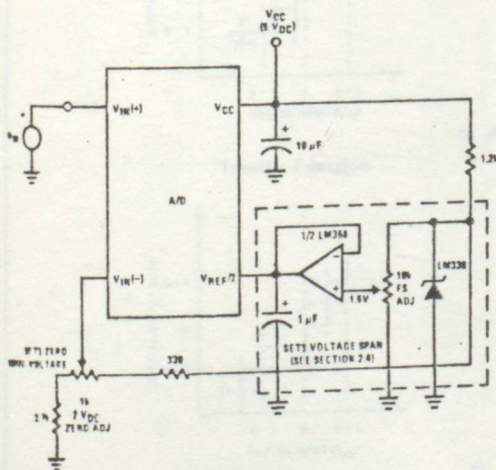


* For low power, see also LM385-2.5.

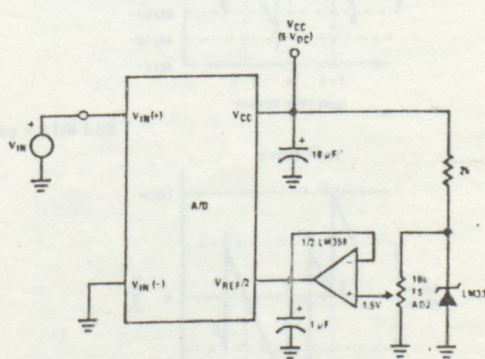
Absolute with a 5V Reference



Zero-Shift and Span Adjust: $2V \leq V_{IN} \leq 5V$



Span Adjust: $0V \leq V_{IN} \leq 3V$



1.0 UNDERSTANDING A/D ERROR SPECS

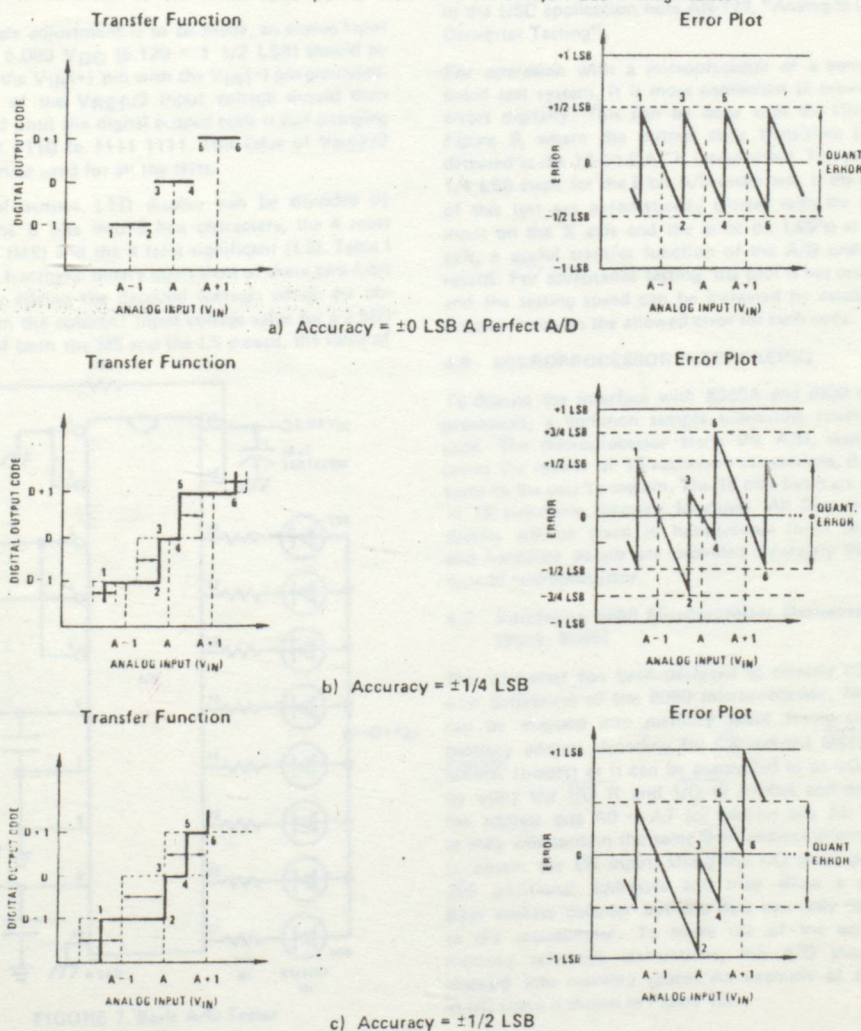
A perfect A/D transfer characteristic (staircase waveform) is shown in *Figure 1a*. The horizontal scale is analog input voltage and the particular points labeled are in steps of 1 LSB (19.53 mV with 2.5V tied to the $V_{REF}/2$ pin). The digital output codes which correspond to these inputs are shown as $D-1$, D , and $D+1$. For the perfect A/D, not only will center-value ($A-1$, A , $A+1$, ...) analog inputs produce the correct output digital codes, but also each riser (the transitions between adjacent output codes) will be located $\pm 1/2$ LSB away from each center-value. As shown, the risers are ideal and have no width. Correct digital output codes will be provided for a range of analog input voltages which extend $\pm 1/2$ LSB from the ideal center-values. Each tread (the range of analog input voltage which provides the same digital output code) is therefore 1 LSB wide.

Figure 1b shows a worst case error plot for the ADC0801. All center-valued inputs are guaranteed to produce the correct output codes and the adjacent risers are guaranteed to be no closer to the center-value points than

$\pm 1/4$ LSB. In other words, if we apply an analog input equal to the center-value $\pm 1/4$ LSB, we guarantee that the A/D will produce the correct digital code. The maximum range of the position of the code transition is indicated by the horizontal arrow and it is guaranteed to be no more than $1/2$ LSB.

The error curve of *Figure 1c* shows a worst case error plot for the ADC0802. Here we guarantee that if we apply an analog input equal to the LSB analog voltage center-value the A/D will produce the correct digital code.

Next to each transfer function is shown the corresponding error plot. Many people may be more familiar with error plots than transfer functions. The analog input voltage to the A/D is provided by either a linear ramp or by the discrete output steps of a high resolution DAC. Notice that the error is continuously displayed and includes the quantization uncertainty of the A/D. For example the error at point 1 of *Figure 1a* is $+1/2$ LSB because the digital code appeared $1/2$ LSB in advance of the center-value of the tread. The error plots always have a constant negative slope and the abrupt upside steps are always 1 LSB in magnitude.



3.0 TESTING THE A/D CONVERTER

There are many degrees of complexity associated with testing an A/D converter. One of the simplest tests is to apply a known analog input voltage to the converter and use LEDs to display the resulting digital output code as shown in Figure 7.

For ease of testing, the $V_{REF}/2$ (pin 9) should be supplied with 2.560 VDC and a V_{CC} supply voltage of 5.12 VDC should be used. This provides an LSB value of 20 mV.

If a full-scale adjustment is to be made, an analog input voltage of 5.090 VDC ($5.120 - 1 \frac{1}{2}$ LSB) should be applied to the $V_{IN}(+)$ pin with the $V_{IN}(-)$ pin grounded. The value of the $V_{REF}/2$ input voltage should then be adjusted until the digital output code is just changing from 1111 1110 to 1111 1111. This value of $V_{REF}/2$ should then be used for all the tests.

The digital output LED display can be decoded by dividing the 8 bits into 2 hex characters, the 4 most significant (MS) and the 4 least significant (LS). Table I shows the fractional binary equivalent of these two 4-bit groups. By adding the decoded voltages which are obtained from the column: Input voltage value for a 2.560 $V_{REF}/2$ of both the MS and the LS groups, the value of

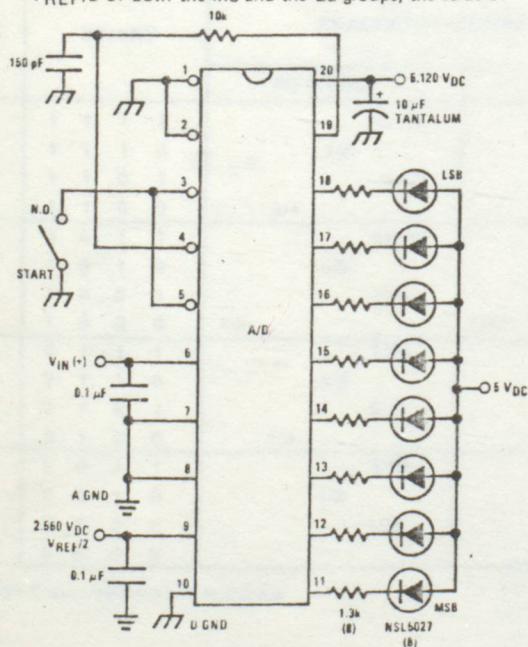


FIGURE 7. Basic A/D Tester

the digital display can be determined. For example, for an output LED display of 1011 0110 or B6 (in hex), the voltage values from the table are $3.520 + 0.120$ or 3.640 VDC. These voltage values represent the center values of a perfect A/D converter. The effects of quantization error have to be accounted for in the interpretation of the test results.

For a higher speed test system, or to obtain plotted data, a digital-to-analog converter is needed for the test set-up. An accurate 10-bit DAC can serve as the precision voltage source for the A/D. Errors of the A/D under test can be provided as either analog voltages or differences in 2 digital words.

A basic A/D tester which uses a DAC and provides the error as an analog output voltage is shown in Figure 8. The 2 op amps can be eliminated if a lab DVM with a numerical subtraction feature is available to directly readout the difference voltage, "A-C". The analog input voltage can be supplied by a low frequency ramp generator and an X-Y plotter can be used to provide analog error (Y axis) versus analog input (X axis). The construction details of a tester of this type are provided in the NSC application note AN-179, "Analog-to-Digital Converter Testing".

For operation with a microprocessor or a computer-based test system, it is more convenient to present the errors digitally. This can be done with the circuit of Figure 9, where the output code transitions can be detected as the 10-bit DAC is incremented. This provides $1/4$ LSB steps for the 8-bit A/D under test. If the results of this test are automatically plotted with the analog input on the X axis and the error (in LSB's) as the Y axis, a useful transfer function of the A/D under test results. For acceptance testing, the plot is not necessary and the testing speed can be increased by establishing internal limits on the allowed error for each code.

4.0 MICROPROCESSOR INTERFACING

To discuss the interface with 8080A and 6800 microprocessors, a common sample subroutine structure is used. The microprocessor starts the A/D, reads and stores the results of 16 successive conversions, then returns to the user's program. The 16 data bytes are stored in 16 successive memory locations. All Data and Addresses will be given in hexadecimal form. Software and hardware details are provided separately for each type of microprocessor.

4.1 Interfacing 8080 Microprocessor Derivatives (8048, 8085)

This converter has been designed to directly interface with derivatives of the 8080 microprocessor. The A/D can be mapped into memory space (using standard memory address decoding for CS and the MEMR and MEMW strobes) or it can be controlled as an I/O device by using the $I/O \ R$ and $I/O \ W$ strobes and decoding the address bits A0 $\rightarrow$ A7 (or address bits A8 $\rightarrow$ A15 as they will contain the same 8-bit address information) to obtain the CS input. Using the I/O space provides 256 additional addresses and may allow a simpler 8-bit address decoder but the data can only be input to the accumulator. To make use of the additional memory reference instructions, the A/D should be mapped into memory space. An example of an A/D in I/O space is shown in Figure 10.

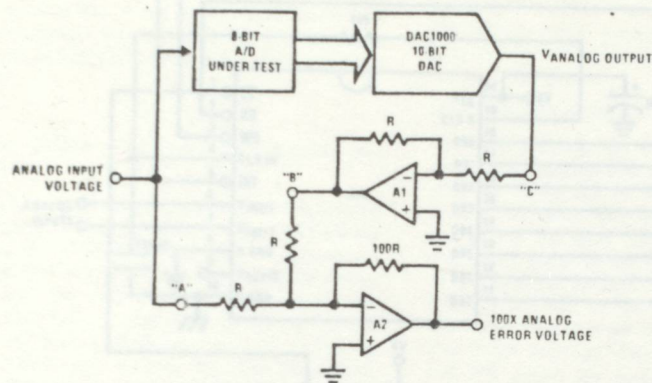


FIGURE 8. A/D Tester with Analog Error Output

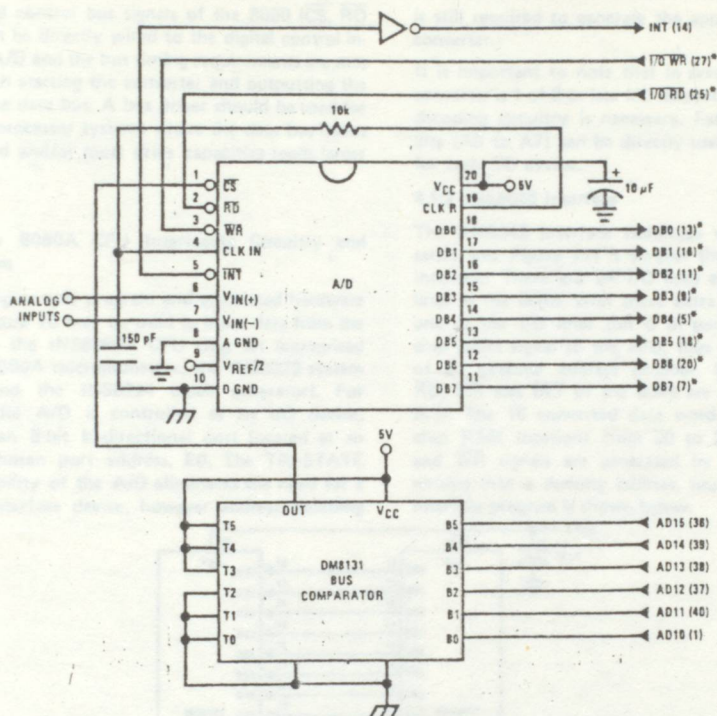


FIGURE 9. Basic "Digital" A/D Tester

TABLE I. DECODING THE DIGITAL OUTPUT LED_s

EX	BINARY	FRACTIONAL BINARY VALUE FOR		OUTPUT VOLTAGE CENTER VALUES WITH $V_{REF}/2 = 2.560 V_{DC}$	
		MS GROUP	LS GROUP	VMS GROUP*	VLS GROUP*
15	1 1 1 1	15/16	15/256	4.800	0.300
14	1 1 1 0	7/8	7/128	4.480	0.280
13	1 1 0 1	13/16	13/256	4.160	0.260
12	1 1 0 0	3/4	3/64	3.840	0.240
11	1 0 1 1	11/16	11/256	3.520	0.220
10	1 0 1 0	5/8	5/128	3.200	0.200
9	1 0 0 1	9/16	9/256	2.880	0.180
8	1 0 0 0	1/2	1/32	2.560	0.160
7	0 1 1 1	7/16	7/256	2.240	0.140
6	0 1 1 0	3/8	3/128	1.920	0.120
5	0 1 0 1	5/16	5/256	1.600	0.100
4	0 1 0 0	1/4	1/64	1.280	0.080
3	0 0 1 1	3/16	3/256	0.960	0.060
2	0 0 1 0	1/8	1/128	0.640	0.040
1	0 0 0 1	1/16	1/256	0.320	0.020
0	0 0 0 0			0	0

*Decimal Output = VMS Group + VLS Group



Note 1: *Pin numbers for the INS8228 system controller, others are INS8080A.

Note 2: Pin 23 of the INS8228 must be tied to +12V through a 1 kΩ resistor to generate the RST 7 instruction when an interrupt is acknowledged as required by the accompanying sample program.

FIGURE 10. ADC0801-INS8080A CPU Interface

SAMPLE PROGRAM FOR FIGURE 10 ADC0801-INS8080A CPU INTERFACE

0038	C3 00 03	RST 7:	JMP	LD DATA	
0100	21 00 02	START:	LXI H 0200H		; HL pair will point to
0103	31 00 04	RETURN:	LXI SP 0400H		; data storage locations
0106	7D		MOV A, L		; Initialize stack pointer (Note 1)
0107	FE 0F		CPI OF H		; Test # of bytes entered
0109	CA 13 01		JZ CONT		; If # = 16. JMP to
010C	D3 E0		OUT E0 H		; user program
010E	FB		EI		; Start A/D
010F	00	LOOP:	NOP		; Enable interrupt
0110	C3 0F 01		JMP LOOP		; Loop until end of
0113	.	CONT:	.		; conversion
.	.	(User program to	.		
.	.	process data)	.		
0300	DB E0	LD DATA:	IN E0 H		; Load data into accumulator
0302	77		MOV M, A		; Store data
0303	23		INX H		; Increment storage pointer
0304	C3 03 01		JMP RETURN		

Note 1: The stack pointer must be dimensioned because a RST 7 instruction pushes the PC onto the stack.

Note 2: All addresses used were arbitrarily chosen.

The standard control bus signals of the 8080 ($\overline{CS}$, $\overline{RD}$ and $\overline{WR}$) can be directly wired to the digital control inputs of the A/D and the bus timing requirements are met to allow both starting the converter and outputting the data onto the data bus. A bus driver should be used for larger microprocessor systems where the data bus leaves the PC board and/or must drive capacitive loads larger than 100 pF.

4.1.1 Sample 8080A CPU Interfacing Circuitry and Program

The following sample program and associated hardware shown in Figure 10 may be used to input data from the converter to the INS8080A CPU chip set (comprised of the INS8080A microprocessor, the INS8228 system controller and the INS8224 clock generator). For simplicity, the A/D is controlled as an I/O device, specifically an 8-bit bi-directional port located at an arbitrarily chosen port address, E0. The TRI-STATE output capability of the A/D eliminates the need for a peripheral interface device, however address decoding

is still required to generate the appropriate $\overline{CS}$ for the converter.

It is important to note that in systems where the A/D converter is 1-of-8 or less I/O mapped devices, no address decoding circuitry is necessary. Each of the 8 address bits (A0 to A7) can be directly used as $\overline{CS}$ inputs—one for each I/O device.

4.1.2 INS8048 Interface

The INS8048 interface technique with the ADC0801 series (see Figure 11) is simpler than the 8080A CPU interface. There are 24 I/O lines and three test input lines in the 8048. With these extra I/O lines available, one of the I/O lines (bit 0 of port 1) is used as the chip select signal to the A/D, thus eliminating the use of an external address decoder. Bus control signals $\overline{RD}$, $\overline{WR}$ and $\overline{INT}$ of the 8048 are tied directly to the A/D. The 16 converted data words are stored at on-chip RAM locations from 20 to 2F (Hex). The $\overline{RD}$ and $\overline{WR}$ signals are generated by reading from and writing into a dummy address, respectively. A sample interface program is shown below.

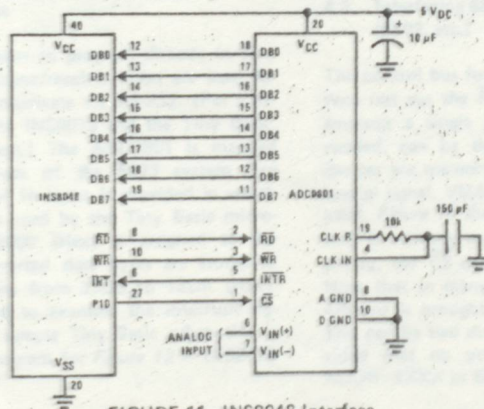


FIGURE 11. INS8048 Interface

SAMPLE PROGRAM FOR FIGURE 11 INS8048 INTERFACE

04 10	JMP	10H	; Program starts at addr 10
	ORG	3H	
04 50	JMP	50H	; Interrupt jump vector
	ORG	10H	; Main program
99 FE	ANL	P1, #0FEH	; Chip select
81	MOVX	A, @R1	; Read in the 1st data
			; to reset the intr
89 01	START: ORL	P1, #1	; Set port pin high
B8 20	MOV	R0, #20H	; Data address
B9 FF	MOV	R1, #0FFH	; Dummy address
BA 10	MOV	R2, #10H	; Counter for 16 bytes
23 FF	AGAIN: MOV	A, #0FFH	; Set ACC for intr loop
99 FE	ANL	P1, #0FEH	; Send CS (bit 0 of P1)
91	MOVX	@R1, A	; Send WR out
05	EN	1	; Enable interrupt
96 21	LOOP: JNZ	LOOP	; Wait for interrupt
EA 1B	DJNZ	R2, AGAIN	; If 16 bytes are read
00	NOP		; go to user's program
00	NOP		
	ORG	50H	
81	INDATA: MOVX	A, @R1	; Input data, CS still low
A0	MOV	@R0, A	; Store in memory
18	INC	R0	; Increment storage counter
89 01	ORL	P1, #1	; Reset CS signal
27	CLR	A	; Clear ACC to get out of
93	RETR		; the interrupt loop

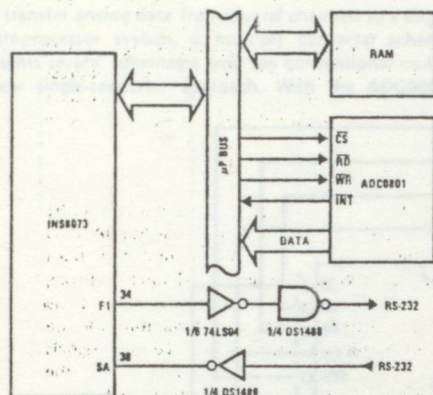


FIGURE 12. INS8073 Interface

4.1.3 INS8073 Interface

The INS8073 allows users to program directly in Tiny Basic. DS1488/1489 driver/receiver chips are used for level buffering to communicate via RS-232. (For a detailed description of the INS8073 and the Tiny Basic, see INS8073 data sheet.) The ADC0801 is mapped into the memory space of the 8073 system (see Figure 12). A RAM of 1k bytes is provided in which the first 256 bytes are used by the Tiny Basic micro- interpreter. Address 3000 (Hex) is assigned to the A/D and the 16 converted data bytes are stored at external RAM locations from 13D0 to 13DF (Hex). STAT function is used to examine the interrupt signal from the A/D. A sample Tiny Basic subroutine is given in the sample program for Figure 12 — INS8073 Interface.

4.2 Interfacing the Z-80

The Z-80 control bus is slightly different from that of the 8080. General RD and WR strobes are provided and separate memory request, MREQ, and I/O request, IORQ, signals are used which have to be combined with the generalized strobes to provide the equivalent 8080 signals. An advantage of operating the A/D in I/O space with the Z-80 is that the CPU will automatically insert one wait state (the RD and WR strobes are extended one clock period) to allow more time for the I/O devices to respond. Logic to map the A/D in I/O space is shown in Figure 13.

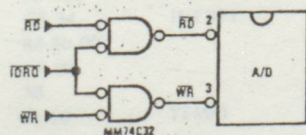


FIGURE 13. Mapping the A/D as an I/O Device for Use with the Z-80 CPU

Additional I/O advantages exist as software DMA routines are available and use can be made of the output data transfer which exists on the upper 8 address lines (A8 to A15) during I/O input instructions. For example, MUX channel selection for the A/D can be accomplished with this operating mode.

SAMPLE PROGRAM FOR FIGURE 12 — INS8073 INTERFACE

```

100 C = 16 ; REM C is the 16 bytes counter
110 D = #13D0 ; REM D points to data address
120 @ #3000 = A ; REM start A/D
130 A = STAT AND #20 ; REM wait until interrupt
140 IF A <> 0 THEN GO TO 130 ; REM from A/D
150 @ D = @ #3000 ; REM input converted data
160 D = D + 1 ; REM increment data address
170 C = C - 1 ; REM check counter
180 IF C > 0 THEN GO TO 120 ; REM if 16 data have been read
190 RETURN ; REM return to main program

```

4.3 Interfacing 6800 Microprocessor Derivatives (6502, etc.)

The control bus for the 6800 microprocessor derivatives does not use the RD and WR strobe signals. Instead it employs a single R/W line and additional timing, if needed, can be derived from the $\phi 2$ clock. All I/O devices are memory mapped in the 6800 system, and a special signal, VMA, indicates that the current address is valid. Figure 14 shows an interface schematic where the A/D is memory mapped in the 6800 system. For simplicity, the CS decoding is shown using 1/2 DM8092. Note that in many 6800 systems, an already decoded $\overline{4/5}$ line is brought out to the common bus at pin 21. This can be tied directly to the CS pin of the A/D, provided that no other devices are addressed at HEX ADDR: 4XXX or 5XXX.

The following subroutine essentially performs the same function as in the case of the 8080A interface and it can be called from anywhere in the user's program.

In Figure 15 the ADC0801 series is interfaced to the M6800 microprocessor through (the arbitrarily chosen) Port B of the MC6820 or MC6821 Peripheral Interface Adapter, (PIA). Here the CS pin of the A/D is grounded since the PIA is already memory mapped in the M6800 system and no CS decoding is necessary. Also notice that the A/D output data lines are connected to the microprocessor bus under program control through the PIA and therefore the A/D RD pin can be grounded.

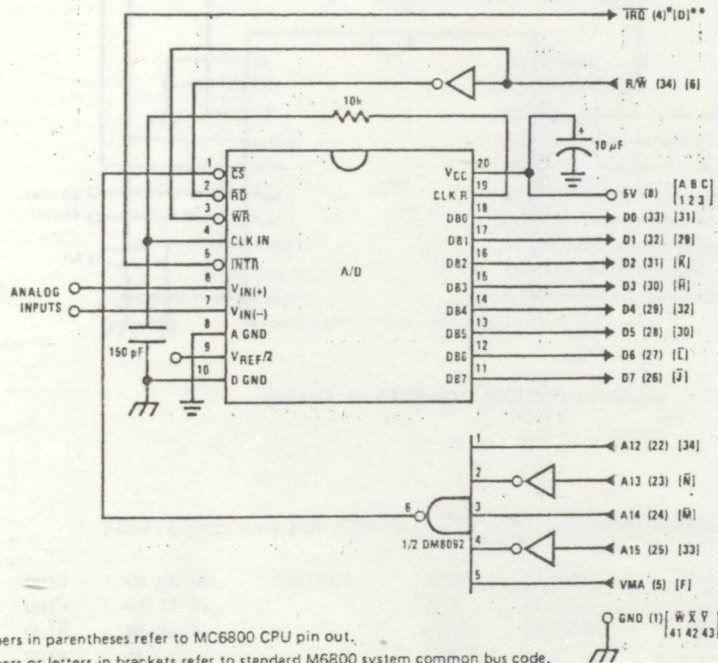
A sample interface program equivalent to the previous one, is shown below Figure 15. The PIA Data and Control Registers of Port B are located at HEX addresses 8006 and 8007, respectively.

5.0 GENERAL APPLICATIONS

The following applications show some interesting uses for the A/D. The fact that one particular microprocessor is used is not meant to be restrictive. Each of these application circuits would have its counterpart using any microprocessor which is desired.

To transfer analog data from several channels to a single microprocessor system, a multiple converter scheme presents several advantages over the conventional multiplexer single-converter approach. With the ADC0801

series, the differential inputs allow individual span adjustment for each channel. Furthermore, all analog input channels are sensed simultaneously, which essentially divides the microprocessor's total system servicing time by the number of channels, since all conversions occur simultaneously. This scheme is shown in *Figure 16*.



Note 1: Numbers in parentheses refer to MC6800 CPU pin out.

Note 2: Numbers or letters in brackets refer to standard M6800 system common bus code.

FIGURE 14. ADC0801—MC6800 CPU Interface

SAMPLE PROGRAM FOR FIGURE 14 ADC0801—MC6800 CPU INTERFACE

Address	Hex	Assembly	Comments
0010	DF 36	DATAIN STX	; Save contents of X
0012	CE 00 2C	LDX	; Upon $\overline{IRQ}$ low CPU
0015	FF FF F8	STX	; jumps to 002C
0018	B7 50 00	STAA	; Starts ADC0801
001B	0E	CLI	
001C	3E	CONVRT WAI	; Wait for interrupt
001D	DE 34	LDX	TEMP1
001F	8C 02 0F	CPX	; Is final data stored?
0022	27 14	BEQ	ENDP
0024	B7 50 00	STAA	; Restarts ADC0801
0027	08	INX	
0028	DF 34	STX	TEMP1
002A	20 F0	BRA	CONVRT
002C	DE 34	LDX	TEMP1
002E	B6 50 00	LDAA	\$5000 ; Read data
0031	A7 00	STAA	X ; Store it at X
0033	3B	RTI	
0034	02 00	TEMP1 FDB	\$0200 ; Starting address for ; data storage
0036	00 00	TEMP2 FDB	\$0000
0038	CE 02 00	ENDP LDX	; Reinitialize TEMP1
003B	DF 34	STX	TEMP1
003D	DE 36	LDX	TEMP2
003F	39	RTS	; Return from subroutine ; To user's program

Note 1: In order for the microprocessor to service subroutines and interrupts, the stack pointer must be dimensioned in the user's program.

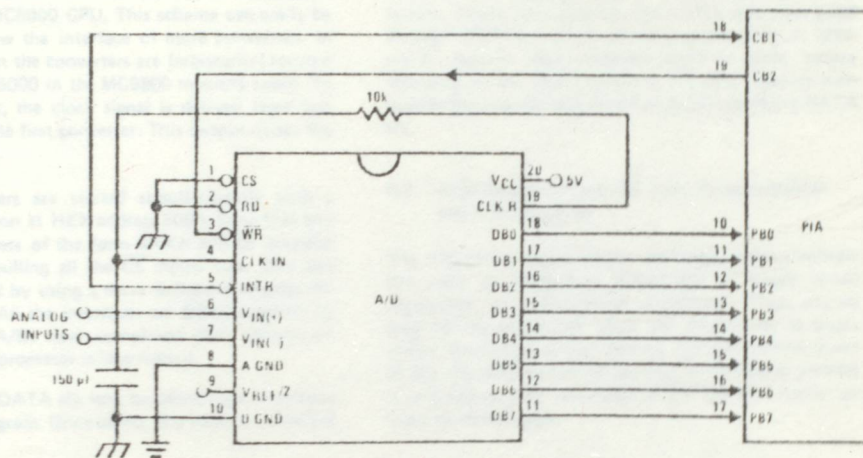


FIGURE 15. ADC0801 MC6820 PIA Interface

SAMPLE PROGRAM FOR FIGURE 15 ADC0801 MC6820 PIA INTERFACE

0010	CE 00 38	DATAIN	LDX	=\$0038	; Upon IRQ low CPU
0013	FF FF F8		STX	=\$FF F8	; jumps to 0038
0016	B6 80 06		LDAA	PIAORR	; Clear possible IRQ flags
0019	4F		CLR	RA	
001A	B7 80 07		STAA	PIACRB	
001D	B7 80 06		STAA	PIAORR	; Set Port B as input
0020	0E		CLI		
0021	C6 34		LDAB	=\$34	
0023	B6 3D		LDAA	=\$3D	
0025	F7 80 07	CONVRT	STAB	PIACRB	; Starts ADC0801
0028	B7 80 07		STAA	PIACRB	
002B	3E		WAI		; Wait for interrupt
002C	D1 40		LDX	TEMP1	
002E	8C 02 0F		CPX	=\$020F	; Is final data stored?
0031	27 0F		BEO	ENDP	
0033	06		INX		
0034	DF 40		STX	TEMP1	
0036	20 1D		BRA	CONVRT	
0038	D1 40	INTRP1	LDX	TEMP1	
003A	B6 80 06		LDAA	PIAORR	; Read data in
003D	A7 00		STAA	X	; Store it at X
003F	3B		RTE		
0040	02 00	LEAP1	LDX	=\$0200	; Starting address for
					; data storage
0042	C1 02 10	LEAP	LDX	=\$0200	; Reinitialize LEAP1
0045	1D 30		STX	LEAP1	
0047	29		RTE		; Return from subroutine
		PIAORR	LDX	=\$0000	; To user's program
		PIACRB	LDX	=\$0007	

The following schematic and sample subroutine (DATA IN) may be used to interface (up to) 8 ADC0801's directly to the MC6800 CPU. This scheme can easily be extended to allow the interface of more converters. In this configuration the converters are (arbitrarily) located at HEX address 5000 in the MC6800 memory space. To save components, the clock signal is derived from just one RC pair on the first converter. This output drives the other A/Ds.

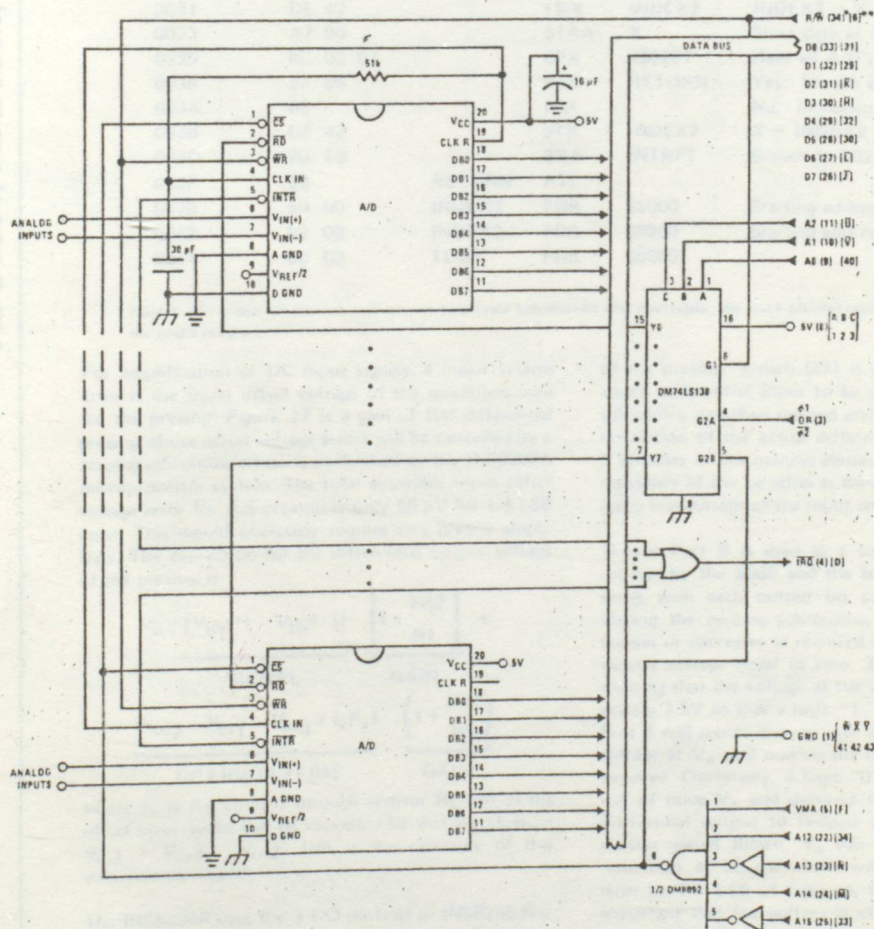
All the converters are started simultaneously with a STORE instruction at HEX address 5000. Note that any other HEX address of the form 5XXX will be decoded by the circuit, pulling all the $\overline{CS}$ inputs low. This can easily be avoided by using a more definitive address decoding scheme. All the interrupts are ORed together to insure that all A/Ds have completed their conversion before the microprocessor is interrupted.

The subroutine, DATA IN, may be called from anywhere in the user's program. Once called, this routine initializes

the CPU, starts all the converters simultaneously and waits for the interrupt signal. Upon receiving the interrupt, it reads the converters (from HEX addresses 5000 through 5007) and stores the data successively at (arbitrarily chosen) HEX addresses 0200 to 0207, before returning to the user's program. All CPU registers then recover the original data they had before servicing DATA IN.

5.2 Auto-Zeroed Differential Transducer Amplifier and A/D Converter

The differential inputs of the ADC0801 series eliminate the need to perform a differential to single ended conversion for a differential transducer. Thus, one op amp can be eliminated since the differential to single ended conversion is provided by the differential input of the ADC0801 series. In general, a transducer preamp is required to take advantage of the full A/D converter input dynamic range.



Note 1: Numbers in parentheses refer to MC6800 CPU pin out.

Note 2: Numbers or letters in brackets refer to standard M6800 system common bus code.

FIGURE 16. Interfacing Multiple A/Ds in an MC6800 System

SAMPLE PROGRAM FOR FIGURE 16 INTERFACING MULTIPLE A/Ds IN AN MC6800 SYSTEM

ADDRESS	HEX CODE	MNEMONICS	COMMENTS
0010	DF 44	DATIN STX TEMP	; Save Contents of X
0012	CE 00 2A	LDX #002A	; Upon IRQ LOW CPU
0015	FF FF F8	STX \$FFF8	; Jumps to 002A
0018	B7 50 00	STAA \$5000	; Starts all A/D's
001B	0E	CLI	
001C	3E	WAI	; Wait for interrupt
001D	CE 50 00	LDX #5000	
0020	DF 40	STX INDEX1	; Reset both INDEX
0022	CE 02 00	LDX #0200	; 1 and 2 to starting
0025	DF 42	STX INDEX2	; addresses
0027	DE 44	LDX TEMP	
0029	39	RTS	; Return from subroutine
002A	DE 40	INTRPT LDX INDEX1	; INDEX1 → X
002C	A6 00	LDAA X	; Read data in from A/D at X
002E	08	INX	; Increment X by one
002F	DF 40	STX INDEX1	; X → INDEX1
0031	DE 42	LDX INDEX2	; INDEX2 → X
0033	A7 00	STAA X	; Store data at X
0035	8C 02 07	CPX #0207	; Have all A/D's been read?
0038	27 05	BEO RETURN	; Yes: branch to RETURN
003A	08	INX	; No: increment X by one
003B	DF 42	STX INDEX2	; X → INDEX2
003D	20 EB	BRA INTRPT	; Branch to 002A
003F	3B	RETURN RTI	
0040	50 00	INDEX1 FDB \$5000	; Starting address for A/D
0042	02 00	INDEX2 FDB \$0200	; Starting address for data storage
0044	00 00	TEMP FDB \$0000	

Note 1: In order for the microprocessor to service subroutines and interrupts, the stack pointer must be dimensioned in the user's program.

For amplification of DC input signals, a major system error is the input offset voltage of the amplifiers used for the preamp. Figure 17 is a gain of 100 differential preamp whose offset voltage errors will be cancelled by a zeroing subroutine which is performed by the INS8080A microprocessor system. The total allowable input offset voltage error for this preamp is only 50 μ V for 1/4 LSB error. This would obviously require very precise amplifiers. The expression for the differential output voltage of the preamp is:

$$V_o = \underbrace{[V_{IN(1)} - V_{IN(2)}]}_{\text{SIGNAL}} \underbrace{\left[1 + \frac{2R_2}{R_1}\right]}_{\text{GAIN}} + \underbrace{(V_{os2} - V_{os1} - V_{os3} \pm I_x R_x)}_{\text{DC ERROR TERM}} \underbrace{\left(1 + \frac{2R_2}{R_1}\right)}_{\text{GAIN}}$$

where I_x is the current through resistor R_x . All of the offset error terms can be cancelled by making $I_x R_x = V_{os1} + V_{os3} - V_{os2}$. This is the principle of this auto zeroing scheme.

The INS8080A uses the 3 I/O ports of an INS8255 Programmable Peripheral Interface (PPI) to control the auto zeroing and input data from the ADC0801 as shown in Figure 18. The PPI is programmed for basic I/O operation (mode 0) with Port A being an input port and Ports B and C being output ports. Two bits of Port C are used to alternately open or close the 2 switches at the input

of the preamp. Switch SW1 is closed to force the preamp's differential input to be zero during the zeroing subroutine and then opened and SW2 is then closed for conversion of the actual differential input signal. Using 2 switches in this manner eliminates concern for the ON resistance of the switches as they must conduct only the input bias current of the input amplifiers.

Output Port B is used as a successive approximation register by the 8080 and the binary scaled resistors in series with each output bit create a D/A converter. During the zeroing subroutine, the voltage at V_x increases or decreases as required to make the differential output voltage equal to zero. This is accomplished by insuring that the voltage at the output of A1 is approximately 2.5V so that a logic "1" (5V) on any output of Port B will source current into node V_x thus raising the voltage at V_x and making the output differential more negative. Conversely, a logic "0" (0V) will pull current out of node V_x and decrease the voltage, causing the differential output to become more positive. For the resistor values shown, V_x can move ± 12 mV with a resolution of 50 μ V which will null the offset error term to 1/4 LSB of full scale for the ADC0801. It is important that the voltage levels which drive the auto zero resistors be constant. Also, for symmetry, a logic swing of 0V to 5V is convenient. To achieve this a CMOS buffer is used for the logic output signals of Port B and this CMOS package is powered with a stable 5V source. Buffer amplifier A1 is necessary so that it can source or sink the D/A output current.



LM134/LM234/LM334 3-Terminal Adjustable Current Sources

General Description

The LM134/LM234/LM334 are 3-terminal adjustable current sources featuring 10,000:1 range in operating current, excellent current regulation and a wide dynamic voltage range of 1V to 40V. Current is established with one external resistor and no other parts are required. Initial current accuracy is $\pm 3\%$. The LM134/LM234/LM334 are true floating current sources with no separate power supply connections. In addition, reverse applied voltages of up to 20V will draw only a few microamperes of current, allowing the devices to act as both a rectifier and current source in AC applications.

The sense voltage used to establish operating current in the LM134 is 64 mV at 25°C and is directly proportional to absolute temperature ($^\circ\text{K}$). The simplest one external resistor connection, then, generates a current with $\approx +0.33\%/^\circ\text{C}$ temperature dependence. Zero drift operation can be obtained by adding one extra resistor and a diode.

Applications for the new current sources include bias networks, surge protection, low power reference, ramp generation LED driver, and temperature sensing. The

LM134-3/LM234-3 and LM134-6/LM234-6 are specified as true temperature sensors with guaranteed initial accuracy of $\pm 3^\circ\text{C}$ and $\pm 6^\circ\text{C}$, respectively. These devices are ideal in remote sense applications because series resistance in long wire runs does not affect accuracy. In addition, only 2 wires are required.

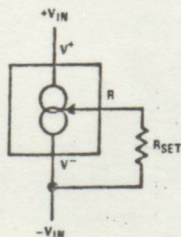
The LM134 is guaranteed over a temperature range of -55°C to $+125^\circ\text{C}$, the LM234 from -25°C to $+100^\circ\text{C}$ and the LM334 from 0°C to $+70^\circ\text{C}$. These devices are available in TO-46 hermetic and TO-92 plastic packages.

Features

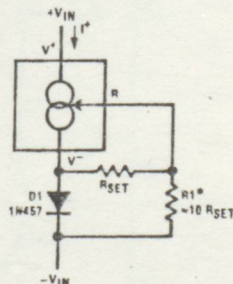
- Operates from 1V to 40V
- $0.02\%/V$ current regulation
- Programmable from $1\mu\text{A}$ to 10mA
- True 2-terminal operation
- Available as fully specified temperature sensor
- $\pm 3\%$ initial accuracy

Typical Applications

Basic 2-Terminal Current Source

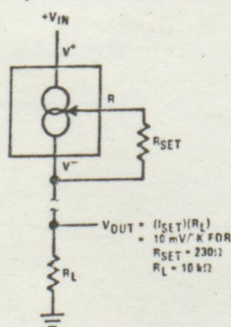


Zero Temperature Coefficient Current Source



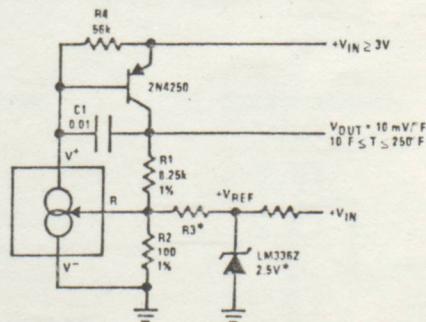
*Select ratio of R1 to RSET to obtain zero drift. $I^+ \approx 2 I_{SET}$

Terminating Remote Sensor for Voltage Output



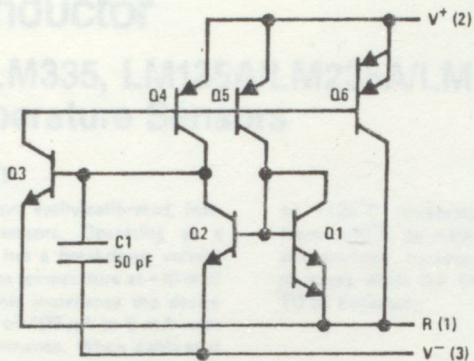
$$V_{OUT} = (I_{SET}/R_L) \\ = 10\text{ mV}/^\circ\text{C FOR} \\ R_{SET} = 230\Omega \\ R_L = 10\text{ k}\Omega$$

Ground Referred Fahrenheit Thermometer

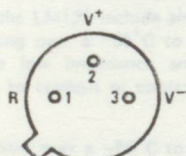


*Select $R3 = V_{REF}/583\mu\text{A}$. V_{REF} may be any stable positive voltage $\geq 2\text{V}$. Trim R3 to calibrate.

Schematic and Connection Diagrams



TO-46
Metal Can Package

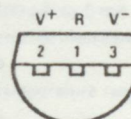


BOTTOM VIEW

Pin 3 is electrically connected to case

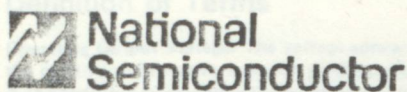
Order Number LM134H, LM134H-3, LM134H-6, LM234H,
LM234H-3, LM234H-6 or LM334H
See NS Package H03H

TO-92
Plastic Package



BOTTOM VIEW

Order Number LM334Z, LM234Z-3 or LM234Z-6
See NS Package Z03A



Industrial Blocks

LM135/LM235/LM335, LM135A/LM235A/LM335A Precision Temperature Sensors

General Description

The LM135 series are precision, easily-calibrated, integrated circuit temperature sensors. Operating as a 2-terminal zener, the LM135 has a breakdown voltage directly proportional to absolute temperature at $+10 \text{ mV}/^\circ\text{K}$. With less than 1Ω dynamic impedance the device operates over a current range of $400 \mu\text{A}$ to 5 mA with virtually no change in performance. When calibrated at 25°C the LM135 has typically less than 1°C error over a 100°C temperature range. Unlike other sensors the LM135 has a linear output.

Applications for the LM135 include almost any type of temperature sensing over a -55°C to $+150^\circ\text{C}$ temperature range. The low impedance and linear output make interfacing to readout or control circuitry especially easy.

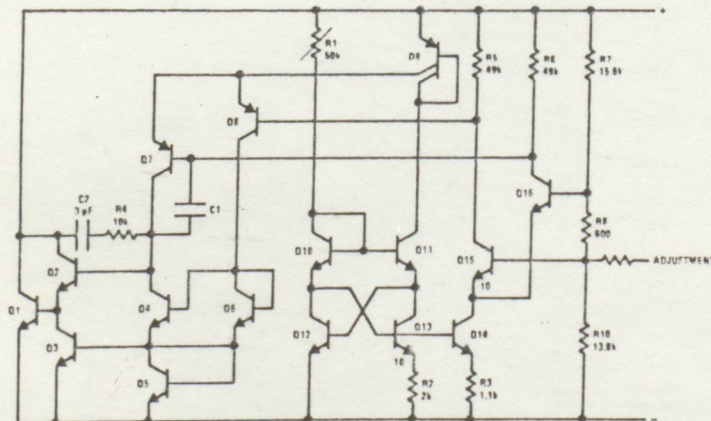
The LM135 operates over a -55°C to $+150^\circ\text{C}$ temperature range while the LM235 operates over a -40°C

to $+125^\circ\text{C}$ temperature range. The LM335 operates from -40°C to $+100^\circ\text{C}$. The LM135/LM235/LM335 are available packaged in hermetic TO-46 transistor packages while the LM335 is also available in plastic TO-92 packages.

Features

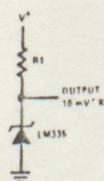
- Directly calibrated in $^\circ\text{Kelvin}$
- 1°C initial accuracy available
- Operates from $400 \mu\text{A}$ to 5 mA
- Less than 1Ω dynamic impedance
- Easily calibrated
- Wide operating temperature range
- 200°C overrange
- Low cost

Schematic Diagram

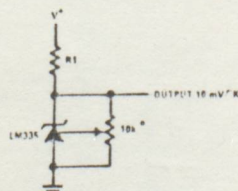


Typical Applications

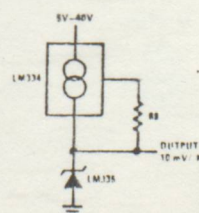
Basic Temperature Sensor



Calibrated Sensor



Wide Operating Supply



Definition of Terms

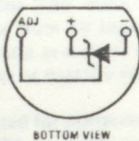
Operating Output Voltage: The voltage appearing across the positive and negative terminals of the device at specified conditions of operating temperature and current.

Uncalibrated Temperature Error: The error between the operating output voltage at $10 \text{ mV}/^\circ\text{K}$ and case temperature at specified conditions of current and case temperature.

Calibrated Temperature Error: The error between operating output voltage and case temperature at $10 \text{ mV}/^\circ\text{A}$ over a temperature range at a specified operating current with the 25°C error adjusted to zero.

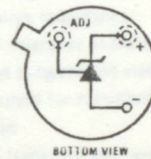
Connection Diagrams

TO-92
Plastic Package



Order Number LM335Z
or LM335AZ
See NS Package Z03A

TO-46
Metal Can Package*



* Case is connected to negative pin

Order Number LM135H,
LM235H, LM335H, LM135AH,
LM235AH or LM335AH
See NS Package H03H

LM136/LM236/LM336 2.5V Reference Diode

General Description

The LM136/LM236 and LM336 integrated circuits are precision 2.5V shunt regulator diodes. These monolithic IC voltage references operate as a low temperature coefficient 2.5V zener with 0.2Ω dynamic impedance. A third terminal on the LM136 allows the reference voltage and temperature coefficient to be trimmed easily.

The LM136 series is useful as a precision 2.5V low voltage reference for digital voltmeters, power supplies or op amp circuitry. The 2.5V make it convenient to obtain a stable reference from 5V logic supplies. Further, since the LM136 operates as a shunt regulator, it can be used as either a positive or negative voltage reference.

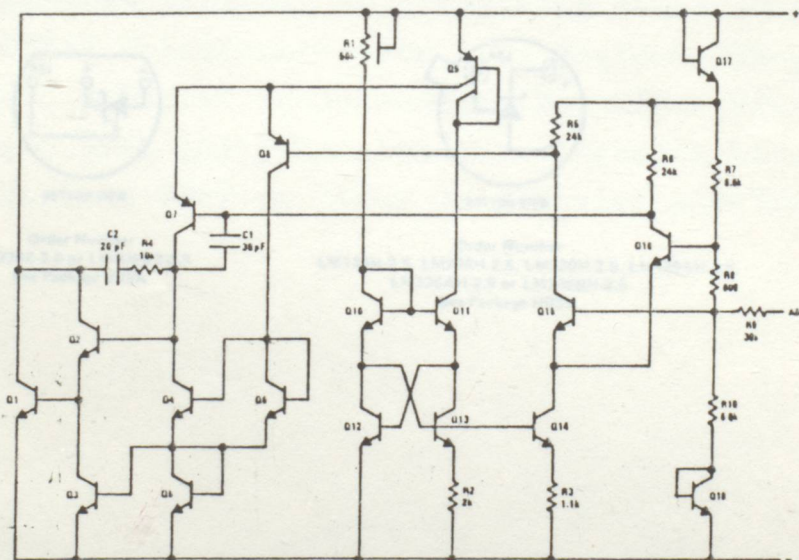
The LM136 is rated for operation over -55°C to +125°C while the LM236 is rated over a -25°C to +85°C

temperature range. Both are packaged in a TO-46 package. The LM336 is rated for operation over a 0°C to +75°C temperature range and is available in either a TO-46 package or a TO-92 plastic package.

Features

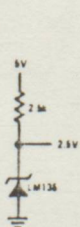
- Low temperature coefficient
- Wide operating current of 300 μA to 10 mA
- 0.2Ω dynamic impedance
- ±1% initial tolerance available
- Guaranteed temperature stability
- Easily trimmed for minimum temperature drift
- Fast turn-on
- Three lead transistor package

Schematic Diagram

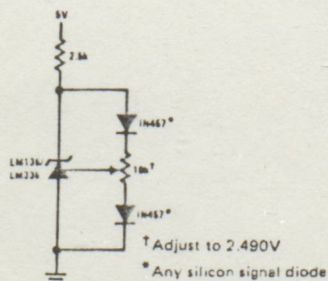


Typical Applications

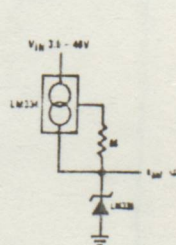
2.5V Reference



2.5V Reference with Minimum Temperature Coefficient

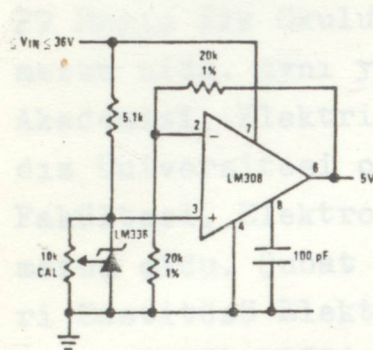


Wide Input Range Reference

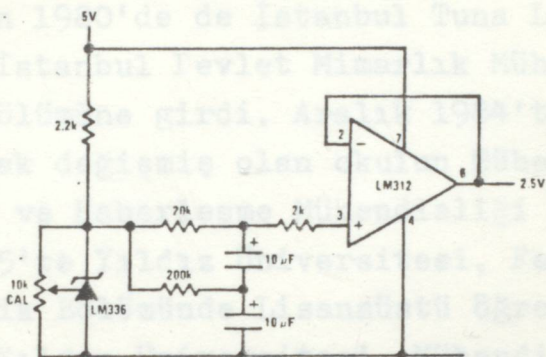


Typical Applications (Continued)

5V Buffered Reference

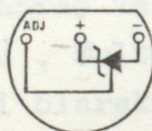


Low Noise Buffered Reference



Connection Diagrams

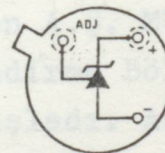
TO-92
Plastic Package



BOTTOM VIEW

Order Number
LM336Z-2.5 or LM336BZ-2.5
See Package Z03A

TO-46
Metal Can Package



BOTTOM VIEW

Order Number
LM136H-2.5, LM236H-2.5, LM336H-2.5, LM136AH-2.5,
LM236AH-2.5 or LM336BH-2.5
See Package H03H

ÖZGEÇMİŞ

Emin Duman 1963'te Artvin'de doğdu. 1974'te İstanbul 27 Mayıs İlk Okulundan 1980'de de İstanbul Tuna Lise'sinden mezun oldu. Aynı yıl İstanbul Devlet Mimarlık Mühendislik Akademisi, Elektrik Bölümüne girdi. Aralık 1984'te adı Yıldız Üniversitesi olarak değişmiş olan okulun Mühendislik Fakültesi, Elektronik ve Haberleşme Mühendisliği Bölümünden mezun oldu. Şubat 1985'te Yıldız Üniversitesi, Fen Bilimleri Enstitüsü Elektronik Bölümünde Lisansüstü öğrenimine başladı. Eylül 1985'te Yıldız Üniversitesi, Mühendislik Fakültesi, Elektronik ve Haberleşme Mühendisliği Bölümünün, Devreler ve Sistemler Anabilim dalında Araştırma Görevlisi olarak çalışmaya başladı. Bu görevinden Kasım 1986'da ayrılarak TELETAS Telekomunikasyon A.Ş. Müşteri Mühendisliği Müdürlüğü , Multiplex Projelendirme Bölümünde Projelendirme Mühendisi olarak çalışmaya başladı. Askerlik nedeni ile ayrıldığı Haziran 1987'ya kadar bu görevini sürdürdü.