

154265

**YILDIZ TEKNİK ÜNİVERSİTESİ  
FEN BİLİMLERİ ENSTİTÜSÜ**

**DEVRE FONKSİYONLARI İLE  
BİR MİKRODALGA TRANSİSTORUNUN OPTİMUM  
SONLANDIRMALARININ GERÇEKLEŞTİRİLMESİ**

Elektrik – Elektronik Müh. Candaş BİLGİN

FBE Elektronik ve Haberleşme Mühendisliği Anabilim Dalı Haberleşme Programında  
Hazırlanan

**YÜKSEK LİSANS TEZİ**

Tez Danışmanı: Prof. Dr. Filiz GÜNEŞ

Y. Doç. Dr. Hamid TORPİ



**İSTANBUL, 2004**

Doç. Dr. Selim Kent



## İÇİNDEKİLER

	Sayfa
SİMGE LİSTESİ.....	iv
KISALTMA LİSTESİ.....	v
ŞEKİL LİSTESİ.....	vi
ÇİZELGE LİSTESİ.....	viii
ÖNSÖZ.....	ix
ÖZET.....	x
ABSTRACT.....	xi
1. GİRİŞ.....	1
2. ÖNCEKİ ÇALIŞMALAR.....	2
3. MİKRODALGA KUVVETLENDİRİCİ OPTİMİZASYONU.....	6
3.1 Temel Mühendislik Optimizasyon Problemleri.....	6
3.2 Aktif Eleman Karakterizasyonu ve Performans Ölçü Fonksiyonları.....	9
3.3 Transistor Performans Ölçü Fonksiyonları.....	10
4. MİKRODALGA KUVVETLENDİRİCİSİ GERÇEKLENEBİLİR TASARIM UZAYI.....	12
4.1 Mikrodalga Kuvvetlendiricisi Optimizasyonu İki Temel Problemi.....	12
4.2 Gerçeklenebilir Tasarım Hedef Uzayı Tayini: Performans Veri Sayfaları.....	12
5. TRANSİSTOR PERFORMANS KARAKTERİZASYONU.....	14
6. SAÇILMA PARAMETRELERİNİN ÖZELLİKLERİ.....	16
6.1 Saçılma Parametrelerinin Tanımı Ve Bir Kapılı Devreler.....	16
6.2 İki Kapılı Devrelerde Saçılma Parametreleri.....	17
6.3 Saçılma Matrisinin Kanonik Gösterimi ( Belevitch Formu ).....	19
7. VERİLERİN MODELLENMESİ.....	21
7.1 Saçılma Parametreleri Yaklaşımı İle İki - Kapılı Devre Modellemesi.....	21
7.2 Saçılma Parametrelili Yaklaşım İle Modelleme Algoritması.....	23
8. UYGULAMA.....	25
8.1 Uygulama 1: NE329S01 Transistoru için $\{G_T=10 \text{ dB}, F=0,46\text{dB}, V_i =1\}$ Üçlüsü Modellenmesi: Empedans Yaklaşımı.....	25

8.1.1	Giriş Uydurma Devresi.....	25
8.1.2	Çıkış Uydurma Devresi .....	29
8.2	Uygulama 2: NE329S01 Transistoru için $\{G_T=10 \text{ dB}, F=0,46\text{dB}, V_i =1\}$ Üçlüsü Modellenmesi: Kazanç Yaklaşımı.....	34
8.2.1	Giriş Uydurma Devresi.....	35
8.2.2	Çıkış Uydurma Devresi .....	38
8.3	Uygulama 3: NE329S01 Transistoru için $\{G_T=12 \text{ dB}, F=0,46\text{dB}, V_i =1\}$ Üçlüsü Modellenmesi: Empedans Yaklaşımı .....	43
8.3.1	Giriş Uydurma Devresi.....	44
8.3.2	Çıkış Uydurma Devresi .....	47
8.4	Uygulama 4: NE329S01 Transistoru için $\{G_T=10 \text{ dB}, F=0,46\text{dB}, V_i =1\}$ Üçlüsü Modellenmesi: Kazanç Yaklaşımı.....	52
8.4.1	Giriş Uydurma Devresi.....	53
8.4.2	Çıkış Uydurma Devresi .....	56
8.5	Uygulama 5: NE329S01 Transistoru için $\{G_{T_{\max}}(f), F=0,46\text{dB}, V_i =1\}$ Üçlüsü Modellenmesi: Empedans Yaklaşımı .....	61
8.5.1	Giriş Uydurma Devresi.....	62
8.5.2	Çıkış Uydurma Devresi .....	65
8.6	Uygulama 6: NE329S01 Transistoru için $\{G_{T_{\max}}(f), F=0,46\text{dB}, V_i =1\}$ Üçlüsü Modellenmesi: Kazanç Yaklaşımı.....	71
8.6.1	Giriş Uydurma Devresi.....	71
8.6.2	Çıkış Uydurma Devresi .....	75
8.7	Uygulama 7: NE329S01 Transistoru için $\{G_{T_{\max}}(f), F=0,46\text{dB}, V_i =1\}$ Üçlüsü Modellenmesi: Kazanç Yaklaşımı.....	80
8.7.1	Giriş Uydurma Devresi.....	80
8.7.2	Çıkış Uydurma Devresi .....	84
9.	SONUÇLAR.....	90
	KAYNAKLAR.....	91
	EKLER.....	92
	Ek 1 Tezde Kullanılan Matlab Programı.....	93
	ÖZGEÇMİŞ.....	104

## SİMGE LİSTESİ

$B$	Bant genişliği
$E$	Hata fonksiyonu
$F_{ref}(\omega)$	Referans gürültü faktörü
$F_{req}(\omega)$	İstenen gürültü faktörü
$G_T(\omega)$	Kuvvetlendirici güç kazancı
$G_{Tmax}(\omega)$	Maksimum kazanç değeri
$G_{Tmin}(\omega)$	Minimum kazanç değeri
$G_{Treq}(\omega)$	İstenen kazanç değeri
$G_{Tref}(\omega)$	Referans kazanç
$P_{avs}$	Maksimum kaynak gücü
$P_L$	Yüke aktarılan güç
$S$	Saçılma parametresi
$V_g$	Kaynak gerilimi
$V_i(\omega)$	VSWR
$V_{iref}(\omega)$	Referans giriş duran dalga oranı
$V_{DS}, I_{DS}, V_{CE}, I_C$	Transistor kutuplama koşulları
$Z_i$	Giriş empedansı
$Z_L(\omega)$	Yük empedansı
$Z_S(\omega)$	Kaynak empedansı
$Z_{out}$	Çıkış empedansı
$Z_{in}$	Giriş empedansı
$Z_{out}^{imc}$	Giriş uydurma devresinin çıkış empedansı
$Z_{Limc}$	Transistorun giriş empedansı
$Z_{in}^{omc}$	Çıkış uydurma devresinin giriş empedansı
$Z_S^{omc}$	Transistorun çıkış empedansı
$Z_g$	Kaynak direnci
$\delta$	Hata

## KISALTMA LİSTESİ

CT	Configuration Type
IMC	Input Matching Circuit
NE329S01	Katalogdan seçilmiş bir transistor türü
NF	Noise Figure
OMC	Output Matching Circuit
VSWR	Voltage Standing Wave Ratio



## ŞEKİL LİSTESİ

Şekil 3.1 Giriş ve çıkış uydurma devreli mikrodalga kuvvetlendiricisi .....	7
Şekil 3.2 Giriş uydurma tasarım devresi .....	7
Şekil 3.3 Çıkış uydurma tasarım devresi .....	7
Şekil 3.4 Mikrodalga transistorun iki-kapılı modeli .....	10
Şekil 4.1 Mikrodalga kuvvetlendiricisi tasarım uzayı “Kara-Kutu” modeli .....	13
Şekil 4.2 “Performans veri sayfaları”nın “Yapay Sınır Ağı” blok diyagramı (Güneş, 2003)..	13
Şekil 5.1 Giriş empedans düzleminde koşullu kararlı halde bir $V_{ireq}$ ile sınırlandırılmış kazanç daireleri (Güneş, 1994) .....	14
Şekil 6.1 Saçılma değişkenlerinin tanımı .....	16
Şekil 8.1.1 Giriş devresi .....	26
Şekil 8.1.2 Hesaplanan ve hedef empedans değerlerinin gerçek kısmı .....	27
Şekil 8.1.3 Hesaplanan ve hedef empedans değerlerinin sanal kısmı .....	28
Şekil 8.1.4 Modellenen devrenin kazancı .....	29
Şekil 8.1.5 Çıkış devresi .....	30
Şekil 8.1.6 Hesaplanan ve hedef empedans değerlerinin gerçek kısımları .....	31
Şekil 8.1.7 Hesaplanan ve hedef empedans değerlerinin sanal kısımları .....	31
Şekil 8.1.8 Modellenen devrenin kazancı .....	32
Şekil 8.1.9 Modellenen devrenin giriş yansıma katsayısı .....	33
Şekil 8.1.10 Modellenen devrenin gürültüsü .....	34
Şekil 8.1.11 Modellenen devrenin kazancı .....	34
Şekil 8.2.1 Giriş devresi .....	36
Şekil 8.2.2 Hesaplanan ve hedef empedans değerlerinin gerçek kısmı .....	37
Şekil 8.2.3 Hesaplanan ve hedef empedans değerlerinin sanal kısmı .....	37
Şekil 8.2.4 Modellenen devrenin kazancı .....	38
Şekil 8.2.5 Çıkış devresi .....	39
Şekil 8.2.6 Hesaplanan ve hedef empedans değerlerinin gerçek kısımları .....	39
Şekil 8.2.7 Hesaplanan ve hedef empedans değerlerinin sanal kısımları .....	40
Şekil 8.2.8 Modellenen devrenin kazancı .....	41
Şekil 8.2.9 Modellenen devrenin giriş yansıma katsayısı .....	42
Şekil 8.2.10 Modellenen devrenin gürültüsü .....	42
Şekil 8.2.11 Modellenen devrenin kazancı .....	43
Şekil 8.3.1 Giriş devresi .....	44
Şekil 8.3.2 Hesaplanan ve hedef empedans değerlerinin gerçek kısmı .....	45
Şekil 8.3.3 Hesaplanan ve hedef empedans değerlerinin sanal kısmı .....	46
Şekil 8.3.4 Modellenen devrenin kazancı .....	47
Şekil 8.3.5 Çıkış devresi .....	48
Şekil 8.3.6 Hesaplanan ve hedef empedans değerlerinin gerçek kısımları .....	49
Şekil 8.3.7 Hesaplanan ve hedef empedans değerlerinin sanal kısımları .....	49
Şekil 8.3.8 Modellenen devrenin kazancı .....	50
Şekil 8.3.9 Modellenen devrenin giriş yansıma katsayısı .....	51
Şekil 8.3.10 Modellenen devrenin gürültüsü .....	52
Şekil 8.3.11 Modellenen devrenin kazancı .....	52
Şekil 8.4.1 Giriş devresi .....	54
Şekil 8.4.2 Hesaplanan ve hedef empedans değerlerinin gerçek kısmı .....	55
Şekil 8.4.3 Hesaplanan ve hedef empedans değerlerinin sanal kısmı .....	55
Şekil 8.4.4 Modellenen devrenin kazancı .....	56
Şekil 8.4.5 Çıkış devresi .....	57
Şekil 8.4.6 Hesaplanan ve hedef empedans değerlerinin gerçek kısımları .....	58
Şekil 8.4.7 Hesaplanan ve hedef empedans değerlerinin sanal kısımları .....	58

Şekil 8.4.8 Modellenen devrenin kazancı .....	59
Şekil 8.2.9 Modellenen devrenin giriş yansıma katsayısı .....	60
Şekil 8.4.10 Modellenen devrenin gürültüsü.....	61
Şekil 8.4.11 Modellenen devrenin kazancı .....	61
Şekil 8.5.1 Giriş devresi .....	63
Şekil 8.5.2 Hesaplanan ve hedef empedans değerlerinin gerçek kısmı.....	64
Şekil 8.5.3 Hesaplanan ve hedef empedans değerlerinin sanal kısmı .....	64
Şekil 8.3.4 Modellenen devrenin kazancı .....	65
Şekil 8.5.5 Çıkış devresi.....	66
Şekil 8.5.6 Hesaplanan ve hedef empedans değerlerinin gerçek kısımları .....	67
Şekil 8.5.7 Hesaplanan ve hedef empedans değerlerinin sanal kısımları.....	68
Şekil 8.5.8 Modellenen devrenin kazancı .....	69
Şekil 8.5.9 Modellenen devrenin giriş yansıma katsayısı .....	70
Şekil 8.5.10 Modellenen devrenin gürültüsü.....	70
Şekil 8.5.11 Modellenen devrenin kazancı .....	71
Şekil 8.6.1 Giriş devresi .....	72
Şekil 8.6.2 Hesaplanan ve hedef empedans değerlerinin gerçek kısmı.....	73
Şekil 8.6.3 Hesaplanan ve hedef empedans değerlerinin sanal kısmı .....	74
Şekil 8.6.4 Modellenen devrenin kazancı .....	75
Şekil 8.6.5 Çıkış devresi.....	76
Şekil 8.6.6 Hesaplanan ve hedef empedans değerlerinin gerçek kısımları .....	76
Şekil 8.6.7 Hesaplanan ve hedef empedans değerlerinin sanal kısımları.....	77
Şekil 8.6.8 Modellenen devrenin kazancı .....	78
Şekil 8.6.9 Modellenen devrenin giriş yansıma katsayısı .....	79
Şekil 8.6.10 Modellenen devrenin gürültüsü.....	79
Şekil 8.6.11 Modellenen devrenin kazancı .....	80
Şekil 8.7.1 Giriş devresi .....	81
Şekil 8.7.2 Hesaplanan ve hedef empedans değerlerinin gerçek kısmı.....	82
Şekil 8.7.3 Hesaplanan ve hedef empedans değerlerinin sanal kısmı .....	83
Şekil 8.7.4 Modellenen devrenin kazancı .....	84
Şekil 8.7.5 Çıkış devresi.....	85
Şekil 8.7.6 Hesaplanan ve hedef empedans değerlerinin gerçek kısımları .....	86
Şekil 8.7.7 Hesaplanan ve hedef empedans değerlerinin sanal kısımları.....	86
Şekil 8.6.8 Modellenen devrenin kazancı .....	87
Şekil 8.7.9 Modellenen devrenin giriş yansıma katsayısı .....	88
Şekil 8.7.10 Modellenen devrenin gürültüsü.....	89
Şekil 8.7.11 Modellenen devrenin kazancı .....	89

## ÇİZELGE LİSTESİ

Çizelge 8.1.1 Transistor kaynak empedansı .....	25
Çizelge 8.1.2 Transistor yük empedansı .....	25
Çizelge 8.1.3 Modellenen devre ile elde edilen empedans değerleri empedans .....	27
Çizelge 8.1.4 Modellenen devrenin kazancı .....	28
Çizelge 8.1.5 Modellenen devre ile elde edilen empedans değerleri .....	30
Çizelge 8.1.6 Modellenen devrenin kazancı .....	32
Çizelge 8.1.7 Tüm devre karakteristiği .....	33
Çizelge 8.2.1 Modellenen devre ile elde edilen empedans değerleri empedans .....	36
Çizelge 8.2.2 Modellenen devrenin kazancı .....	37
Çizelge 8.2.3 Modellenen devre ile elde edilen empedans değerleri .....	39
Çizelge 8.2.4 Modellenen devrenin kazancı .....	40
Çizelge 8.2.5 Tüm devre karakteristiği .....	41
Çizelge 8.3.1 Transistor kaynak empedansı .....	43
Çizelge 8.3.2 Transistor yük empedansı .....	44
Çizelge 8.3.3 Modellenen devre ile elde edilen empedans değerleri empedans .....	45
Çizelge 8.3.4 Modellenen devrenin kazancı .....	46
Çizelge 8.3.5 Modellenen devre ile elde edilen empedans değerleri .....	48
Çizelge 8.2.6 Modellenen devrenin kazancı .....	50
Çizelge 8.3.7 Tüm devre karakteristiği .....	51
Çizelge 8.4.1 Modellenen devre ile elde edilen empedans değerleri empedans .....	54
Çizelge 8.4.2 Modellenen devrenin kazancı .....	56
Çizelge 8.4.3 Modellenen devre ile elde edilen empedans değerleri .....	57
Çizelge 8.4.4 Modellenen devrenin kazancı .....	59
Çizelge 8.4.5 Tüm devre karakteristiği .....	60
Çizelge 8.5.1 Transistor kaynak empedansı .....	62
Çizelge 8.5.2 Transistor yük empedansı .....	62
Çizelge 8.5.3 Modellenen devre ile elde edilen empedans değerleri empedans .....	63
Çizelge 8.5.4 Modellenen devrenin kazancı .....	65
Çizelge 8.5.5 Modellenen devre ile elde edilen empedans değerleri .....	67
Çizelge 8.2.6 Modellenen devrenin kazancı .....	68
Çizelge 8.3.7 Tüm devre karakteristiği .....	69
Çizelge 8.6.1 Modellenen devre ile elde edilen empedans değerleri empedans .....	73
Çizelge 8.6.2 Modellenen devrenin kazancı .....	74
Çizelge 8.6.4 Modellenen devrenin kazancı .....	77
Çizelge 8.6.5 Tüm devre karakteristiği .....	78
Çizelge 8.7.1 Modellenen devre ile elde edilen empedans değerleri empedans .....	82
Çizelge 8.7.2 Modellenen devrenin kazancı .....	83
Çizelge 8.7.3 Modellenen devre ile elde edilen empedans değerleri .....	85
Çizelge 8.7.4 Modellenen devrenin kazancı .....	87
Çizelge 8.7.5 Tüm devre karakteristiği .....	88



## ÖNSÖZ

Bu çalışma Yıldız Teknik Üniversitesi Fen Bilimleri Enstitüsü Elektronik ve Haberleşme Mühendisliği anabilim dalı Haberleşme programında yüksek lisans tezi olarak hazırlanmıştır. Çalışmada, yayınlanan en son bilimsel veriler ve kaynaklar incelenerek Performans Üçlüleri olarak bilinen  $F_{ref}(\omega)$  Gürültü Faktörü,  $V_{i,ref}(\omega)$  Giriş VSWR ve  $G_{Tref}(\omega)$  Kazanç referans değerleri ile hedeflenen potansiyel bir B bandı içerisinde Mikrodalga Kuvvetlendirici tasarımları yapılmıştır.

Bu tezin hazırlanmasında ve çalışmalarım sırasında değerli yardımlarını esirgemeyen gerek moral ve gerekse bilgi açısından bana destek olan sayın hocam Prof. Dr. Filiz GÜNEŞ'e; her konuda desteğini esirgemeyen hocam, sayın Yar. Doç. Dr. Refet Ramiz'e; varlıklarıyla güven veren dostlarım Dr. Mehmet Fatih Çağlar ve Dr. Yavuz Cengiz'e; Yük. Müh. Serhat Altunç'a; Saşa'ya ve her şeyin üstündeki aileme teşekkür ediyorum.

## ÖZET

Aktif mikrodalga eleman karakterizasyonu ve geniş bantlı mikrodalga kuvvetlendiricisi tasarımı, haberleşme mühendisliğinin en önemli ilgi alanlarından biri olmaya, günümüzde de devam etmektedir. Özellikle, mikrodalga kuvvetlendiricisi tasarımında, sistem performansını en uygun şekle sokmak amacı ile birçok modern nümerik yöntem kullanılmaktadır. Bu yöntemlerde genellikle, bir çalışma bandı boyunca kazanç ( $G_T$ ) üzerinde yoğunlaşılırken, giriş uyumsuzluğu ( $V_i$ ), gürültü faktörü ( $F$ ), çıkış uyumsuzluğu ( $V_{out}$ ), gibi diğer performans ölçü kriterleri hesaba alınmaz. Diğer taraftan, 'en uygun şekle sokma' işlemi, sistemin performans model parametrelerine, yüksek dereceli nonlineer bağımlı bir işlemdir. Aslında, bir en uygun şekle sokma sürecinde, aktif eleman fiziksel limitleri ve/ya da  $F$ ,  $V_i$ ,  $G_T$  ve bant genişliği  $B$  performans ölçüleri ara-ilişkileri bilinmeksizin, istenilen  $F$ ,  $V_i$ ,  $G_T$  değerleri, 'referans' değer takımı olarak verilebilir. Fakat bu ( $F_{req}$ ,  $V_{i,req}$ ,  $G_{T,req}$ ) üçlüsünün uyumsuzluğu nedeni ile en uygun şekle sokma süreci, sık sık başarısızlıkla sonuçlanabilir. Çalışmada, bu engelleri aşmak amacıyla önce kuvvetlendiricide kullanılan aktif elemanın potansiyel performans karakteristikleri elde edilmiş ve bu karakteristikler ile hedef uzayı teşkil edilerek kuvvetlendirici için optimizasyon işlemi gerçekleştirilmiştir.

Kuvvetlendiriciyi en uygun şekle sokma için ilk aşamada potansiyel performans karakteristikleri incelenerek hedef uzayı oluşturulmuştur. Optimizasyonun ikinci aşaması olarak probleme uygun hata fonksiyonu teşkil edilir. Son aşamasında hata fonksiyonunun hedef uzayı içinde küresel minimumunu bulmak için algoritma teşkil edilmesidir.

Bu çalışmada son olarak en uygun şekle sokma sonucu bulunan devre elemanları ile bütün devre analiz edilmiş ve sonuçlar bir profesyonel benzetim programı ile test edilmiştir.

**Anahtar Kelimeler:** Mikrodalga Kuvvetlendirici, Transdüser Güç Kazancı, Giriş VSWR, Gürültü Faktörü.

## ABSTRACT

Characterization of active microwave devices and design of the wideband microwave amplifiers are still among the major interests in the communication engineering. Especially, in designing microwave amplifiers, many sophisticated numerical methods are utilized to optimize the system performance. Generally, the optimization is focused on the transducer power gain ( $G_T$ ) over the frequency band of operation without controlling the other performance criteria such as the noise ( $F$ ), the input VSWR ( $V_i$ ), and the output VSWR ( $V_o$ ). It should also be mentioned that the optimization process of the performance is highly nonlinear in terms of the descriptive parameters of the system. Certainly, within the optimization process, one can easily imbed the desired performance goals without knowing the physical limits and/or compromise relations among  $F$ ,  $V_i$  and  $G_T$  and bandwidth  $B$  appropriately. But unfortunately, this process, often fails in hitting the desired goals. However, in this work to overcome all these above-mentioned handicaps firstly the potential performance characteristics of the active element employed in the amplifier are obtained to form the target space of the optimization.

In the optimization process of the amplifier, firstly the target space is formed subject to the potential performance of the device and the limits of the technology used in realization. In the second stage a multiobjective error function is chosen subject to the features of the system. Final stage is to chose and program the optimization algorithm to determine the global minimum of the error function within the target space.

In the end the complete analysis of the whole system is done using the resulted optimization parameters and the results are compared with the results of the Professional software.

**Key Words:** Microwave Amplifier, Transducer Power Gain, Input VSWR, Noise Figure, Simplex Algorithm,

## 1. GİRİŞ

Geniş bantlı mikrodalga kuvvetlendiricisi tasarımı, haberleşme mühendisliğinin en önemli ilgi alanlarından biri olmaya, günümüzde de devam etmektedir. Özellikle, mikrodalga kuvvetlendiricisi tasarımında, sistem performansını en uygun şekle sokma amacı ile birçok modern nümerik yöntem kullanılmaktadır. Bu yöntemlerde genellikle, bir çalışma bandı boyunca kazanç ( $G_T$ ) üzerinde yoğunlaşılırken, giriş uyumsuzluğu ( $V_i$ ), gürültü faktörü ( $F$ ), çıkış uyumsuzluğu ( $V_{out}$ ), gibi diğer performans ölçü kriterleri, hesaba alınmaz. Diğer taraftan, 'en uygun şekle sokma' süreci, sistemin performans model parametrelerine, yüksek dereceli nonlinear bağımlı bir süreçtir. Aslında, bir en uygun şekle sokma sürecinde, aktif eleman fiziksel limitleri ve/ya da  $F, V_i, G_T$  performans ölçüleri ara-ilişkileri bilinmeksizin, istenilen  $F, V_i, G_T$  değerleri, 'referans' değer takımı olarak verilebilir. Fakat bu ( $F_{req}, V_{ireq}, G_{Treq}$ ) üçlüsünün uyumsuzluğu nedeni ile en uygun şekle sokma süreci, sık sık başarısızlıkla sonuçlanmaktadır. Bu çalışmanın amacı, bu engelleri aşmaktır. Kayıpsız ve resiprok uydurma devreleri ile tek transistör bir kuvvetlendiricinin  $F, V_i, G_T$  performans bileşenleri, devredeki transistörün performans bileşenlerine eşittir; bu uydurma devrelerinin kayıpsızlık ve resiprosite özelliklerinin direkt sonucudur.

Çalışmanın aşamaları aşağıdaki şekilde sıralanabilir:

İlk aşama,  $V_{DS}, I_{DS}$  transistör kutuplama koşulları ve  $B$  çalışma bandını, uyumlu  $F(\omega_i), V_i(\omega_i), G_T(\omega_i)$  üçlüsünü ve  $Z_L(\omega_i), Z_S(\omega_i), i= 1,2,\dots,N$  sonlandırma fonksiyonlarını tayin edebilmek için potansiyel performans karakteristiklerini elde etmek;

İkinci aşama, en uygun şekle sokma sürecinde, en uygun şekle sokma vektörünü ve objektif (hata) fonksiyonunu tespit etmek;

Son aşama, optimizasyon değişken vektörünü ve neticelenen kuvvetlendirici devresini oluşturabilmek için 'veri işleme' tekniği seçip uygulamaktır.

Çalışmamızda birkaç ayrı veri işleme tekniği denenmiş, en iyi sonuçlar sunulmuştur.

## 2. ÖNCEKİ ÇALIŞMALAR

Literatürde bulunan mikrodalga kuvvetlendirici tasarımları ekseriyetle ya kazancın ya da gürültü faktörünün en uygun şekilde sokulması üzerinde yoğunlaşmıştır. Burada bahsedilebilecek önemli teknolojik çalışmalar şu şekilde özetlenebilir: Hara ve arkadaşları 1988 yılında aktif mikrodalga endüktansı tasarlayıp geniş bantlı MMIC kuvvetlendiricisinde kullanmışlardır. Yine 1988 yılında Yuen ve arkadaşları monolitik tek katlı HEMT Ka bandı düşük gürültülü bir mikrodalga kuvvetlendiricisi üzerinde çalışarak 20–38 GHz arasında 6 dB kazanç ve 26,5–40GHz arası 5dB gürültü faktörünü elde etmişlerdir. Mikrodalga kuvvetlendiricisinin özellikle GaAs/GaAlAs Darlington HBT transistor çifti kullanarak iki kuvvetlendirici varyansını ion implementation tekniği ile Topham ve arkadaşları (1989) gerçekleştirmişlerdir: kuvvetlendiricilerden birisi 8.5dB'lik kazancı 0-5GHz arasında; diğeri 13dB'lik kazancı 0-3GHz arasında -3dB bant genişliği ile vermektedir.

Mikrodalga kuvvetlendiricilerinin sadece kazancı veya gürültüsü dışında giriş ve çıkış uyumsuzluğu gibi diğer performans ölçüleri de hesaba katarak aynı anda optimize etmeye yönelik çalışmalarda literatürde yer almaktadır. Bu çalışmalara Perennec ve arkadaşları (1989), güç kazancı ve gerilim duran dalga oranını (VSWR), iki ve üç katlı mikrodalga kuvvetlendiricilerde en küçük kareler metodu ile optimize ederek örnek olmuşlardır. Aynı yıl Cioffi (1989), empedans uydurma metotları ile geniş bantlı dağılmış parametrelili kuvvetlendiricinin  $25\Omega$  ve  $50\Omega$ 'luk yükler altında kazanç ve giriş yansımaya katsayısını Monte Carlo Yield benzetimi ile 2-20GHz bandında optimize etmiştir. Capponi ve arkadaşları (1991) transistorun saçılma ve gürültü parametreleri yardımıyla buldukları kararlılık dairelerinden elde ettikleri aktif eleman çalışma koşullarında kazanç, gürültü oranını ve giriş yansımaya katsayısını da hesaba alarak 9-11GHz frekans bandında kuvvetlendirici tasarlamışlardır. Semli ve arkadaşları (1992), 50MHz-6GHz frekans bandında 6 dB kazanç, 8dB giriş ve 10dB çıkış dönüş kaybı ile köprülenmiş T-Bobin uydurma devreli küçük işaret MMIC kuvvetlendiricisi gerçekleştirmişlerdir. 1995 yılında Tanzi, giriş ve çıkış VSWR sınırlamalarını hesaba katan geniş bantlı düşük gürültülü transistor kuvvetlendirici tasarımı için bir metot teklif etmiş, üç örnek ile bu metodun uygulanabilirliğini göstermiş ve SUPER COMPACT ile devreyi simule etmiştir.

Elektronik devrelerde empedans uyumsuzluğunu yenmek için uydurma devre kullanımı oldukça yaygın olarak bulunmaktadır. Literatürde geniş bantlı mikrodalga kuvvetlendiricileri tasarımı üzerine önemli teorik çalışmalardan birisi şüphesiz ki Reel Frekans Tekniğidir (Yarman, B.S. ve Carlin, H. 1982). 1990 yılında Jung, reel frekans tekniğini kullanarak LC

merdiven tipi uydurma devreleri ile kuvvetlendirici tasarımını garanti edilmiş stabilite ile sınırlandırılmamış en uygun şekle sokma için formülize etmiş ve 8–12 GHz frekans bandında  $11,3 \pm 0,4$  dB kazancını gerçekleştirmiştir. Kerherve (1998) reel frekans tekniğini kayıplı jonksiyonları ile kaskad transmisyon hatlarından oluşan uydurma devrelerine sahip, düşük gürültülü bir mikrodalga kuvvetlendiricisi tasarımına uygulamış ve gerçekleştirmiştir. Reel frekans tekniği, 2001 yılında dağılmış ve toplu parametrelili karışık elemanlı uydurma devrelerine Aksen, A ve Yarman B.S. tarafından genişletilmiştir. Ayrıca Yarman ve arkadaşları pasif tek kapılı elemanların Darlington eşdeğerlikleri için empedans temelli bir metot ortaya koymuşlardır (2001). Uydurma devre tasarımı ile ilgili yapılan çalışmalardan; Marin ve arkadaşları (1991) ticari  $50\Omega$  mikrodalga modüler mikrodalga kuvvetlendiriciler ile pin fotodetektörler arasına empedans uydurmak için yüksek empedanslı transmisyon hatlarından faydalanmışlar ve 0-7GHz bandında düşük gürültülü bir devre elde etmişlerdir. Bu konu üzerine çalışan Itoh (1994) sabit ve paralel direnç devrelerinden oluşan kayıplı uydurma devreleri ile 4-25GHz arası kazancı  $8,3 \pm 8$  dB olan 0,5 W bir güç kuvvetlendiricisi tasarlamıştır.

Yine bilgisayar teknolojisindeki gelişmelere bağlı olarak “Yazılım Hesaplama” yöntemleri mikrodalga mühendisliğinde kendisine yer edinmiştir. Vai ve arkadaşları (1990) monolitik dağılmış parametrelili kuvvetlendiricinin kazanç ve duran dalga oranını (VSWR) yazılım hesaplama yöntemlerinden simulated annealing metodu ile optimize etmiştir. 1994 yılında Günel ve Yazgan düşük gürültülü, geniş bantlı bir mikrodalga kuvvetlendirici tasarımında kontrollü rasgele arama metodu ile adaptif karmaşık en uygun şekle sokma metodunu hibrit olarak kullanmışlardır. Bu sayede çalışma frekans bölgesinde düz bir kazancı, düşük gürültü faktörünü, kuvvetlendirici kararlılığını ve kayıp faktörünü reaktif elemanlardan oluşan uydurma devresi ile elde etmişlerdir.

Çalışmanın temelini oluşturan ve aktif elemanın giriş yansıması, gürültü ve yapının çalışma parametreleri, yapılandırma tipi, çalışma koşulları  $V_{DS}$ ,  $I_{DS}$  ve çalışma frekansına bağlı olarak  $Z_S(\omega)$  ve  $Z_L(\omega)$  sonlandırmaları ile potansiyel kazanç karakteristiklerini elde eden çalışmayı Güneş ve arkadaşları (2002) gerçekleştirmişleridir. Bu çalışma ile  $Z_S(\omega)$  ve  $Z_L(\omega)$  empedans veri modelleme teknikleri kullanılarak gerçekleştirilmiştir.

Literatürdeki eleman modelleme, iki temele dayandırılmaktadır: (i) Genellikle küçük işaret performansı çalışmaları, gürültü performansı çalışmalarından ayrılmıştır. Bu konudaki yayınlar ya sadece küçük işaret modeli ya da mevcut küçük işaret eşdeğer devrelerine

dayandırılmış ve eleman gürültü özellikleriyle ilişkilendirilmemiş gürültü davranışı yaklaşımlarıdır. Sadece Hu ve arkadaşları (1993) ve Roux ve arkadaşları (1995)'de bu davranışlar klasik bir eşdeğer devrede birleştirilmişlerdir. (ii) Bir tümleşik mikrodalga elemanı ve paketlenmesini karakterize etmenin standart yaklaşımı her bir bileşeni elektriksel ölçmelerle uyum içinde olacak şekilde bir eşdeğer devreyle modellemektir. Böyle bir yaklaşımın, paketlemenin, elemanın paketlenildiği durumdaki toplam elektriksel özelliklerine katkısını doğru olarak modellemediği Bridge ve arkadaşları (1992) tarafından gösterilmiştir.

Ayrıca klasik eşdeğer devre eleman değerlerini bulmakta kullanılan en uygun şekle sokma temelli çıkarım teknikleri, tek çözüm takımı yerine birçok alternatif çözüm takımları üretirler. Kısımlara ayırarak ölçme yöntemi Curtice ve Camisa (1984) ve otomatik dekompozisyon tekniğiyle Kondoh (1986) bir kısım gelişmelere rağmen, başlangıç değerinden kaynaklanan belirsizlik hala mevcuttur.

Yayınlanan modellere göre Güneş ve arkadaşları (1996) ölçme sonuçları ile daha iyi bir uyum sergileyen, mikrodalga transistorun hem işaret hem gürültü özellikleri bir YSA modelinde birleştirilmiştir. Fizik-temelli FET modeller gibi hassas modeller kullanma trendi en uygun şekle sokma sonuçları ile ilişkilendirilmesi talep edildiğinde göz korkutucu işlemler ile karşı karşıya gelmektedir. Bu tip modellerin standart en uygun şekle sokma ve istatistiksel yaklaşımlarda kullanımı hesaplama açısından çok yoğun bir işlemdir. Bundan dolayı devre benzetimliğinin her adımında fizik-temelli denklemlerin çözülmesi izleği hesaba katılmalıdır. Bu tip var olan en uygun şekle sokma metotları off-line tipi hesaplamalardan esinlenerek geliştirilmiştir. Tasarımcıların katalogdaki, hatta devre topolojilerinde modifikasyonlar yapıldıktan sonra devreyi yeniden optimize etme gereksinimi duymaları durumu interaktif tasarıma uygun değildir. Bu problemlerin üstesinden gelebilmek için, iki tip yaklaşımın çok boyutlu polinomlar yaklaşımı Barby ve arkadaşları (1988), Biernacki ve arkadaşları (1989) ve look-up tablosu yaklaşımının Meijer (1990) tarafından uygulandığı çalışmaların yerine Güneş ve arkadaşları (1996)'in önerdiği YSA modeli yaklaşımı eleman modellemeye, devreyi en uygun şekle sokmaya ve istatistiksel tasarımda uygulanmaya yine bu tez çalışması ile başlanmıştır. Bizim önerdiğimiz Bulanık Mantık (Cengiz ve arkadaşları 2003) modeli, aktif eleman performans veri sayfalarında kullanılmıştır. Yapay sinir ağı ile mikrodalga kuvvetlendirici tasarımında Goasguen ve arkadaşları (2000) FDTD ile hibrit bir çalışma gerçekleştirmiştir. Bu sayede bir mikrodalga kuvvetlendiricisinin büyük işaret küresel modellemesini yapmıştır. Bu konuda yine aynı yıl Males-Ilic ve arkadaşları (2000), MMDS uygulaması için tek katlı bir kuvvetlendiricideki transistorun gürültü parametrelerini yapay

sinir ađları ile modellemiřler ve bu modellenen transistor ile 11,7–12,5 GHz arası bir mikrodalga kuvvetlendirici tasarlamıřlardır.





### 3. MİKRODALGA KUVVETLENDİRİCİ OPTİMİZASYONU

#### 3.1 Temel Mühendislik Optimizasyon Problemleri

Bir Mühendislik sistemi, verilen belli bir hedef uzayını gerçekleştirecek şekilde tasarlanır. Örneğin, bizim ele aldığımız mikrodalga kuvvetlendiricisinde hedef uzayımız, devremizin öngörülen belli bir B bant genişliği içinde Gürültü Faktörü  $F$ , Giriş Yansıtma Katsayısı  $\rho_i$  ve Kazanç  $G_T$ 'den ibarettir. Her mühendislik sisteminde hedef uzayını gerçekleştirecek tasarım değişkenleri seçilir. Hedef uzayı ile tasarım değişkenleri arasında genellikle bir nonlinear ilişki vardır. Bizim sistemimizde tasarım değişkenleri,  $h$  polinomunun katsayılarıdır ve hedef fonksiyonlarımız  $F$ ,  $\rho_i$ ,  $G_T$  ile tasarım değişkenleri arasında yüksek nonlinear bir ilişki vardır. Hedefi gerçekleştiren "Tasarım" setini bulabilmek için, genellikle Hata ya da Amaç fonksiyonu araç olarak kullanılır. Hata fonksiyonu, hedef ile optimizasyon sonucu hesaplanan farkının biçimi ile belirlenen bir fonksiyondur. Hata fonksiyonları "Mühendislik" problemine göre çeşitli biçimlerde olabilir: Lineer, ikinci derece, üstel,... Hedefi gerçekleştiren "Çözüm" takımları, genellikle "Hata" fonksiyonunun "Global" minimumunu gerçekleştiren takımlardır. Bu yüksek dereceden nonlinear hata fonksiyonun global minimumu, genellikle nümerik olarak bulunabilir ve bunun için çeşitli algoritmalar ele alınabilir. Bu tezde, her bir örnekleme frekans değeri için başlangıç koşulu, bir önceki frekanstaki sonuçlar kullanılarak performans karakteristikleri nokta ve nokta, Nelder-Mead Simpleks yöntemleri kullanılarak inşa edilmiştir.

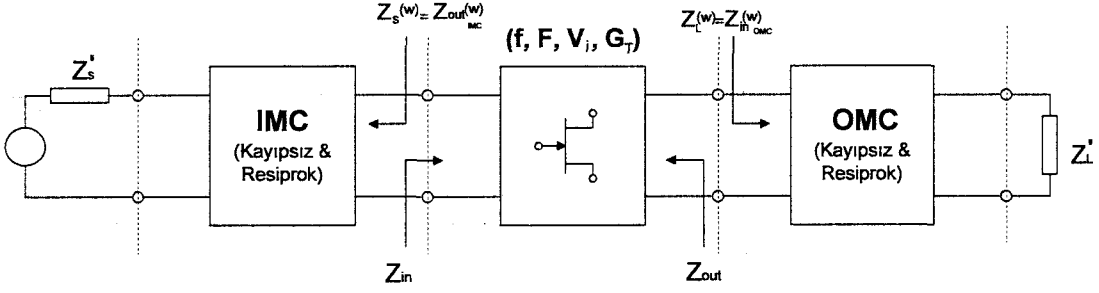
Tasarım Uzayı ve Mikrodalga Kuvvetlendiricisine Uygulaması

#### *{(Z<sub>S</sub>, Z<sub>L</sub>) ve B} Hedef Uzayı ve Kullanımı*

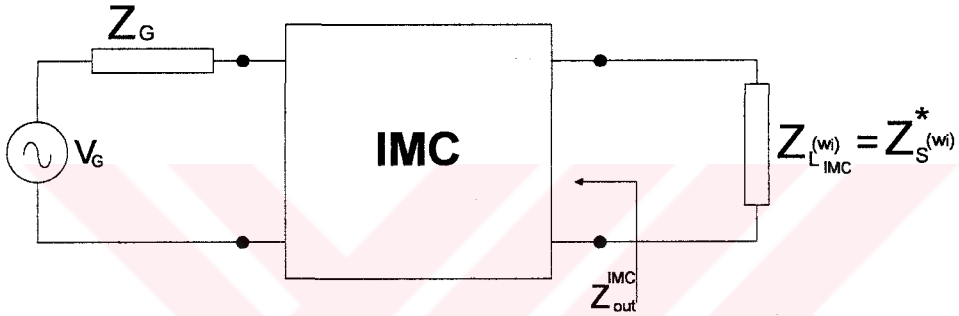
Bir mikrodalga kuvvetlendiricisinin giriş ve çıkış uydurma devreleri ile birlikte genel görünümü Şekil 3.1'de gösterilmiştir. Transistörün "Performans Karakterizasyonu" teorisi kullanılarak elde edilen uyumlu performans ( $F_{req}$ ,  $V_{ireq}$ ,  $G_{Treq}$ ) üçlülerinin kuvvetlendirici içinde gerçekleştirilebilmesi için transistörün kaynak ( $Z_{Sreq}$ ) ile sürülmesi ve yük ( $Z_{Lreq}$ ) ile de yüklenmesi gerekmektedir. Bu yaklaşımda,  $Z_{Sreq}$  'ta Giriş Uydurma Devresi (IMC),  $Z_{Lreq}$  'ın Çıkış Uydurma Devresi (OMC) ile ayrı ayrı en uygun şekle sokma ile gerçekleştirilmektedir (Şekil 3.1).

{(Z<sub>S</sub>, Z<sub>L</sub>) ve B} Hedef uzayı 'kazanç' ve 'empedans' olarak adlandırılabilir yaklaşımlar ile kullanılmıştır.

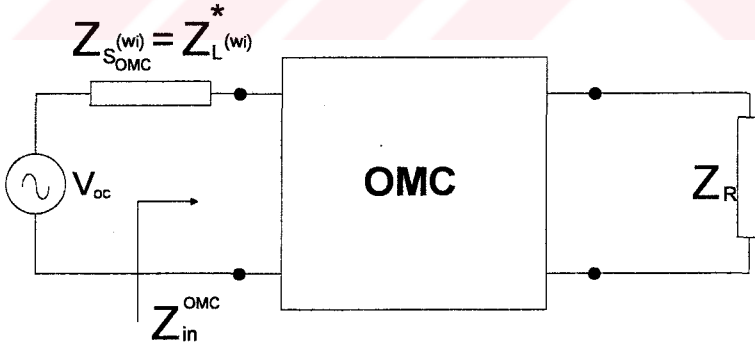
$Z_{sreq}$ 'ı gerçekleştirilen IMC devresi Şekil 3.2'de  $Z_{lreq}$ 'ın gerçekleştirildiği OMC devresi Şekil 3.3 de verilmektedir.



Şekil 3.1 Giriş ve çıkış uydurma devreli mikrodalga kuvvetlendiricisi



Şekil 3.2 Giriş uydurma tasarım devresi



Şekil 3.3 Çıkış uydurma tasarım devresi

**Kazanç Yaklaşımı:**

$$G_T = 1 - |\rho|^2$$

(3.1)

Burada,  $|\rho|$ : Bir uydurma devresinde giriş ya da çıkış yansıma katsayısının modülü olup örneğin Giriş Uydurma Devresi için aşağıdaki şekilde ifade edilebilir:

$$|\rho_{in}|^2 = \left| \frac{Z_{out}^{IMC} - Z_{L_{IMC}}^*}{Z_{out}^{IMC} + Z_{L_{IMC}}} \right|^2 = \left| \frac{Z_{out}^{IMC} - Z_S(\omega)}{Z_{out}^{IMC} + Z_S^*(\omega)} \right|^2 \quad (3.2)$$

şeklinde hesaplanır. Burada;

$Z_{out}^{IMC}$  = Giriş uydurma devresinin çıkış empedansı,

$Z_{L_{IMC}}$  = Transistorun giriş empedansı,

$Z_S$ =Kaynak empedansıdır.

Aynen kaynak empedansını transistorun giriş empedansına uygunlaştıran devrede olduğu gibi transistorun çıkış empedansını, yük empedansına eşitleyen uydurma devresi de yukarıdaki bağıntılardan tasarlanabilir.

Çıkış Uydurma Devresi için yansıma katsayısı aşağıdaki şekilde ifade edilebilir:

$$|\rho|^2 = \left| \frac{Z_{in}^{OMC} - Z_{S_{OMC}}^*}{Z_{in}^{OMC} + Z_{S_{OMC}}} \right|^2 = \left| \frac{Z_{in}^{OMC} - Z_L(\omega)}{Z_{in}^{OMC} + Z_L^*(\omega)} \right|^2 \quad (3.3)$$

Burada;

$Z_{in}^{OMC}$  = Çıkış uydurma devresinin giriş empedansı,

$Z_{S_{OMC}}$  = Transistorun çıkış empedansı,

$Z_L$ =Yük empedansıdır.

Bu yaklaşımda hata fonksiyonu olarak aşağıdaki hata fonksiyonu kullanılmıştır.

$$E = \sum_i |(1 - G_T(\omega_i))| \quad (3.4)$$

### ***Empedans Yaklaşımı***

Bu yaklaşımda,

Giriş uydurma devresi için kullanılan hata fonksiyonu :

$$E = \sum_i \left| \left( \operatorname{Re}(Z_{s_{req}}(\omega_i)) - \operatorname{Re}(Z_{s_{cal}}(\omega_i)) \right) + \left( \operatorname{Im}(Z_{s_{req}}(\omega_i)) - \operatorname{Im}(Z_{s_{cal}}(\omega_i)) \right) \right| \quad (3.6)$$

Çıkış uydurma devresi için de benzer olarak hata fonksiyonu :

$$E = \sum_i \left| \left( \operatorname{Re}(Z_{L_{req}}(\omega_i)) - \operatorname{Re}(Z_{L_{cal}}(\omega_i)) \right) + \left( \operatorname{Im}(Z_{L_{req}}(\omega_i)) - \operatorname{Im}(Z_{L_{cal}}(\omega_i)) \right) \right| \quad (3.7)$$

### 3.2 Aktif Eleman Karakterizasyonu ve Performans Ölçü Fonksiyonları

#### *Transistor İşaret ve Gürültü Davranışı*

Aktif eleman olarak transistor kullanılmıştır. Bir mikrodalga transistorünün küçük-ışaret ve gürültü davranışı, genellikle saçılma [S] ve gürültü [N] parametreleri ile karakterize edilen bir iki-kapılı ile modellenebilir. [S] ve [N] parametreleri üretici firma tarafından transistor ün yapılandırma tipi CT, kutuplama koşulları  $V_{DS}$  ve  $I_{DS}$  ve çalışma frekansı  $f$  den oluşan çalışma uzayının sonlu sayıda noktalarındaki ölçümler sonucu “veri sayfaları” halinde verilmektedir.

Transistoru ölçüm sonucu doğrudan karakterize eden [S] ve [N] parametreleri kullanılan devre yapılandırmasına bağlı olarak uygun diğer tip karakterizasyon parametrelerine dönüştürülebilir. Buna göre, Şekil 3.15’teki transistor iki-kapılısı için V-I denklemleri matrisiyel formda aşağıdaki şekilde ifade edilebilir:

$$\begin{bmatrix} V_1 \\ V_2 \end{bmatrix} = \begin{bmatrix} z_{11} & z_{12} \\ z_{21} & z_{22} \end{bmatrix} \begin{bmatrix} I_1 \\ I_2 \end{bmatrix} \quad (3.8)$$

Ayrıca transistorun sonlandırılma denklemleri

$$V_1 = V_s - I_1 Z_s \quad V_2 = -I_2 Z_L \quad (3.9)$$

ve  $Z_i$  giriş ve  $Z_o$  çıkış empedansları da

$$Z_i = \frac{V_1}{I_1} = z_{11} - \frac{z_{12} z_{21}}{z_{22} + Z_L} \quad (3.10)$$

$$Z_o = \frac{V_2}{I_2} = z_{22} - \frac{z_{12} z_{21}}{z_{11} + Z_s} \quad (3.11)$$

### 3.3 Transistor Performans Ölçü Fonksiyonları

Bir transistor iki-kapılı performansı genellikle üç temel fonksiyon ile ölçülebilir: Transduser Güç Kazancı  $G_T$ , Gürültü faktörü  $F$  ve Giriş VSWR fonksiyonu  $V_i$  'dir. Bu fonksiyonlar transistor  $[Z]$  parametreleri, kaynak ve yük sonlandırmaları cinsinden aşağıdaki şekilde ifade edilebilir (Collins):

$$G_T = \frac{P_L}{P_{AVS}} \quad (3.12)$$

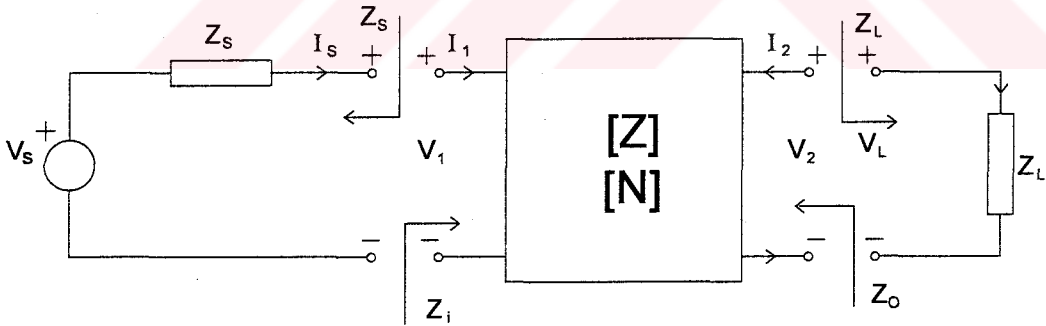
$$G_T \{R_s, X_s, R_L, X_L\} = \frac{4R_s R_L |Z_{21}|^2}{|(z_{11} + Z_s)(z_{22} + Z_L) - z_{12} z_{21}|^2}$$

$$F = \frac{(S/N)_i}{(S/N)_o} = F \{R_s, X_s\} = F_{\min} + \frac{R_N}{|Z_{opt}|^2} \frac{|Z_s - Z_{opt}|^2}{R_s} \quad (3.13)$$

$$V_i \{R_s, X_s, R_L, X_L\} = \frac{1 + |\rho_i|^2}{1 - |\rho_i|^2}, \rho_i = \frac{Z_s - Z_i^*}{Z_s + Z_i} \quad (3.14)$$

Ayrıca, burada kaynak  $Z_s$  ve yük  $Z_L$  pasif sonlandırmaları transistorun kararlı çalışmasını sağlayacak şekilde tayin edilmelidir:

$$\text{Re}\{Z_i\} \geq 0 \text{ ve } \text{Re}\{Z_o\} \geq 0 \quad (3.15)$$



Şekil 3.4 Mikrodalga transistorun iki-kapılı modeli

Tayin edilmiş  $Z_s$  ve  $Z_L$  sonlandırmaları, transistorlu kuvvetlendiricide verilen kaynak  $Z_g$  ve alıcı  $Z_r$  sonlandırmalarından sırası ile giriş ve çıkış uydurma devreleri ile elde edilirler. Bir kuvvetlendirici devresinde kullanılan uydurma devreleri aynı zamanda kayıpsız olmalı ve transistor için talep edilen çalışma bandını karşılamalıdır. Bu çalışmada uydurma devresi saçılma parametreleri, kayıpsızlık ve resiprosite koşullarını gerçekleyecek şekilde tayin

edilmiştir. Bu uydurma devreleri, pratikte kolayca karşılanabilir değerlere sahip C kapasite ve L self elemanları ile tasarlanmıştır. Sonuç olarak kuvvetlendiricinin performansını tamamıyla aktif eleman tayin ettiği söylenilebilir.



## 4. MİKRODALGA KUVVETLENDİRİCİSİ GERÇEKLENEBİLİR TASARIM UZAYI

### 4.1 Mikrodalga Kuvvetlendiricisi Optimizasyonu İki Temel Problemi

Bir mühendislik en uygun şekle sokma probleminde genellikle iki temel problem ile karşılaşılır:

- i) “Gerçeklenebilir“ Tasarım Değişkenleri ve Hedefleri cinsinden “Gerçeklenebilir Tasarım Uzayı”nın tayini;
- ii) Optimizasyonu yöneten Hata (Amaç) fonksiyonunun “Gerçeklenebilir Tasarım Uzayı” içinde yer alan “Global Minimumu”nun tayini.

Bu çalışmadaki mikrodalga kuvvetlendiricisini en uygun şekle sokmada “Tasarım Değişkenleri Uzayı”,  $h$  polinomu katsayılarıdır. Bu çalışmada “Tasarım Hedef Uzayı” olarak öngörülen bir B çalışma bandı içinde, transduser güç kazancı  $G_T$ , gürültü faktörü  $F$  ve giriş VSWR  $V_i$  bileşenlerinden oluşmuştur ve sonucunda çok hedefli bir en uygun şekle sokma prosesi kullanılmaktadır.

Problemde söz konusu olan “Gerçeklenebilir Tasarım Uzayı” için “Tasarım Değişkenleri”;

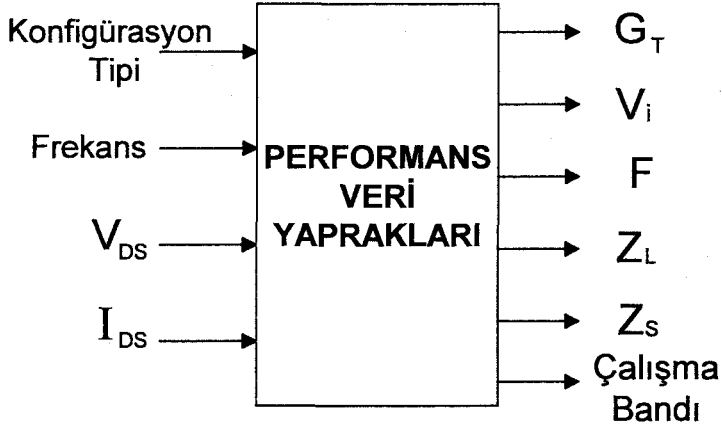
- i) Kullanılan transistörün hedef çalışma bandı  $B$ 'yi,
- ii) Devrenin gerçekleştirileceği teknolojinin alt ve üst sınırlamaları ele alınarak;

Ayrıca “Tasarım Hedefleri” de;

- iii) Kullanılan transistör “Performans Karakterizasyonu” (Güneş, 1994) teorisi uygulanması sonucu,  $(C_T, V_{DS}, I_{DS}$  ve  $f)$  çalışma bölgesinde elde edilen uyumlu  $(F, V_i, G_T)$  üçlüleri ve  $(Z_S, Z_L)$  sonlandırmaları kullanılarak tayin edilmektedir.

### 4.2 Gerçeklenebilir Tasarım Hedef Uzayı Tayini: Performans Veri Sayfaları

Bir mikrodalga transistör kuvvetlendiricisi için “Gerçeklenebilir Tasarım Hedef Uzayı”, aktif elemanın “Performans Veri Sayfaları” olarak isimlendirilebilecek aşağıdaki “Kara Kutu” modeli ile elde edilebilir:

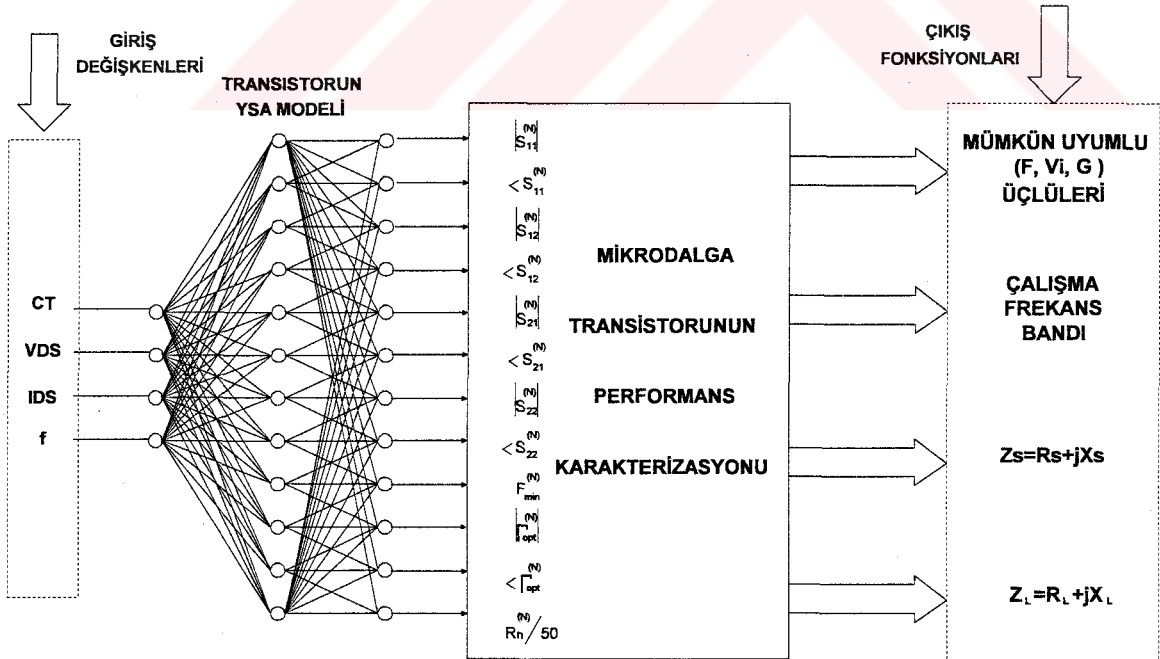


Şekil 4.1 Mikrodalga kuvvetlendiricisi tasarım uzayı “Kara-Kutu” modeli

Bu “Kara Kutu”, iki alt bloktan oluşturulabilir:

- i) Transistorun “Soft” modeli,
- ii) “Performans Karakterizasyonu Teorisi”

İlk blok, transistorun işaret ve gürültü davranışını çalışma uzayının her noktasında tanımlamak fonksiyonunu görür ve “Yapay Sinir Ağı” hesaplama yöntemi ile gerçekleştirilmiştir.



Şekil 4.2 “Performans veri sayfaları”nın “Yapay Sinir Ağı” blok diyagramı (Güneş, 2003)

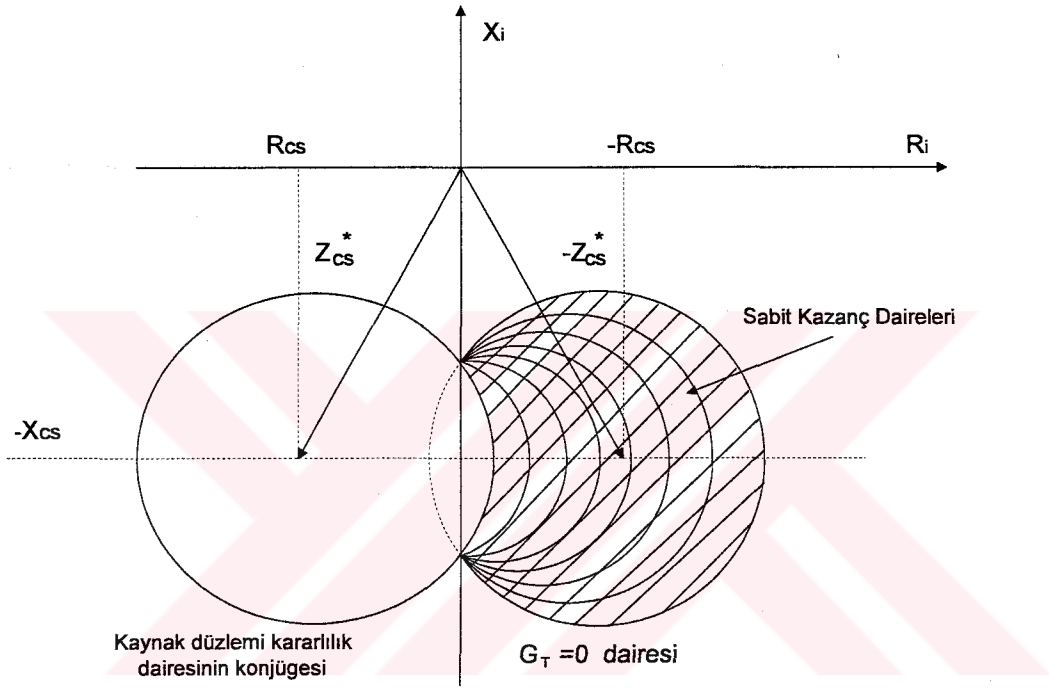


## 5. TRANSİSTOR PERFORMANS KARAKTERİZASYONU

3.10–3.12 ile verilen transistor performans ölçü fonksiyonlarını eş zamanlı gerçekleyen  $(F, V_i, G_T)$  ve  $(Z_S, Z_L)$  fiziksel çözümleridir (Güneş, 1994, 1998, 2002). Fiziksel gerçekleştirilebilirlik koşulları aşağıda verilmiştir:

$$F_{req} \geq F_{min}, V_{ireq} \geq 1, G_{Tmin} \leq G_{Treq} \leq G_{Tmax} \quad (5.1)$$

$Z_{Sreq}$  ve  $Z_{Lreq}$  sonlandırmaları transistörü “Kararlı Çalışma Bölgesi”ndeki pasif sonlandırmalardan seçilmelidir (Şekil 5,1):



Şekil 5.1 Giriş empedans düzleminde koşullu kararlı halde bir  $V_{ireq}$  ile sınırlandırılmış kazanç daireleri (Güneş, 1994)

Transistor performans karakterizasyonu kuvvetlendirici tasarımı için bir  $B=f_1-f_2$  çalışma bandında, aşağıdaki uyumlu  $(F, V_i, G_T)$  üçlülerini ve  $(Z_S, Z_L)$  sonlandırmalarını çıktı olarak vermektedir:

$$\left( F_{req}, V_{ireq}, G_{Tmax} \right) \Leftrightarrow \begin{cases} Z_{Smax} = R_{Smax} + jX_{Smax} \\ Z_{Lmax} = R_{Lmax} + jX_{Lmax} \end{cases} \quad (5.2)$$

$$\left( F_{req}, V_{ireq}, G_{Tmin} \right) \Leftrightarrow \begin{cases} Z_{Smin} = R_{Smin} + jX_{Smin} \\ Z_{Lmin} = R_{Lmin} + jX_{Lmin} \end{cases} \quad (5.3)$$

$$\left( Freq, V_{i_{req}}, G_{T_{req}} \right) \Leftrightarrow \begin{cases} Z_{S_{req}} = R_{S_{req}} + jX_{S_{req}} \\ Z_{L_{req}} = R_{L_{req}} + jX_{L_{req}} \end{cases} \quad (5.4)$$

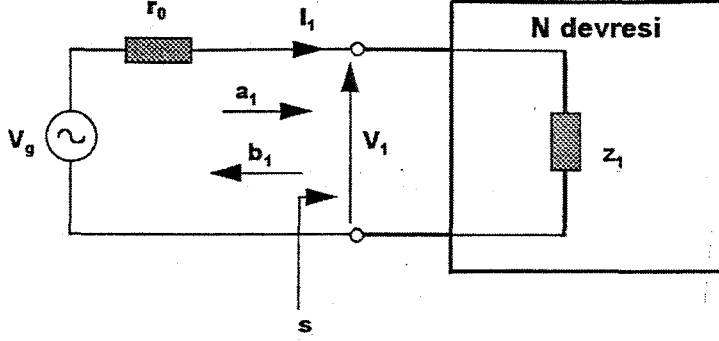


## 6. SAÇILMA PARAMETRELERİNİN ÖZELLİKLERİ

### 6.1 Saçılma Parametrelerinin Tanımı Ve Bir Kapılı Devreler

Saçılma parametreleri gelen ve yansıyan gerilim veya akım dalgaları üzerine tanımlanır. Şekil

6.1 'de gelen - yansıyan dalgalar ve gerilim - akım arasındaki lineer ilişki



Şekil 6.1 Saçılma değişkenlerinin tanımı

$$a = \frac{1}{2} \left( \frac{v_1}{\sqrt{r_0}} + i_1 \cdot \sqrt{r_0} \right), \text{ sabit } r_0 > 0 \quad (6.1)$$

$$b = \frac{1}{2} \left( \frac{v_1}{\sqrt{r_0}} - i_1 \cdot \sqrt{r_0} \right), \text{ sabit } r_0 > 0 \quad (6.2)$$

Şeklinde ki a gelen dalgayı, b yansıyan dalgayı ve  $r_0$  pozitif gerçek bir sabiti gösterir.  $v_1$  ve  $i_1$  ise devrenin bu kapısındaki gerçek gerilim ve akımı gösterir. Eğer devrenin bu kapısındaki normalize gerilim ve akımı tanımlarsak

$$v = \frac{v_1}{\sqrt{r_0}}, \quad i = i_1 \sqrt{r_0} \quad (6.3)$$

Buradan

$$a = (v + i)/2 \quad (6.4)$$

$$b = (v - i)/2 \quad (6.5)$$

Normalize edilmiş akım ve gerilim değerleri a ve b cinsinden:

$$v = a - b \quad (6.6)$$

$$i=a+b \quad (6.7)$$

Bir kapılı devre için girişten saçılan dalganın gelen dalgaya oranı yansıma katsayısı (s) olarak tanımlanır:

$$s = \frac{b}{a} \quad (6.8)$$

Denklem ve yerine yazılırsa saçılma katsayısı

$$s = \frac{v-i}{v+i} = \frac{z-1}{z+1} \quad (6.9)$$

Elde edilir ki burada

$$z = \frac{v}{i} = \frac{z_1}{r_0} \quad (6.10)$$

Bir kapılı devrenin normalize giriş empedansıdır. Denklem tersine çevrilirse

$$z = \frac{1+s}{1-s} \quad (6.11)$$

Yukarıdaki tanımlar  $|a|^2$  ve  $|b|^2$  büyüklüklerinin boyutunun güç (Power) olmasını sağlayacak şekilde seçilmişlerdir. Saçılma terimleri cinsinden yüke ulaşan güç

$$P_L = \text{Re}\{v_1 \cdot i_1^*\} = \text{Re}\{(a+b) \cdot (a-b)\} = |a|^2 - |b|^2 = |a|^2 (1 - |s|^2) \quad (6.12)$$

Eğer uygun yük ile sonlandırılırsa ( $z_1 = r_0$ ) yükten yansıyan güç sıfır olur ( $s = 0$ ),  $V_g$  kaynağından  $r_0$  direnci üzerinden çekilebilecek gücün hepsi yüke aktarılmış olur.

$$P_L = P_A = |a|^2 = \frac{|V_g|^2}{4r_0} \quad (6.13)$$

## 6.2 İki Kapılı Devrelerde Saçılma Parametreleri

Bir kapılı devrelere ilişkin elde edilen saçılma parametrelerine kapılar arası etkileşimler de eklenerek iki kapılı bir devre için saçılma parametreleri geliştirilebilir. Şekil 2,2'de tanımlandığı şekilde:

$$\begin{bmatrix} b_1 \\ b_2 \end{bmatrix} = \begin{pmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{pmatrix} \cdot \begin{bmatrix} a_1 \\ a_2 \end{bmatrix} \quad (6.14)$$

Buradaki S saçılma matrisinin elemanları

$$S_{11} = \left. \frac{b_1}{a_1} \right|_{a_2=0} = \text{giriş yansıma katsayısı} \quad (6.15)$$

$$S_{12} = \left. \frac{b_1}{a_2} \right|_{a_1=0} = \text{geriye doğru iletim katsayısı} \quad (6.16)$$

$$S_{21} = \left. \frac{b_2}{a_1} \right|_{a_2=0} = \text{ileriye doğru iletim katsayısı} \quad (6.17)$$

$$S_{22} = \left. \frac{b_2}{a_2} \right|_{a_1=0} = \text{çıkış yansıma katsayısı} \quad (6.18)$$

Burada  $a_i = 0$  olması,  $i$  kapısının  $R_i$  normalize sayısına eşdeğer bir  $R$  direnci ile sonlandırılmış olması demektir.

Birinci kapıdan iki kapılıya giren net güç,

$$P_1 = \text{Re} \{ v_1 \cdot i_1^* \} = \text{Re} \{ (a_1 + b_1) \cdot (a_1 - b_1) \} = |a_1|^2 - |b_1|^2 \quad (6.19)$$

Yani iki kapılıya giren net güç birinci kapıya gelen ve bu kapıdan yansıyan güçlerin farkına eşittir. Aynı tanımlar ikinci kapı için de yapılabilir. Genel bir ifade ile iki kapılıda harcanan toplam güç  $P_d$ , gelen ve yansıyan güçlerin farkı şeklinde tanımlanır.

$$P_d = \sum_{i=1}^2 a_i a_i^* - \sum_{i=1}^2 b_i b_i^* \quad (6.20)$$

Denklemlerinin birleştirilmesiyle

$$P_d = a^{*T} \cdot [I - S^{*T} \cdot S] \cdot a \quad (6.21)$$

Güç farkını saçılma parametreleri cinsinden yazmış oluruz. Burada  $I$  birim matrisi,  $*T$  ise karmaşık eşleniğin transpozunu göstermektedir. Gerçek frekanslar için pasif bir devrede harcanan güç hiçbir zaman negatif olmaz.

$$[I - S^{*T} \cdot S] \geq 0, p=j\omega \text{ için} \quad (6.21)$$

Kayıpsız devreler için iki kapılı devrenin içinde harcanan güç sıfırdır. ( $p = j\omega$  için  $P_d = 0$ ).

$$[I - S^{*T} \cdot S] = 0, p=j\omega \text{ için} \quad (6.22)$$

Böyle pasif kayıpsız iki kapılı devrenin saçılma parametreleri unitary'dir. Unitary özelliği saçılma matrisinin girişleri arasında şu temel ilişkileri kurar:

$$\begin{aligned}
 S_{11}S_{11}^* + S_{21}S_{21}^* &= 1 \\
 S_{12}S_{12}^* + S_{22}S_{22}^* &= 1 \\
 S_{11}S_{12}^* + S_{21}S_{22}^* &= 0 \\
 S_{12}S_{11}^* + S_{22}S_{21}^* &= 0
 \end{aligned} \tag{6.23}$$

Bu ilişkilerin getirdiği sonuç, bütün yansıma ve transmisyon katsayılarının genlikleri bir ile sınırlıdır.

### **Tanım: Sınırlı Gerçek Fonksiyonlar**

Giriş yansıma katsayısı  $S_1(p)$ ,  $p$  karmaşık değişkeninin bir fonksiyonu olsun. Ancak ve ancak  $S_1(p)$  sınırlı gerçek bir fonksiyondur ve aşağıdaki özellikleri sağlar:

1. Gerçek  $p$  değerleri için  $S_1(p)$  gerçek ise,
2.  $\text{Re}\{p\} > 0$  için  $S_1(p)$  reel ise
3. Bütün  $\omega$ 'lar için  $|S_1(j\omega)| \leq 1$  ise

Özet olarak lineer bir iki- kapılı devrenin temel özellikleri şu şekilde sıralanır:

1. Bütün gerçek  $p$  değerleri için  $S$  matrisinin elemanları gerçek ve rasyoneldir.
2.  $\text{Re}\{s\} \geq 0$  iken  $S$  fonksiyonları analitiktir. ;

Eğer devre aynı zamanda kayıpsız ise,

3. ( $S$  matrisi paraunitary bir matristir.)

$$S^{*T} S = I, \text{ paraunitary'dir. } S^* = [S]_T^{-1}$$

Eğer devre sadece resiprok ise,

4.  $S = S_T$ ,

Devre kayıpsız ve resiprok ise,

5.  $S^* = S^{-1}$

Koşullarını gerçeklemek zorundadır.

### **6.3 Saçılma Matrisinin Kanonik Gösterimi ( Belevitch Formu )**

Kayıpsız bir iki -kapılı devrenin saçılma matrisinin üç kanonik polinom cinsinden gösterimi Belevitch tarafından yapılmıştır:

$$S = \frac{1}{g} \begin{bmatrix} h & \sigma f^* \\ f & -\sigma h^* \end{bmatrix} \quad (6.24)$$

$$\sigma = f^* / f \quad (6.25)$$

Burada  $f$ ,  $h$  ve  $g$  polinomları aşağıdaki özelliklere sahiptir:

1.  $f = f(s)$ ,  $h = h(s)$  ve  $g = g(s)$ ,  $s$  kompleks frekansire bağımlı polinomlardır
2.  $g$  polinomu kesin Hurwitz bir polinomudur
3. İki- kapılı devrenin kayıpsızlık koşulu  $f$ ,  $h$ ,  $g$  arasında aşağıdaki ilişkiyi gerektirir:

$$g(s)g(-s) = h(s)h(-s) + f(s)f(-s)$$

bu 'kayıpsızlık koşulu' olarak anılır.

4. Ayrıca iki- kapılı resiprok ise,  $S_{12} = S_{21}$  olabilmesi için,  $f$  polinomu tek ya da çift ve karşılığı  $\sigma$  parametresi de sırası ile  $-1$  ya da  $+1$  olmalıdır.

## 7. VERİLERİN MODELLENMESİ

### 7.1 Saçılma Parametreleri Yaklaşımı İle İki - Kapılı Devre Modellemesi

Bu bölümde, empedans verilerinden devreye ilişkin modelin nasıl oluşturulduğu anlatılacaktır.

Belevitch gösteriminde kayıpsız iki kapılıyı tanımlayan ve de verilen  $h(s)$ ,  $f(s)$  ve  $g(s)$  polinomları cinsinden iki kapılı devrenin saçılma parametreleri:

$$S_{11}(s) = \frac{h(s)}{g(s)} \quad (7.1)$$

$$S_{12}(s) = \frac{f(s)}{g(s)} \quad (7.2)$$

$$S_{22}(s) = -\frac{f(s) h(-s)}{f(-s) g(s)} \quad (7.3)$$

olarak verilmiştir.

Yapılacak iş verilen empedans verilerini sağlayacak giriş ve çıkış uydurma devrelerinin modellenmesidir.

$f(s)$  polinomunun kökleri, devrenin kapılar arasındaki iletim sıfırlarını vermektedir ve dolayısıyla  $f(s)$  devre topolojisini belirlemektedir. .bu çalışmada, kayıpsız iki kapılı devrenin minimum faz yapısında olması seçilerek,  $f(s)$  fonksiyonunun bütün iletim sıfırlarının sıfırda veya sonsuzda ( basamak yapısındaki devreler ) olduğu kabul edilmiştir. Buna göre

$$f(s) = \pm s^k \quad (7.4)$$

Şeklinde alınmıştır. Fakat bu tür iletim sıfırları yalnızca kapılar arasındaki iletimin sıfır olduğu frekansları verir. Ayrıca giriş yansıma katsayısının modülünün 1'e yaklaştığı frekanslarda girişe gelen gücün tamamı gerisin geriye kaynağa yansıdığından, bir iletim sıfırları oluşmaktadır. Oluşan bu farklı iletim sıfırları 'Youla sıfırları' adıyla tanımlanır. (7.5) denkleminde benzer şekilde  $k_0$  adet sıfırda,  $k_1$  adet  $s = \pm j\omega$  ekseninde iletim sıfırı varsa  $f(s)$  fonksiyonu aşağıdaki şekilde ifade edilebilir.

$$f(s) = c \cdot s^{k_0} \cdot \prod_r^{k_1} (s^2 + \omega_r^2) \quad (7.5)$$



Bu denklemde  $c$  bir katsayı ve  $f(s)$  polinomunun derecesi  $k=k_0+2k_1$  olur.  $F(s)$ 'nin (7.4) teki şekilde merdiven devre yapısı ile gerçekleştirilmesine karşın (7.5) teki  $f(s)$  in formu, ilaveten  $j\omega$  üzerindeki sıfırları devredeki paralel kollarda seri rezonans LC veya seri kollarda paralel rezonans LC devreleri tasarımıyla gerçekleştirir.

$H(s)$  ise derecesi devre eleman sayısını vermek üzere  $n$  olup sınırlı reel bir polinomdur ve problemimizin bilinmeyenidir.

Kayıpsız devre,  $k=0$  için alçak geçiren,  $0 < k < n$  için bant geçiren ve  $k=n$  için de yüksek geçiren bir filtre görünümündedir. İki kapılı devrenin kayıpsız olmasından dolayı, payda polinomu  $g(s)$  ve pay polinomu  $h(s)$  arasındaki denklemlerle verilen kayıpsızlık koşulu

$$g(s)g(-s) = h(s)h(-s) + f(s)f(-s) \quad (7.6)$$

Bağlantısı vardır. Bu eşitliğin sağ tarafını oluşturan  $h(s)$  ve  $f(s)$  polinomlarının bilindiği kabul edilerek yerlerine konular ve eşitliğin sağ tarafı hesaplanırsa  $g(s)g(-s)$  çarpımı bir çift polinom olarak elde edilir.

$$g(s)g(-s) = G_0 + G_1s^2 + G_2s^4 + \dots + G_ns^{2n} \quad (7.7)$$

Kayıpsız iki kapılının saçılma parametreleri, fiziksel bir devreye ait ise sınırlı gerçektir. Sınırlı gerçek olma koşulu da  $g(s)$  payda polinomunun bütün köklerinin sol yarı düzlemde olmasını gerektirir. Yani  $g(s)$  kesin Hurwitz olmalıdır. Bu koşullar altında  $g(s)$  polinomunun kesin Hurwitz olacak şekilde  $h(s)$  polinomundan hesaplanabileceğini görmek çok kolaydır.

Yani ile verilen denklemin kökleri bulunur, sol yarıda olanlar çarpılarak  $g(s)$  bulunur.  $G(s)$  polinomunun kesin Hurwitz olması gerektiğinden  $j\omega$  eksenini üzerindeki kökler nasıl olmalı gibi bir problem yoktur.

Sonuç olarak, verilen bir devre üç tane polinomla  $f(s)$ ,  $h(s)$ ,  $g(s)$  gösterilmekte, bunlardan  $f(s)$  yapı olarak seçilmekte,  $g(s)$  ise  $f(s)$  ve  $h(s)$ ' ye bağlı olarak üretilmektedir. Yani verilen bir devreyi  $f(s)$  ve  $h(s)$  polinomları temsil etmektedir.  $H(s)$  ve  $f(s)$  polinomları bilindiğinde devrenin  $S$  parametreleri hesaplanabilmektedir.

Çıkış uydurma devresi için girişten görülen yansıma katsayısı  $S_{11}$  e eşittir.

İki kapılı devrenin resiprosite özelliğinin ( $S_{12}(s) = S_{21}(s)$ ) olması için  $f(s)$  polinomu tek veya çift bir polinom olmalıdır.  $F(s)$  çift bir polinom olarak seçilirse

$$\frac{f(s)}{f(-s)} = 1 \quad (7.8)$$

Durumu gerçekleşmiş olur.

$F(s)$  polinomunun denklemiyle verilen yapısından dolayı devremiz basamak devresi görünümündedir.

Böylece çıkış uydurma devresinin normalize giriş empedansı

$$Z_{in} = \frac{1 + S_{11}}{1 - S_{11}} \quad (7.9)$$

Giriş saçılma katsayısı cinsinden bulunur.

Giriş uydurma devresi için ise normalize çıkış empedansı

$$Z_{out} = \frac{1 - S_{22}}{1 + S_{22}} \quad (7.10)$$

Çıkış saçılma katsayısı cinsinden bulunur.

## 7.2 Saçılma Parametrelili Yaklaşım İle Modelleme Algoritması

Çıkış devresi verileri için  $h(s)$  ve  $f(s)$  polinomlarının kullanılması için hesaplama adımları:

**Adım 1.** Modellenen devredeki eleman sayısını veren  $h(s)$  polinomunun derecesi seçilir ve  $h(s)$  polinomu için başlangıç değeri belirlenir.

**Adım 2.** Bir en uygun şekilde sokma işlemi ile  $h(s)$  ve  $f(s)$  polinomlarının katsayıları değişken kabul edilerek verilen verilere en yakın empedans değerleri bulunur. Böylece  $h(s)$  ve  $f(s)$  polinomları belirlenir. En uygun şekilde sokma işlemi sırasında yapılacak hesaplama adımları ise:

1. denkleminde tanımlanan  $\{G_0, G_1, G_2, \dots, G_n\}$  katsayıları bulunur.
2. denkleminin sağ tarafında elde edilen polinomun kökleri bulunur. Sol yarı düzlemdeki kutupları alarak  $g(s)$  polinomu oluşturulur.
3. ile verilen, modellenen devrenin giriş veya çıkış saçılma katsayısı gerçek ve zahiri bileşenler cinsinden oluşturulur.
4. Modellenmek istenen devrenin giriş veya çıkış empedans değerleri oluşturulur.

En uygun şekilde sokma işleminin amaç fonksiyonu olan hata

$$\delta = \sum_i \left( \left| \left( \operatorname{Re}\{Z_{x_{com}}(\omega_i)\} - \operatorname{Re}\{Z_{x_{req}}(\omega_i)\} \right) + j \left( \operatorname{Im}\{Z_{x_{com}}(\omega_i)\} - \operatorname{Im}\{Z_{x_{req}}(\omega_i)\} \right) \right| \right) \quad (7.11)$$

İle bulunur. Hatayı azaltacak şekilde yeni  $h(s)$  polinomları hesaplanır ve iterasyona devam edilir.

Kazanç yaklaşımında ise kullanılan hata fonksiyonu

$$E = \sum_i |(1 - G_T(\omega_i))| \quad (7.12)$$

**Adım 3.** Elde edilen  $h(s)$  ve  $g(s)$  polinomlarından devrenin devrenin S parametreleri oluşturulur.

**Adım 4.** (7.9) (7.10) denklemleri ile devre sentezinde kullanılmak üzere giriş ve çıkış empedansları bulunur.

## 8. UYGULAMA

### 8.1 Uygulama 1: NE329S01 Transistoru için $\{G_T=10 \text{ dB}, F=0,46\text{dB}, V_i=1\}$ Üçlüsü Modellenmesi: Empedans Yaklaşımı

NE329S01 Transistörü  $\{G_T=10 \text{ dB}, F=0,46\text{dB}, V_i=1\}$  talepleri için sonlandırma verileri

Çizelge 8.1.1 Transistor kaynak empedansı

Talep edilen empedans değerleri (Ohm)		
Frekans (GHz)	Gerçek	Sanal
2	96.22	178.11
3	67.77	137.73
4	54.63	93.6
5	45.89	64.23
6	40.69	51.25
7	40.21	36.92
8	37.62	24.41
9	33.74	13.36
10	32.12	8.47
11	38.077	1.39
12	31.41	-3.698
13	38.138	-9.88

Çizelge 8.1.2 Transistor yük empedansı

Talep edilen empedans verileri (Ohm)		
Frekans (GHz)	Gerçek	Sanal
2	11.01	-137.58
3	10.54	-85.96
4	24	-118.06
5	78.77	-200.46
6	131.11	-222.45
7	300.01	-193.57
8	326.76	-74.95
9	286.28	15.56
10	209.47	-40.48
11	187.75	-1.31
12	140.69	-44.56
13	112.43	-46.06

#### 8.1.1 Giriş Uydurma Devresi

En uygun şekilde sokma işlemi sonucunda  $h$  polinomu

$$h = -11.23s^2 - 0.2469s$$

Buna bağlı olarak da  $g$  polinomu

$$g = 0.1123s^2 + 0.5344s + 1$$

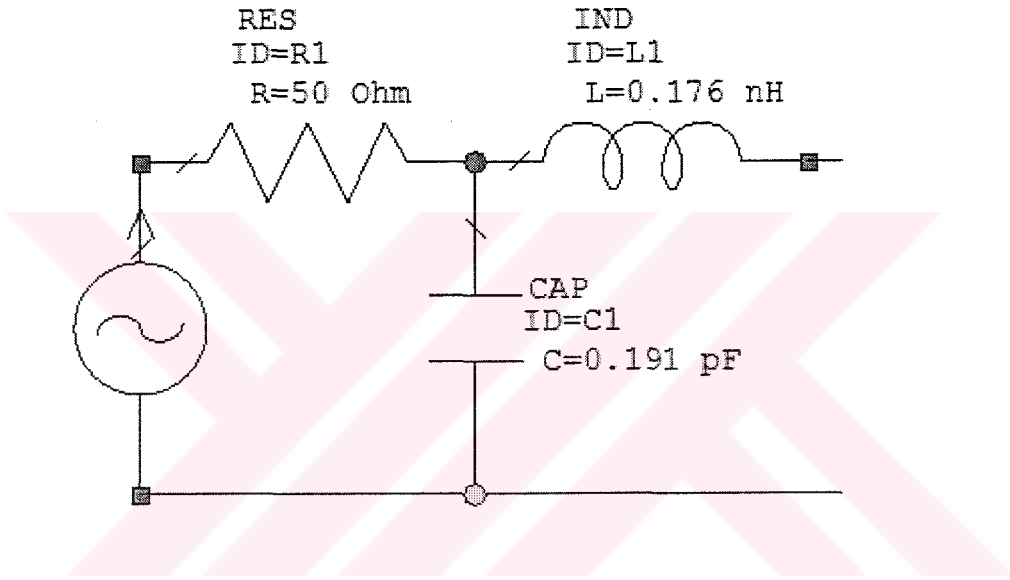
Olarak elde edilmiştir.

Bu iki polinom kullanılarak empedans fonksiyonu

$$Z_{out}^{imc}(s) = \frac{0.2246s^2 + 0.2875s + 1}{0.7813s + 1}$$

olarak hesaplanmıştır.

Bu empedans fonksiyonu kullanılarak sentezlenen LC basamak devresi de aşağıdadır.



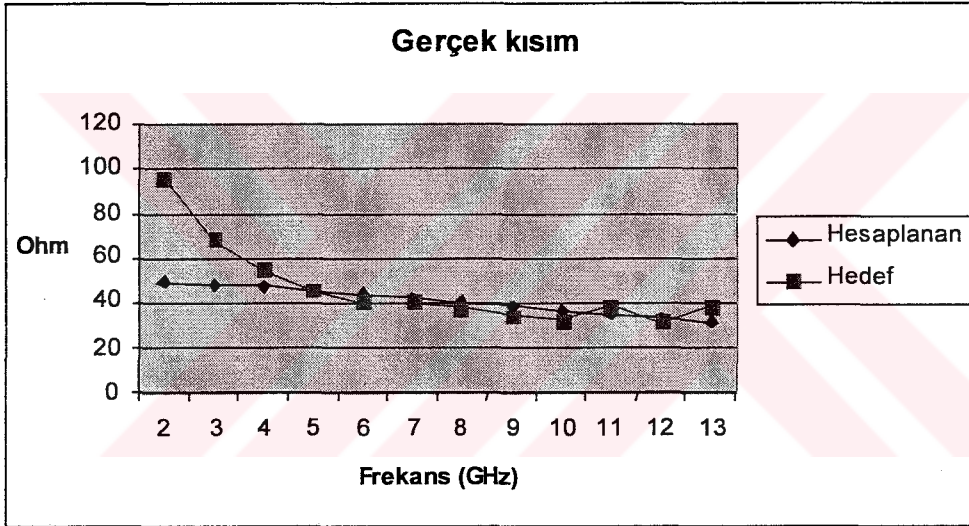
Şekil 8.1.1 Giriş devresi

Bu devre ile elde edilen empedanslar:

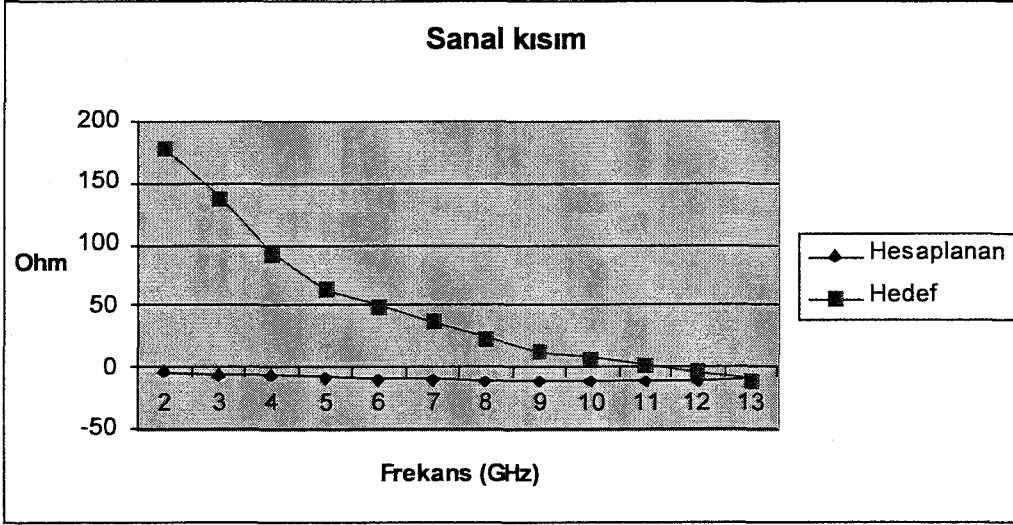
Çizelge 8.1.3 Modellenen devre ile elde edilen empedans değerleri empedans

Hesaplanan Empedans (Ohm)		
Frekans (GHz)	Gerçek	Sanal
2	49.2879	-3.71
3	48.4258	-5.41
4	47.268	-6.94
5	45.8589	-8.25
6	44.2465	-9.32
7	42.48	-10.13
8	40.61	-10.68
9	38.68	-10.97
10	36.73	-11.018
11	34.79	-10.8385
12	32.89	-10.45
13	31.0476	-9.88

Hesaplanan ve talep edilen empedansların gerçek ve sanal değerlerinin grafiksel gösterimi



Şekil 8.1.2 Hesaplanan ve hedef empedans değerlerinin gerçek kısmı

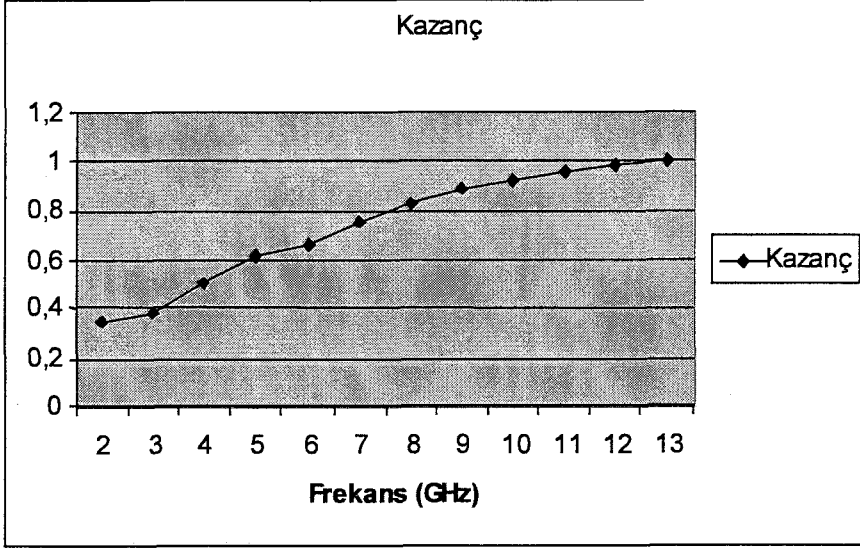


Şekil 8.1.3 Hesaplanan ve hedef empedans değerlerinin sanal kısmı

Devrenin frekans kazanç karakteristiği:

Çizelge 8.1.4 Modellenen devrenin kazancı

Frekans (GHz)	Kazanç
2	0,3498
3	0,3862
4	0,5041
5	0,6157
6	0,6617
7	0,7549
8	0,8313
9	0,8944
10	0,9217
11	0,9635
12	0,9886
13	1



Şekil 8.1.4 Modellenen devrenin kazancı

### 8.1.2 Çıkış Uydurma Devresi

En uygun şekle sokma işlemi sonucunda h polinomu

$$h = -0.4090s^2 + 0.3167s$$

Buna bağlı olarak da g polinomu

$$g = 0.4090s^2 + 0.9583s + 1$$

Olarak elde edilmiştir.

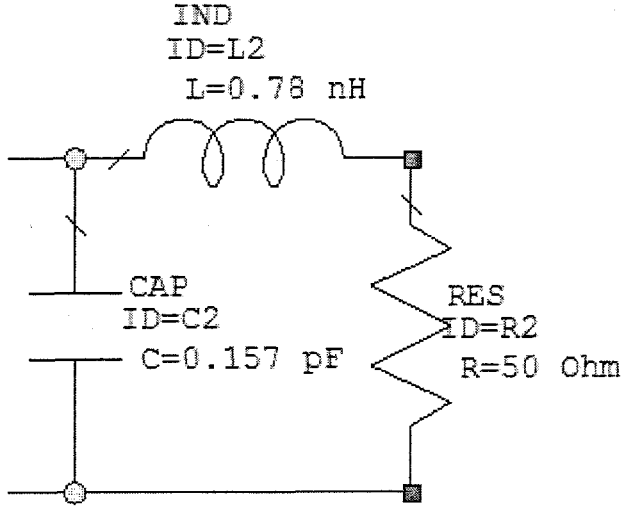
Bu iki polinom kullanılarak empedans fonksiyonu

$$Z_{in}^{omc}(s) = \frac{1.275s + 1}{0.818s^2 + 0.6416s + 1}$$

Olarak hesaplanmıştır.

Bu empedans fonksiyonuyla elde edilen devre:



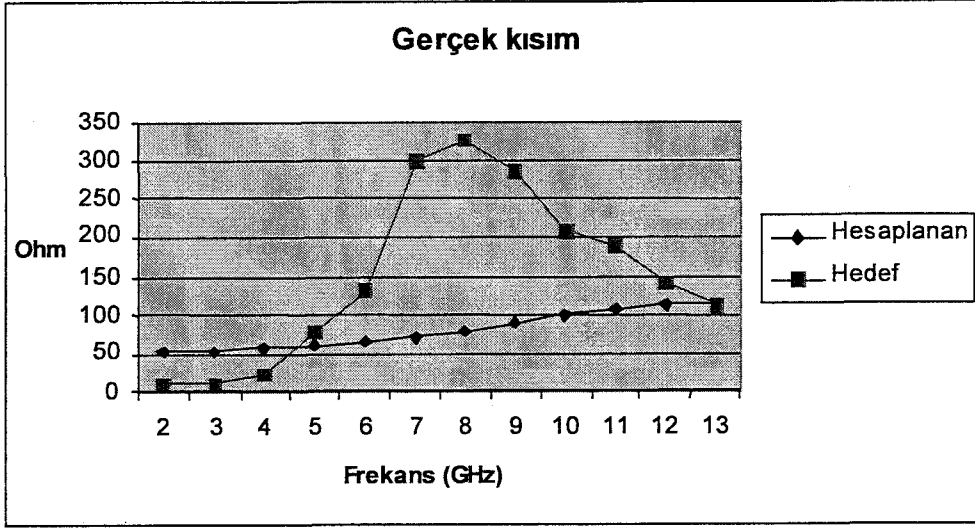


Şekil 8.1.5 Çıkış devresi

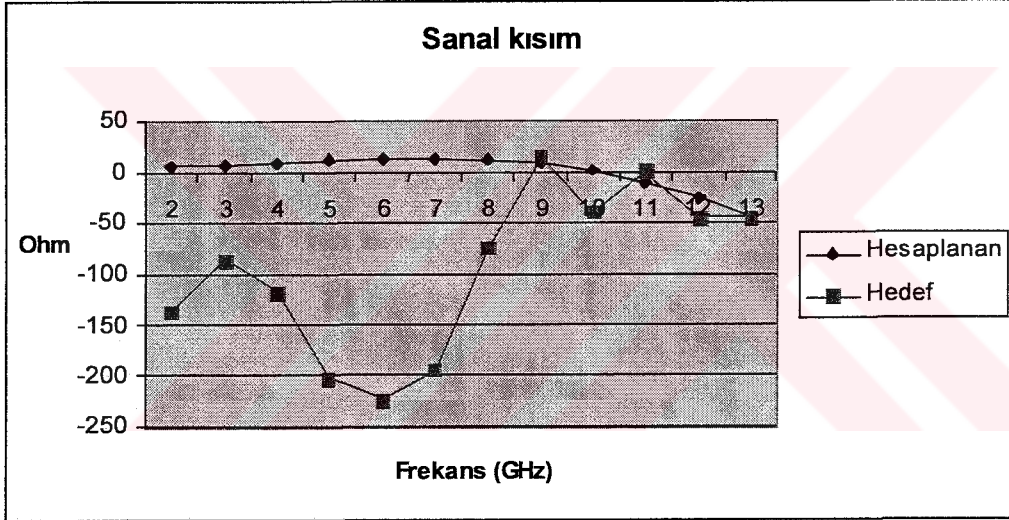
Bu devre ile elde edilen empedanslar:

Çizelge 8.1.5 Modellenen devre ile elde edilen empedans değerleri

Hesaplanan Empedans (Ohm)		
Frekans (GHz)	Gerçek	Sanal
2	51.47	4.82
3	53.38	7.12
4	56.17	9.24
5	59.99	11.05
6	64.97	12.33
7	71.3	12.71
8	79.08	11.6
9	88.2	8.15
10	98.08	1.23
11	107.21	-10.28
12	112.98	-26.63
13	112.42	-46.05



Şekil 8.1.6 Hesaplanan ve hedef empedans değerlerinin gerçek kısımları

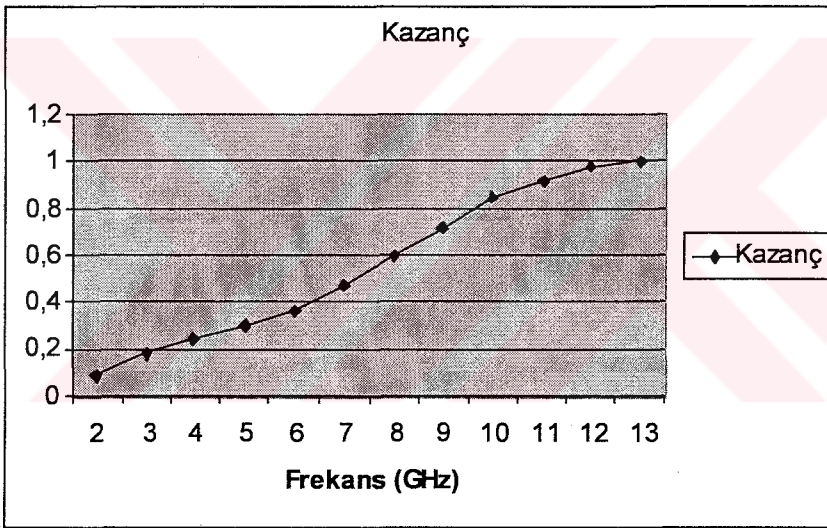


Şekil 8.1.7 Hesaplanan ve hedef empedans değerlerinin sanal kısımları

Devrenin frekans kazanç karakteristiği:

Çizelge 8.1.6 Modellenen devrenin kazancı

Frekans (GHz)	Kazanç
2	0,09
3	0,18
4	0,24
5	0,3
6	0,36
7	0,47
8	0,6
9	0,72
10	0,85
11	0,92
12	0,98
13	1

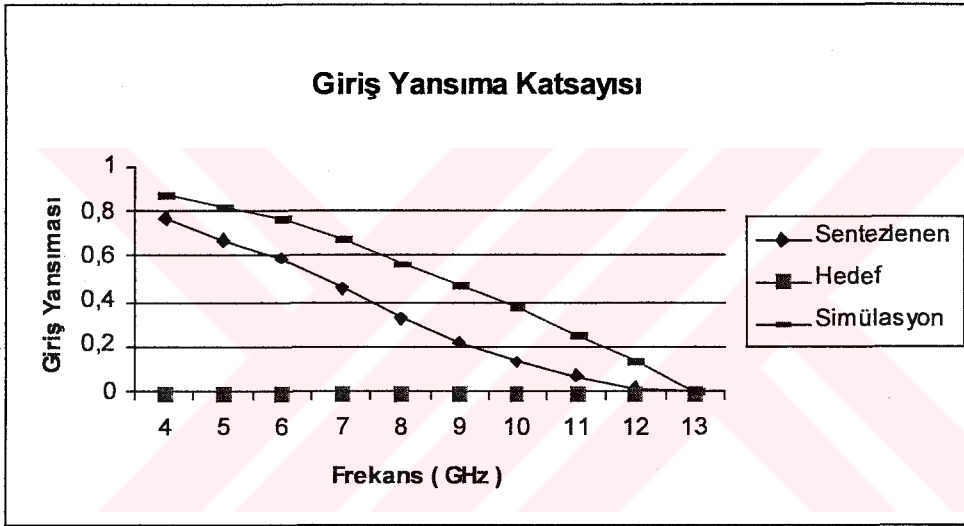


Şekil 8.1.8 Modellenen devrenin kazancı

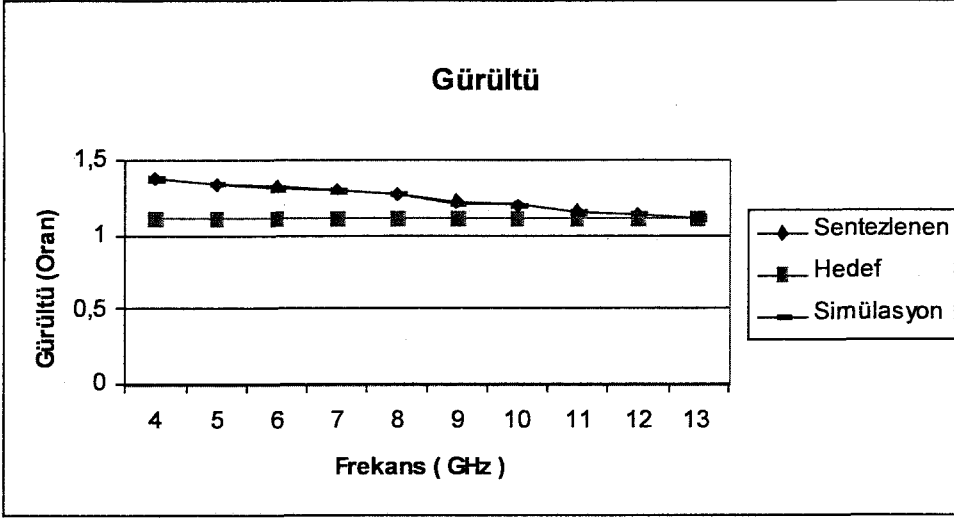
İşlemin son aşamasında bu iki devre ve ortaya transistör konularak yükseltici tasarlanmış ve sonuçları hesaplanmıştır.

Çizelge 8.1.7 Tüm devre karakteristiği

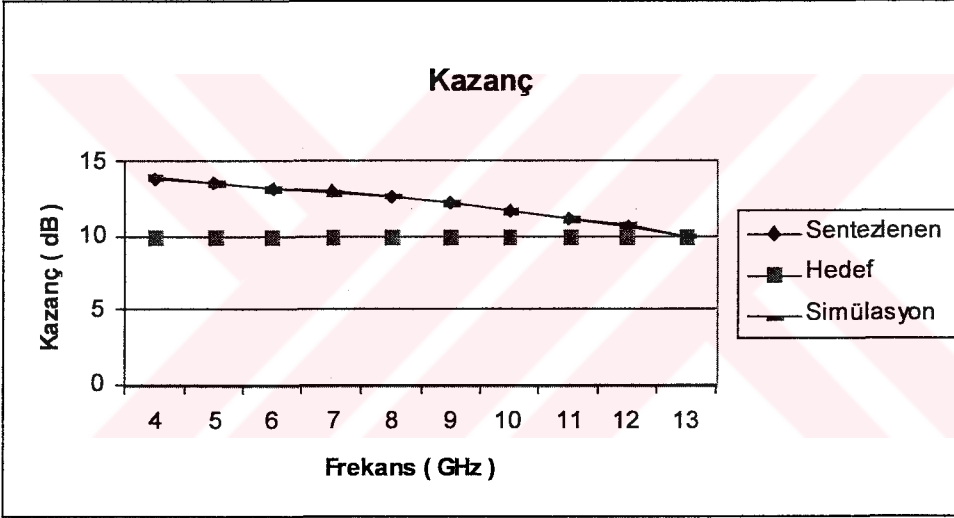
Frekans (GHz)	Hesaplanan Kazanç (dB)	Simülasyon Sonucu	Hesaplanan Giriş Yansıması	Simülasyon Sonucu	Hesaplanan Gürültü (Oran)	Simülasyon Sonucu
4	13.8646	13.9	0.7678	0.876	1.385	1.38
5	13.4757	13.5	0.6726	0.82	1.3419	1.34
6	13.194	13.2	0.594	0.767	1.3257	1.32
7	12.9651	12.9	0.4621	0.678	1.3016	1.3
8	12.6228	12.6	0.3239	0.569	1.2704	1.27
9	12.2349	12.2	0.2169	0.465	1.2152	1.21
10	11.6889	11.7	0.1361	0.369	1.1957	1.19
11	11.1574	11.2	0.0701	0.259	1.1591	1.16
12	10.653	10.7	0.0164	0.13	1.1386	1.14
13	10.0005	10	0	0	1.1117	1.11



Şekil 8.1.9 Modellenen devrenin giriş yansıma katsayısı



Şekil 8.1.10 Modellenen devrenin gürültüsü



Şekil 8.1.11 Modellenen devrenin kazancı

## 8.2 Uygulama 2: NE329S01 Transistoru için $\{G_T=10 \text{ dB}, F=0,46\text{dB}, V_i=1\}$ Üçlüsü Modellenmesi: Kazanç Yaklaşımı

Bu ikinci uygulamada, aynı transistör ve aynı hedefler kullanılmış; farklı olarak eleman sayısı artırılmış ve hata fonksiyonu değiştirilmiştir. Buna göre yeni hata fonksiyonu :

$$E = \sum_i (1 - G_i) \quad (8.1)$$

### 8.2.1 Giriş Uydurma Devresi

En uygun şekilde sokma işlemi sonucunda h polinomu

$$h = -21.2968s^8 - 12.2538s^7 - 40.0955s^6 - 27.7088s^5 \\ - 22.8052s^4 - 19.3872s^3 - 3.7682s^2 - 4.1156$$

Buna bağlı olarak da g polinomu

$$g = 21.2968s^8 + 38.9835s^7 + 72.2496s^6 + 81.6987s^5 \\ + 71.6007s^4 + 49.5566s^3 + 22.0359s^2 + 7.8109s + 1$$

Olarak elde edilmiştir.

Bu iki polinom kullanılarak empedans fonksiyonu

$$Z_{L_{pay1}}^{imc}(s) = 42.5936s^8 + 26.7297s^7 + 112.3451s^6 + 53.9899s^5$$

$$Z_{L_{pay2}}^{imc}(s) = 94.4059s^4 + 30.1694s^3 + 25.8041s^2 + 3.6953s + 1$$

$$Z_{L_{pay}}^{imc} = Z_{L_{pay1}}^{imc} + Z_{L_{pay2}}^{imc}$$

$$Z_{L_{payda1}}^{imc}(s) = 51.2373s^7 + 32.1541s^6 + 109.4075s^5$$

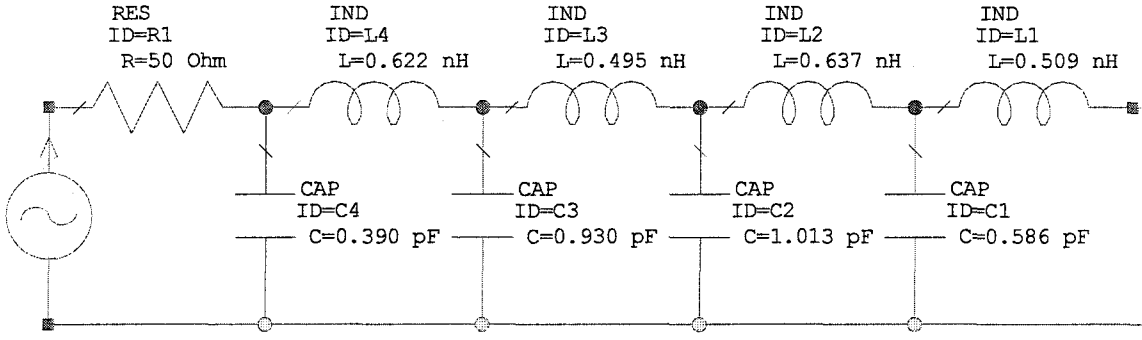
$$Z_{L_{payda2}}^{imc}(s) = 48.7955s^4 + 68.9438s^3 + 18.2677s^2 + 11.9265s + 1$$

$$Z_{L_{payda}}^{imc} = Z_{L_{payda1}}^{imc} + Z_{L_{payda2}}^{imc}$$

$$Z_L^{imc} = \frac{Z_{L_{pay}}^{imc}}{Z_{L_{payda}}^{imc}}$$

Olarak hesaplanmıştır.

Bu empedans fonksiyonuyla elde edilen devre



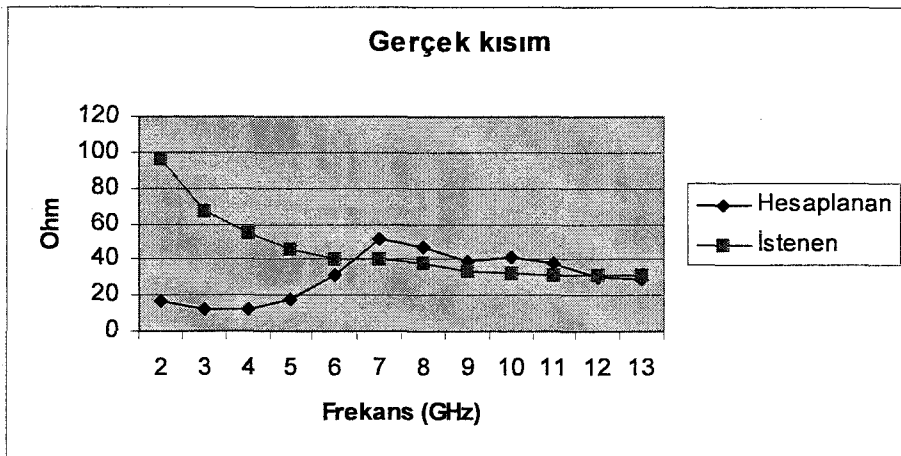
Şekil 8.2.1 Giriş devresi

Bu devre ile elde edilen empedanslar:

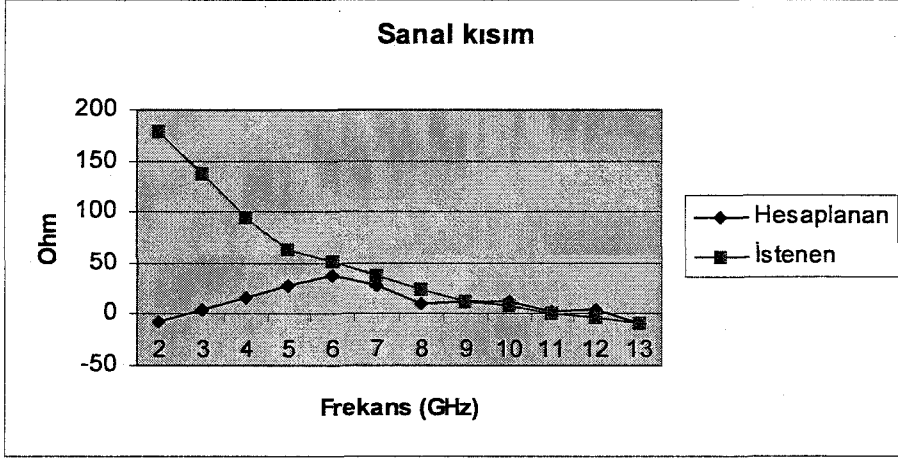
Çizelge 8.2.1 Modellenen devre ile elde edilen empedans değerleri empedans

Frekans (GHz)	Hesaplanan Empedans (Ohm)	
	Gerçek	Sanal
2	17.29	-7.38
3	12.74	4.15
4	12.81	15.56
5	17.48	27.48
6	31.28	37.59
7	52.04	28.78
8	47.196	10.87
9	39.23	11.785
10	41.78	12.08
11	38.43	3.02
12	30.16	4.66
13	29.05	-9.29

Hesaplanan ve talep edilen empedansların gerçek ve sanal değerlerinin grafiksel gösterimi



Şekil 8.2.2 Hesaplanan ve hedef empedans değerlerinin gerçek kısmı



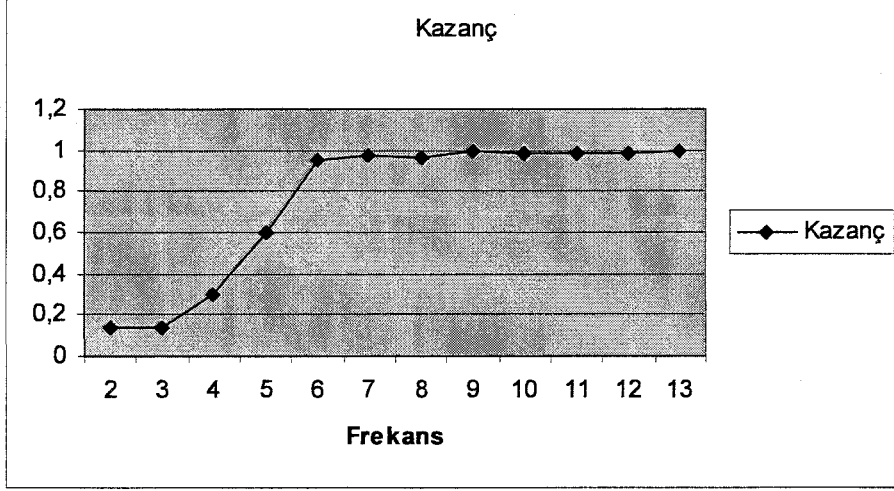
Şekil 8.2.3 Hesaplanan ve hedef empedans değerlerinin sanal kısmı

Devrenin frekans kazanç karakteristiği:

Çizelge 8.2.2 Modellenen devrenin kazancı

Frekans (GHz)	Kazanç
2	0,142
3	0,142
4	0,3
5	0,6
6	0,95
7	0,976
8	0,963
9	0,994
10	0,981
11	0,99
12	0,982
13	1





Şekil 8.2.4 Modellenen devrenin kazancı

### 8.2.2 Çıkış Uydurma Devresi

En uygun şekilde sokma işlemi sonucunda h polinomu

$$h = -1.1434s^6 + 8.0109s^5 + 0.9445s^4 + 13.7689s^3 + 2.2608s^2 + 5.3447$$

Buna bağlı olarak da g polinomu

$$g = 1.1434s^6 + 9.2645s^5 + 8.5221s^4 + 17.1010s^3 + 8.4586s^2 + 6.7441s + 1$$

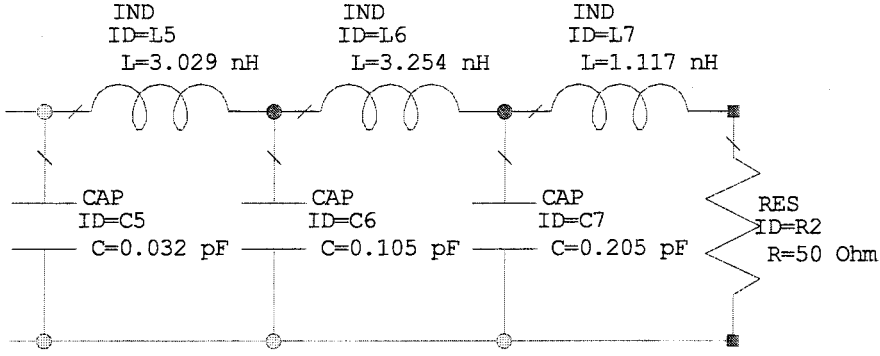
Olarak elde edilmiştir.

Bu iki polinom kullanılarak empedans fonksiyonu

$$E_C(s) = \frac{1.7275s^5 + 9.4666s^4 + 30.8699s^3 + 10.7194s^2 + 12.0888s + 1}{2.2868s^6 + 1.2532s^5 + 7.5776s^4 + 3.3321s^3 + 6.1978s^2 + 1.3994s + 1}$$

Olarak hesaplanmıştır.

Bu empedans fonksiyonuyla elde edilen devre:

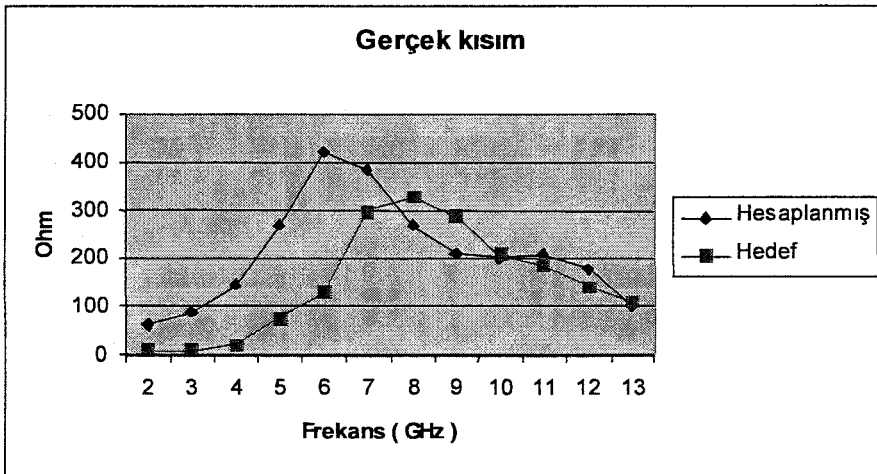


Şekil 8.2.5 Çıkış devresi

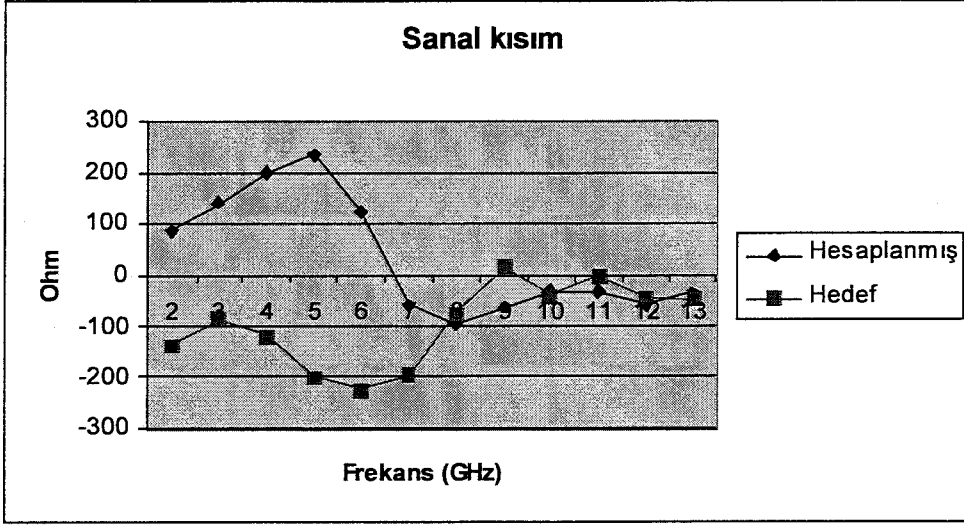
Bu devre ile elde edilen empedanslar:

Çizelge 8.2.3 Modellenen devre ile elde edilen empedans değerleri

Frekans (GHz)	Hesaplanan Empedans (Ohm)	
	Gerçek	Sanal
2	64.38	86.71
3	89.67	138.51
4	145.69	196.8
5	266.83	232.15
6	421.23	125.75
7	382.68	-58.42
8	268.79	-93.63
9	211.99	-63.17
10	201.06	-32.12
11	209.53	-30.56
12	180.5	-57.23
13	106.29	-33.14



Şekil 8.2.6 Hesaplanan ve hedef empedans değerlerinin gerçek kısımları

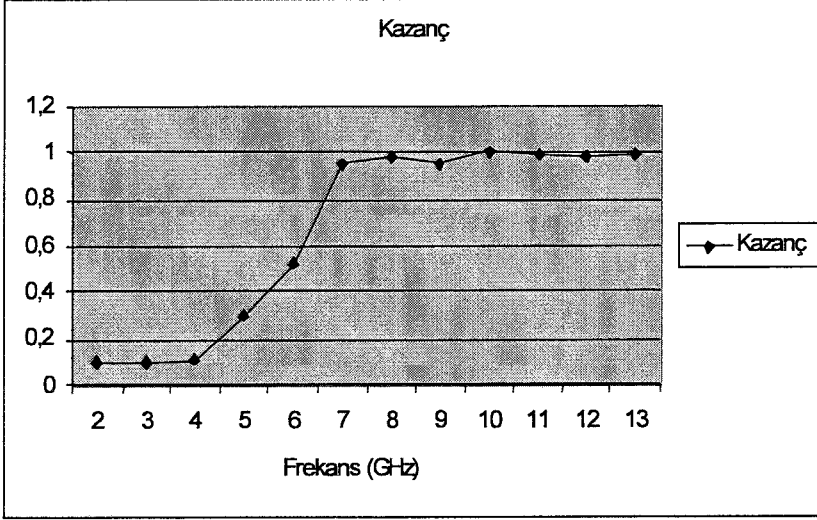


Şekil 8.2.7 Hesaplanan ve hedef empedans değerlerinin sanal kısımları

Devrenin frekans kazanç karakteristiği:

Çizelge 8.2.4 Modellenen devrenin kazancı

Frekans (GHz)	Kazanç
2	0,1
3	0,1
4	0,11
5	0,3
6	0,52
7	0,95
8	0,99
9	0,954
10	0,9992
11	0,992
12	0,9831
13	0,996

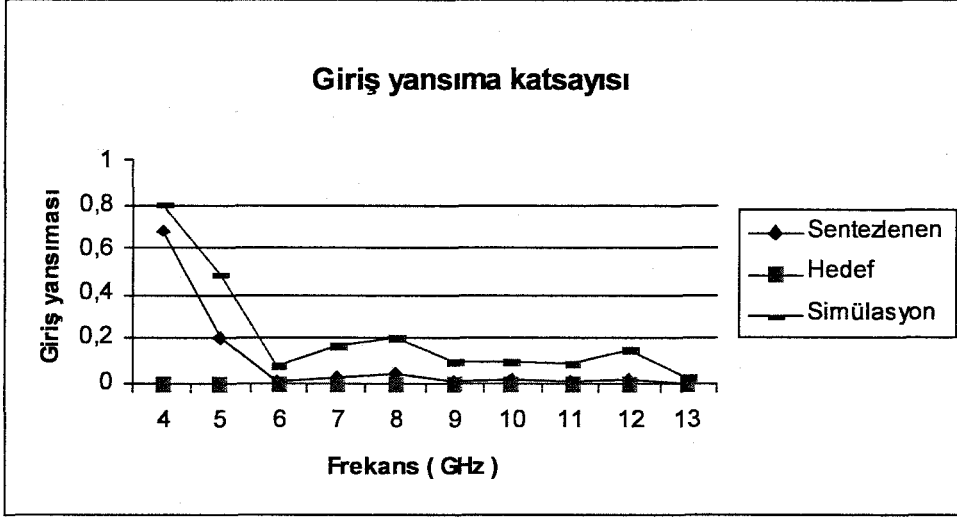


Şekil 8.2.8 Modellenen devrenin kazancı

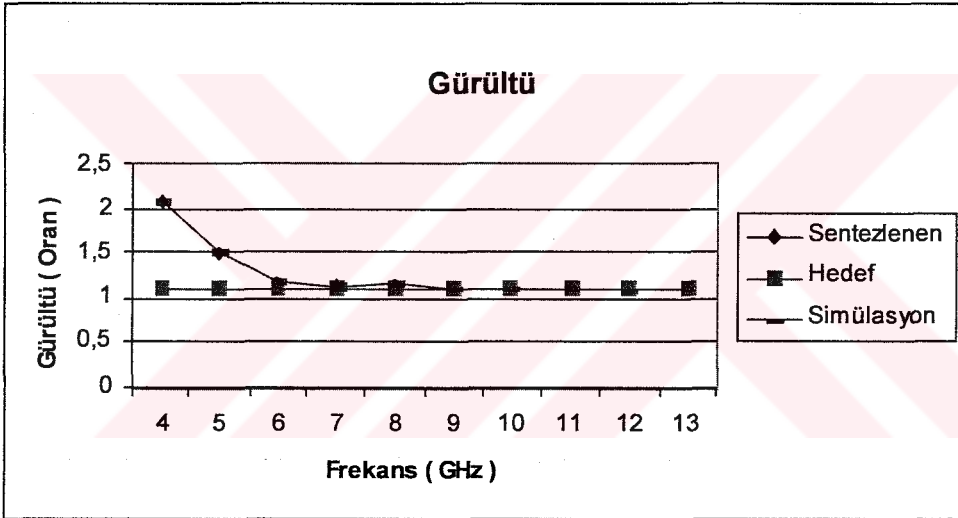
İşlemin son aşamasında bu iki devre ve ortaya transistör konularak yükseltici tasarlanmış ve sonuçları hesaplanmıştır.

Çizelge 8.2.5 Tüm devre karakteristiği

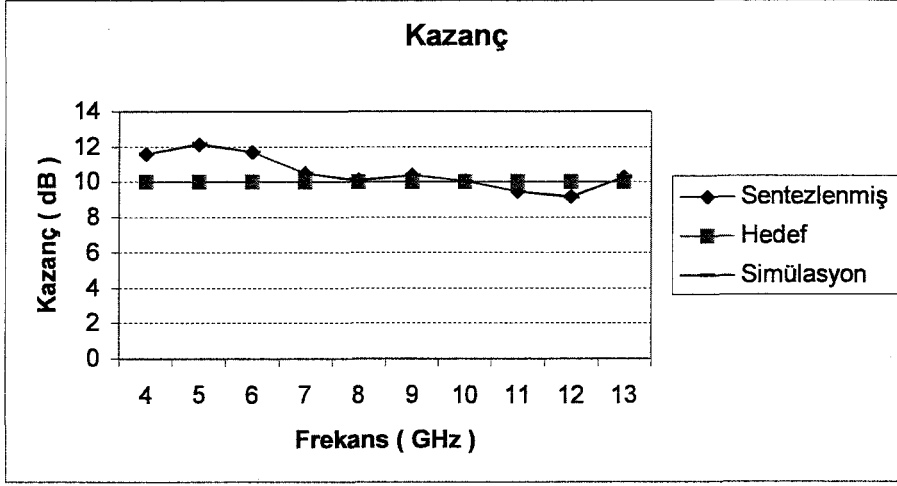
Frekans (GHz)	Hesaplanan Kazanç (dB)	Simülasyon Sonucu	Hesaplanan Giriş Yansıması	Simülasyon Sonucu	Hesaplanan Gürültü (Oran)	Simülasyon Sonucu
4	11.6	11.6	0.68	0.8	2.086	2.08
5	12.15	12.2	0.2	0.485	1.5	1.5
6	11.7	11.7	0.006	0.0785	1.18	1.18
7	10.4955	10.5	0.0275	0.165	1.1189	1.12
8	10.155	10.1	0.04	0.2	1.146	1.15
9	10.4	10.4	0.009	0.0969	1.1114	1.11
10	10.09	10.1	0.02	0.1	1.1	1.1
11	9.5	9.48	0.0078	0.088	1.103	1.1
12	9.2	9.16	0.02	0.15	1.1	1.09
13	10.3	10.3	0.0006	0.026	1.1118	1.11



Şekil 8.2.9 Modellenen devrenin giriş yansıma katsayısı



Şekil 8.2.10 Modellenen devrenin gürültüsü



Şekil 8.2.11 Modellenen devrenin kazancı

### 8.3 Uygulama 3: NE329S01 Transistoru için $\{G_T=12 \text{ dB}, F=0,46\text{dB}, V_i=1\}$ Üçlüsü Modellenmesi: Empedans Yaklaşımı

12 dB kazanç, 0,46 dB gürültü ve giriş duran dalga oranı 1 taleplerini karşılayacak empedans verileri

Çizelge 8.3.1 Transistor kaynak empedansı

Frekans (GHz)	Talep edilen empedans değerleri (Ohm)	
	Gerçek	Sanal
2	93.99	180.61
3	63.51	142.87
4	51.03	97.2999
5	42.9	67
6	37.58	54.01
7	36.57	39.59
8	33.57	26.68
9	29.44	15.87
10	26.92	11.49
11	24.897	5.54
12	93.99	180.61
13	63.51	142.87

Çizelge 8.3.2 Transistor yük empedansı

Frekans (GHz)	Talep edilen empedans değerleri (Ohm)	
	Gerçek	Sanal
2	16.87	-132.83
3	14.11	-73.29
4	30.96	-97.55
5	90.7	-48.77
6	124.06	-139.9
7	199.05	-84.98
8	187.32	-16.17
9	151.02	12.8
10	103.87	-14.05
11	82.36	-12.12
12	16.87	-132.83
13	14.11	-73.29

### 8.3.1 Giriş Uydurma Devresi

En uygun şekilde sokma işlemi sonucunda  $h$  polinomu

$$h = 0.2697s$$

Buna bağlı olarak da  $g$  polinomu

$$g = 0.2697s + 1$$

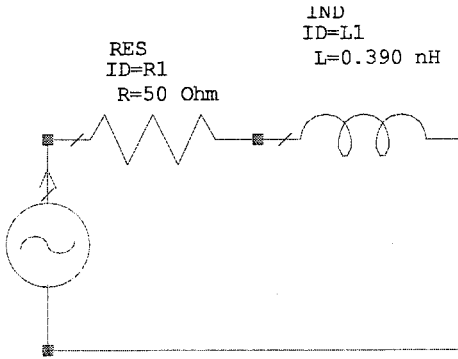
Olarak elde edilmiştir.

Bu iki polinom kullanılarak empedans fonksiyonu

$$Z_L^{imc}(s) = 0.5394s + 1$$

Olarak hesaplanmıştır.

Bu empedans fonksiyonuyla elde edilen devre



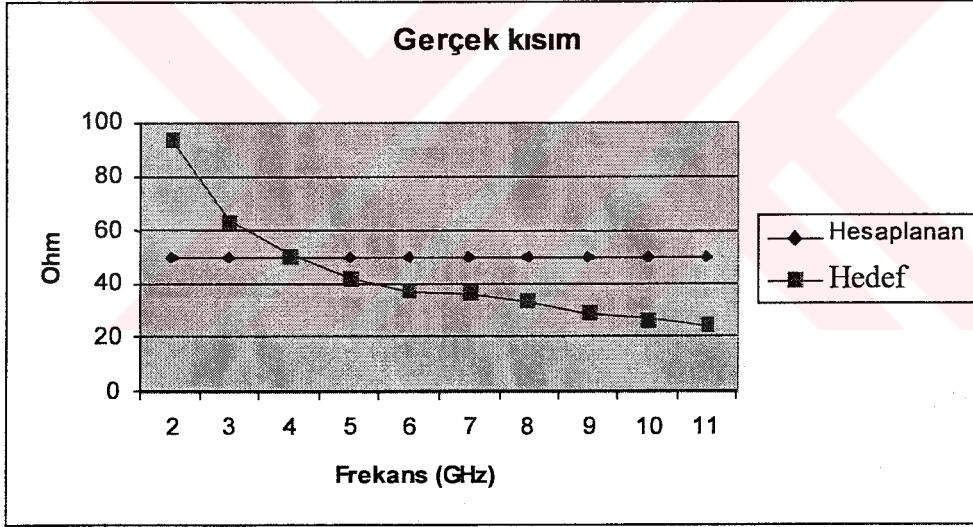
Şekil 8.3.1 Giriş devresi

Bu devre ile elde edilen empedanslar:

Çizelge 8.3.3 Modellenen devre ile elde edilen empedans değerleri empedans

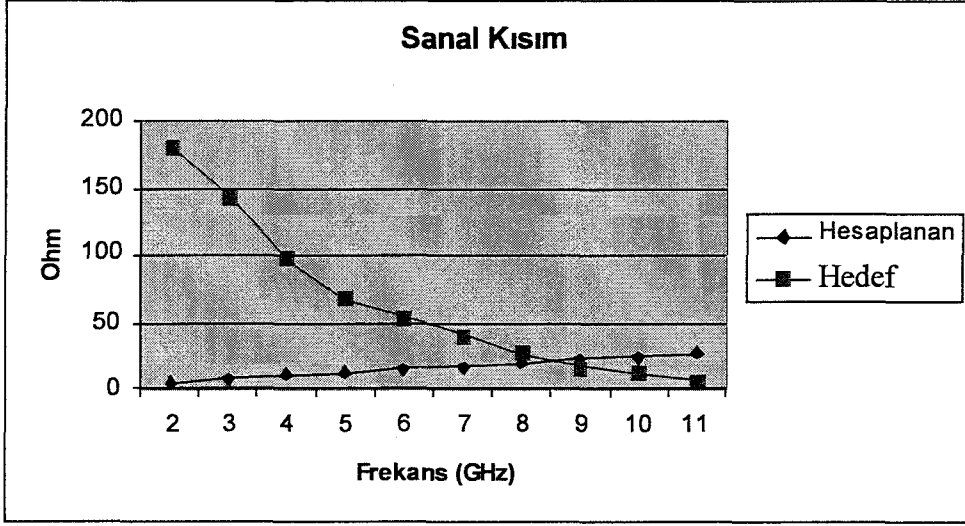
Frekans (GHz)	Hesaplanan Empedans (Ohm)	
	Gerçek	Sanal
2	50	4.9
3	50	7.36
4	50	9.81
5	50	12.26
6	50	14.71
7	50	17.16
8	50	19.61
9	50	22.07
10	50	24.52
11	50	26.97
12	50	4.9
13	50	7.36

Hesaplanan ve talep edilen empedansların gerçek ve sanal değerlerinin grafiksel gösterimi



Şekil 8.3.2 Hesaplanan ve hedef empedans değerlerinin gerçek kısmı



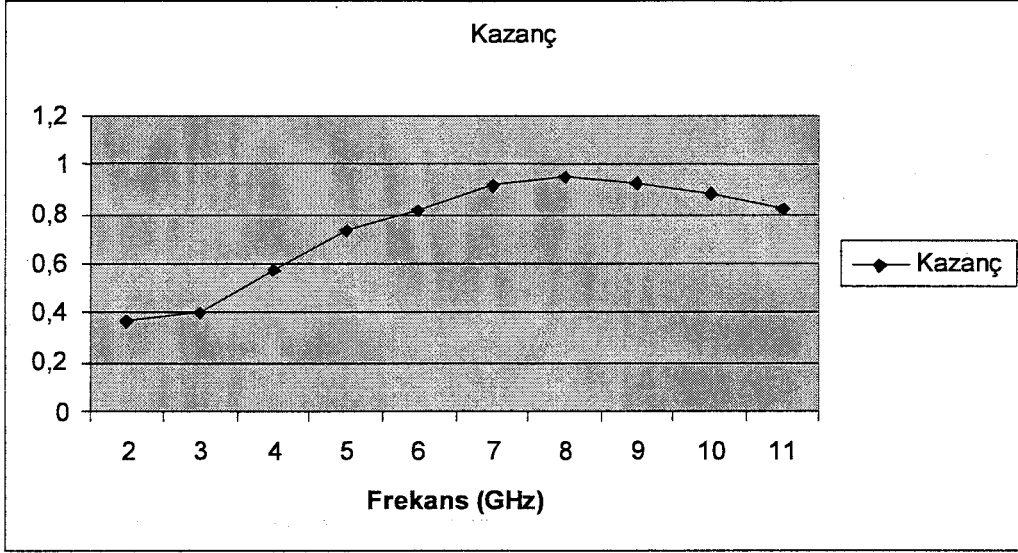


Şekil 8.3.3 Hesaplanan ve hedef empedans değerlerinin sanal kısmı

Devrenin frekans kazanç karakteristiği:

Çizelge 8.3.4 Modellenen devrenin kazancı

Frekans (GHz)	Kazanç
2	0,3643
3	0,4065
4	0,5714
5	0,7379
6	0,8157
7	0,9146
8	0,9545
9	0,9274
10	0,8846
11	0,8205



Şekil 8.3.4 Modellenen devrenin kazancı

### 8.3.2 Çıkış Uydurma Devresi

En uygun şekilde sokma işlemi sonucunda h polinomu

$$h = -3.2369s^6 + 5.608s^5 + 2.639s^4 + 9.0323s^3 + 0.4162s^2 + 3.154s$$

Buna bağlı olarak da g polinomu

$$g = 3.2369s^6 + 9.6942s^5 + 12.2980s^4 + 15.9872s^3 + 9.5293s^2 + 5.3858s + 1$$

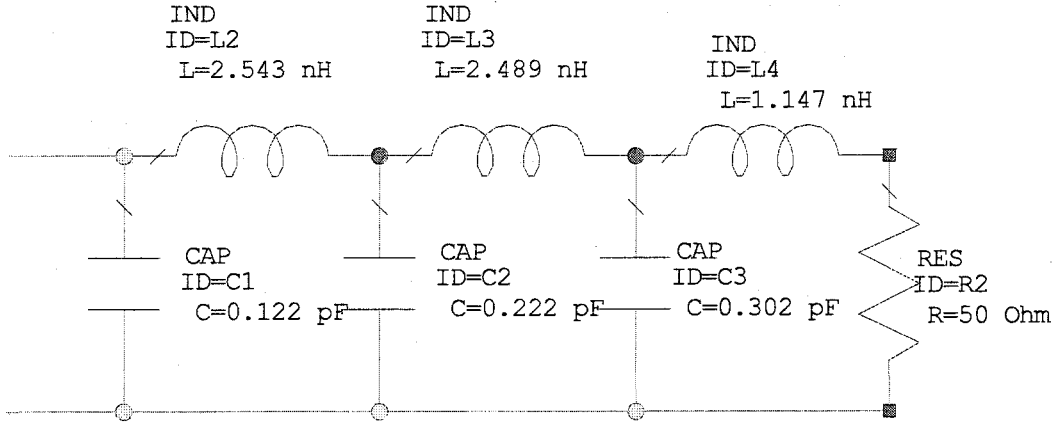
Olarak elde edilmiştir.

Bu iki polinom kullanılarak empedans fonksiyonu

$$E_{\zeta}(s) = \frac{15.3022s^5 + 9.6586s^4 + 25.0195s^3 + 9.9455s^2 + 8.5398s + 1}{6.4738s^6 + 4.0862s^5 + 14.9374s^4 + 6.9549s^3 + 9.1131s^2 + 2.2318s + 1}$$

Olarak hesaplanmıştır.

Bu empedans fonksiyonuyla elde edilen devre:

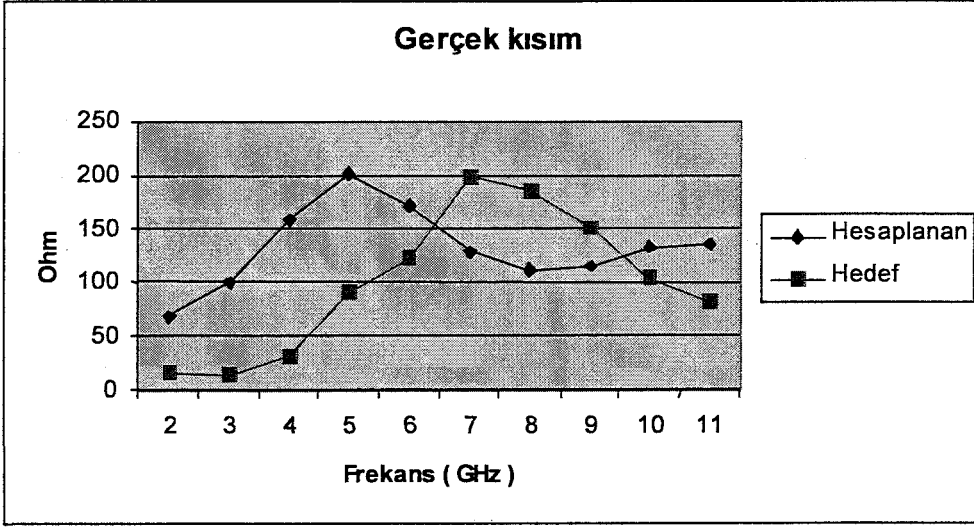


Şekil 8.3.5 Çıkış devresi

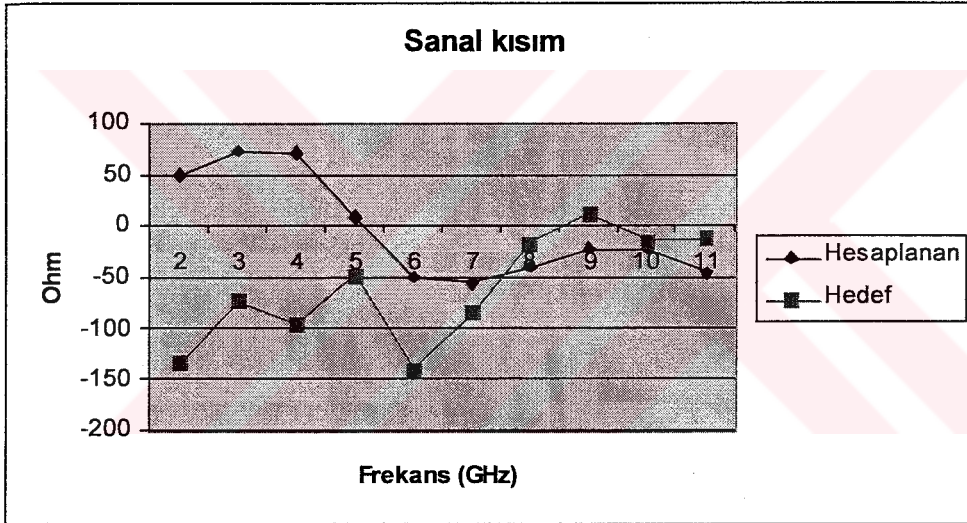
Bu devre ile elde edilen empedanslar:

Çizelge 8.3.5 Modellenen devre ile elde edilen empedans değerleri

Frekans (GHz)	Hesaplanan Empedans (Ohm)	
	Gerçek	Sanal
2	68.53	49.69
3	100.8	72.1
4	158.26	70.23
5	200.93	9.09
6	170.78	-50.16
7	129.26	-55.77
8	111.34	-39.59
9	115.16	-23.39
10	133.35	-22.98
11	137.09	-45.39
12	68.53	49.69
13	100.8	72.1



Şekil 8.3.6 Hesaplanan ve hedef empedans değerlerinin gerçek kısımları

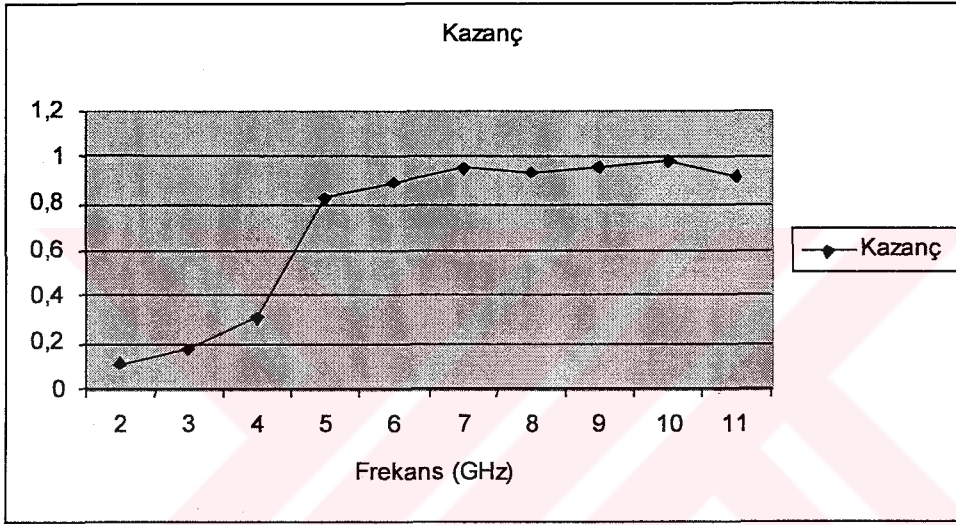


Şekil 8.3.7 Hesaplanan ve hedef empedans değerlerinin sanal kısımları

Devrenin frekans kazanç karakteristiği:

Çizelge 8.2.6 Modellenen devrenin kazancı

Frekans (GHz)	Kazanç
2	0,1139
3	0,17
4	0,31
5	0,8247
6	0,8922
7	0,95
8	0,93
9	0,964
10	0,9832
11	0,92

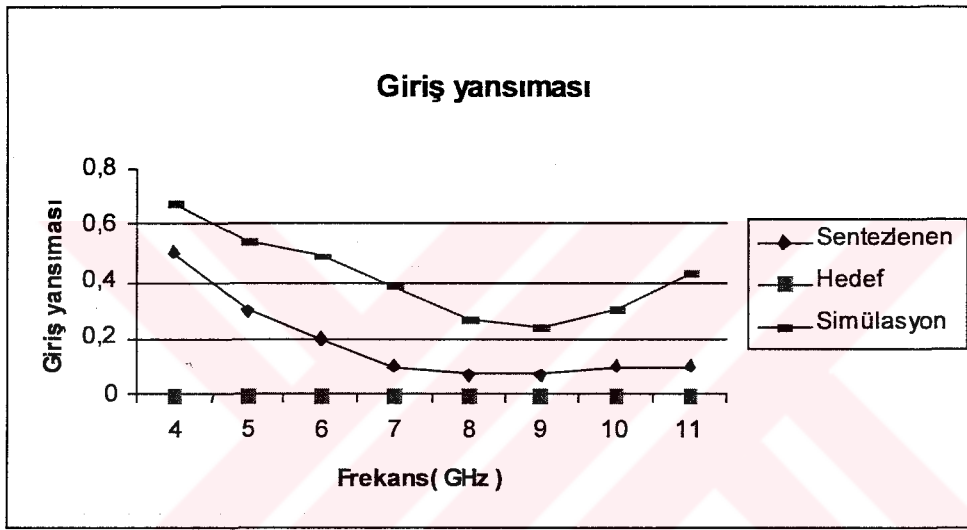


Şekil 8.3.8 Modellenen devrenin kazancı

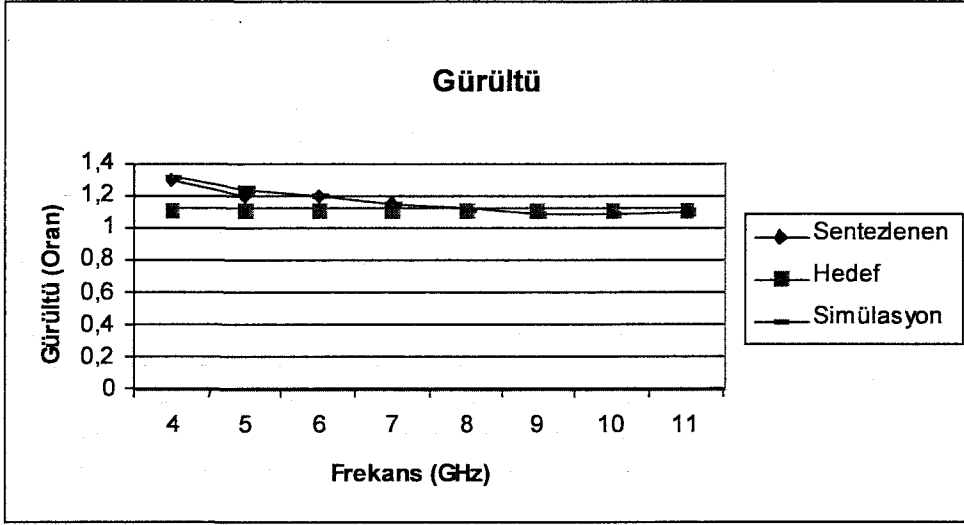
İşlemin son aşamasında bu iki devre ve ortaya transistör konularak yükseltici tasarlanmış ve sonuçları hesaplanmıştır.

Çizelge 8.3.7 Tüm devre karakteristiği

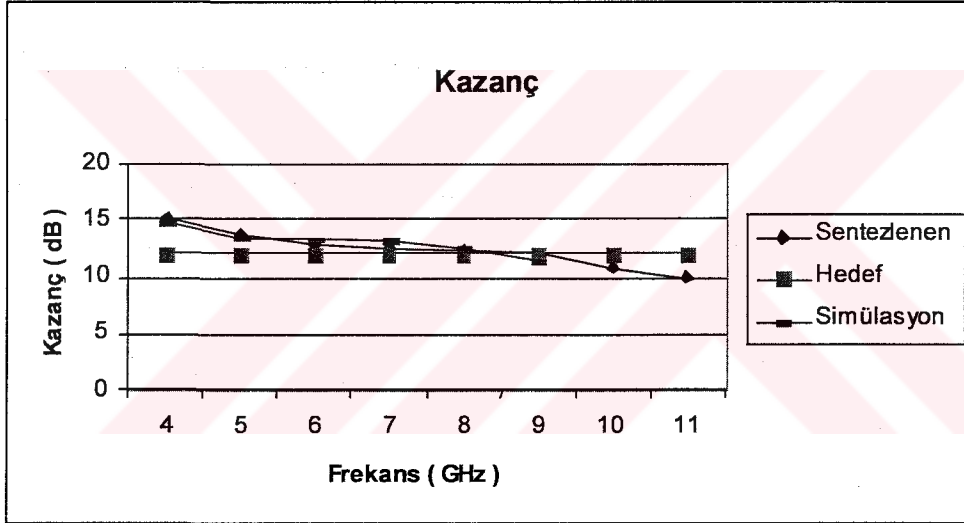
Frekans (GHz)	Hesaplanan Kazanç (dB)	Simülasyon Sonucu	Hesaplanan Giriş Yansıması	Simülasyon Sonucu	Hesaplanan Gürültü (Oran)	Simülasyon Sonucu
4	15.2	14.8	0.5	0.673	1.3	1.31
5	13.878	13.5	0.296	0.545	1.2	1.24
6	13	13.2	0.2	0.487	1.1966	1.2
7	12.5	13.1	0.1	0.384	1.15	1.15
8	12.38	12.6	0.068	0.264	1.1175	1.12
9	11.9576	11.4	0.07	0.239	1.0941	1.09
10	10.8757	10.7	0.0988	0.294	1.0941	1.09
11	9.8415	11	0.1	0.434	1.0985	1.1



Şekil 8.3.9 Modellenen devrenin giriş yansıma katsayısı



Şekil 8.3.10 Modellenen devrenin gürültüsü



Şekil 8.3.11 Modellenen devrenin kazancı

#### 8.4 Uygulama 4: NE329S01 Transistörü için $\{G_T=10 \text{ dB}, F=0,46\text{dB}, V_i=1\}$ Üçlüsü

##### Modellenmesi: Kazanç Yaklaşımı

Bu dördüncü uygulamada, aynı transistör ve bir önceki hedefler kullanılmış; farklı olarak eleman sayısı artırılmış ve hata fonksiyonu değiştirilmiştir. Buna göre yeni hata fonksiyonu :

$$E = \sum_i (1 - G_i) \quad (8.2)$$

### 8.4.1 Giriş Uydurma Devresi

En uygun şekilde sokma işlemi sonucunda h polinomu

$$h(s) = -36.4417s^8 - 7.2364s^7 - 70.3068s^6 - 19.9067s^5 \\ - 40.9470s^4 - 16.2905s^3 - 6.8698s^2 - 3.9457s$$

Buna bağlı olarak da g polinomu

$$g(s) = 36.4417s^8 + 50.3818s^7 + 104.4155s^6 + 98.5184s^5 \\ + 91.4305s^4 + 55.6473s^3 + 25.3272s^2 + 8.1377s + 1$$

Olarak elde edilmiştir.

Bu iki polinom kullanılarak empedans fonksiyonu

$$Z_{L_{pay1}}^{imc}(s) = 72.8834s^8 + 43.1454s^7 + 174.7223s^6 + 78.6117s^5$$

$$Z_{L_{pay2}}^{imc}(s) = 132.3775s^4 + 39.3568s^3 + 32.1970s^2 + 4.1920s + 1$$

$$Z_{L_{pay}}^{imc} = Z_{L_{pay1}}^{imc} + Z_{L_{pay2}}^{imc}$$

$$Z_{L_{payda1}}^{imc}(s) = 57.6182s^7 + 34.1087s^6 + 118.4251s^5$$

$$Z_{L_{payda2}}^{imc}(s) = 50.4835s^4 + 71.9378s^3 + 18.4574s^2 + 12.0834s + 1$$

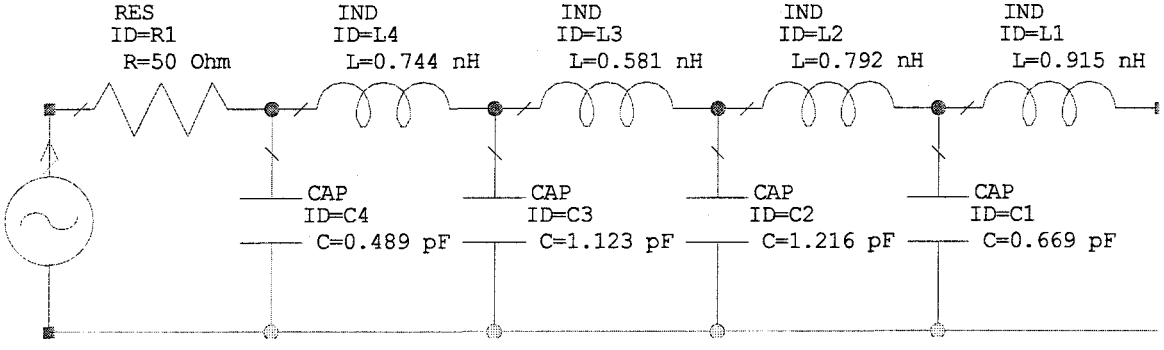
$$Z_{L_{payda}}^{imc} = Z_{L_{payda1}}^{imc} + Z_{L_{payda2}}^{imc}$$

$$Z_L^{imc} = \frac{Z_{L_{pay}}^{imc}}{Z_{L_{payda}}^{imc}}$$

Olarak hesaplanmıştır.

Bu empedans fonksiyonuyla elde edilen devre





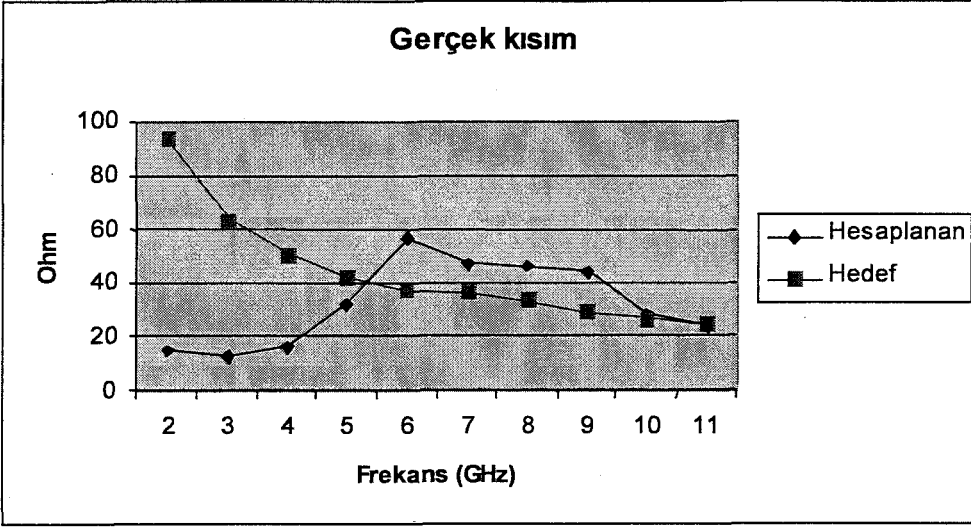
Şekil 8.4.1 Giriş devresi

Bu devre ile elde edilen empedanslar:

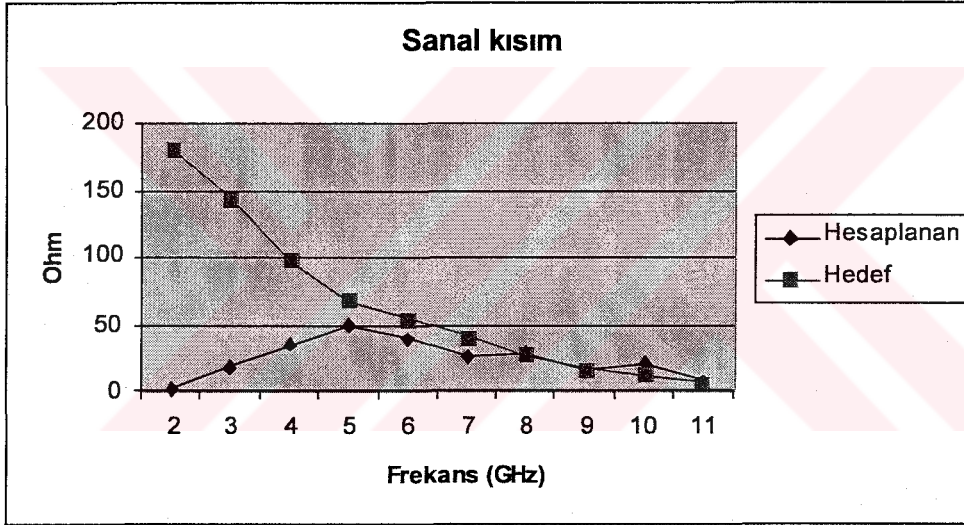
Çizelge 8.4.1 Modellenen devre ile elde edilen empedans değerleri empedans

Frekans (GHz)	Hesaplanan Empedans (Ohm)	
	Gerçek	Sanal
2	14.74	1.59
3	12.36	17.56
4	16.16	34.12
5	31.94	49.59
6	56.46	38.35
7	46.79	24.77
8	46.35	28.47
9	44.36	15.28
10	28.38	20.58
11	24.05	7.23
12	14.74	1.59
13	12.36	17.56

Hesaplanan ve talep edilen empedansların gerçek ve sanal değerlerinin grafiksel gösterimi



Şekil 8.4.2 Hesaplanan ve hedef empedans değerlerinin gerçek kısmı

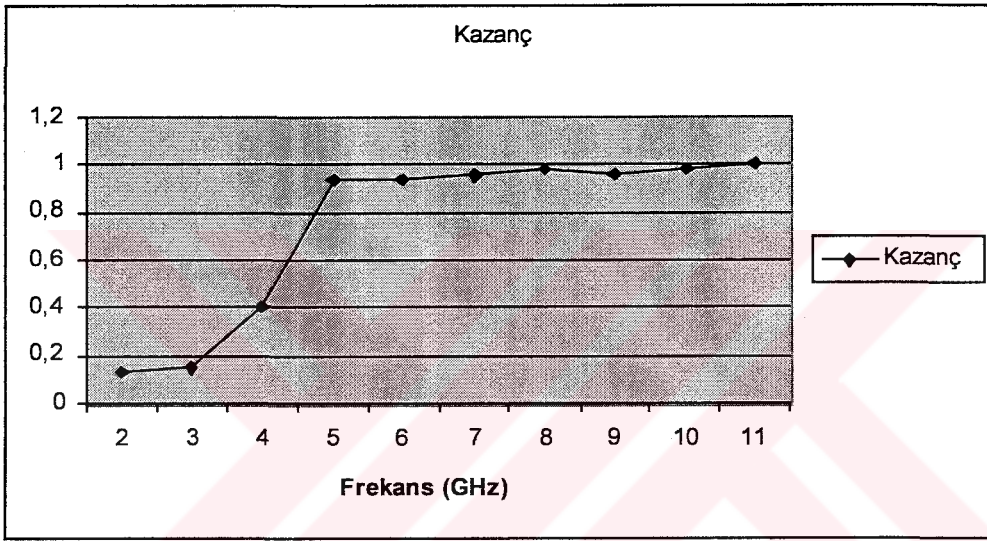


Şekil 8.4.3 Hesaplanan ve hedef empedans değerlerinin sanal kısmı

Devrenin frekans kazanç karakteristiği:

Çizelge 8.4.2 Modellenen devrenin kazancı

Frekans (GHz)	Kazanç
2	0,13
3	0,15
4	0,4
5	0,93
6	0,934
7	0,955
8	0,974
9	0,96
10	0,973
11	0,999



Şekil 8.4.4 Modellenen devrenin kazancı

### 8.4.2 Çıkış Uydurma Devresi

En uygun şekilde sokma işlemi sonucunda h polinomu

$$h = -1.97s^6 + 7.9986s^5 - 0.7677s^4 + 12.9658s^3 + 1.1402s^2 + 4.7371s$$

Buna bağlı olarak da g polinomu

$$g = 1.97s^6 + 10.0403s^5 + 10.1155s^4 + 17.352s^3 + 8.8318s^2 + 6.3328s + 1$$

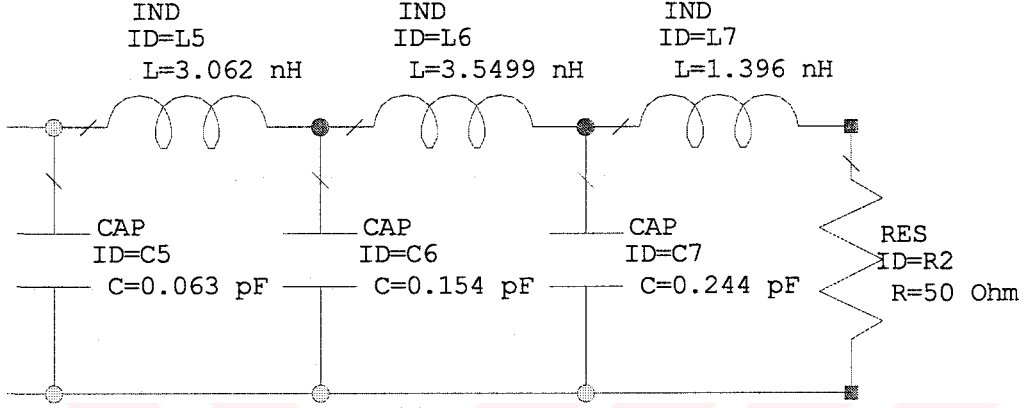
Olarak elde edilmiştir.

Bu iki polinom kullanılarak empedans fonksiyonu

$$Z_{in}^{omc}(s) = \frac{18.0389s^5 + 9.3478s^4 + 30.3178s^3 + 9.9720s^2 + 11.0699s + 1}{3.9400s^6 + 2.0417s^5 + 10.8832s^4 + 4.3862s^3 + 7.6916s^2 + 1.5957s + 1}$$

Olarak hesaplanmıştır.

Bu empedans fonksiyonuyla elde edilen devre:

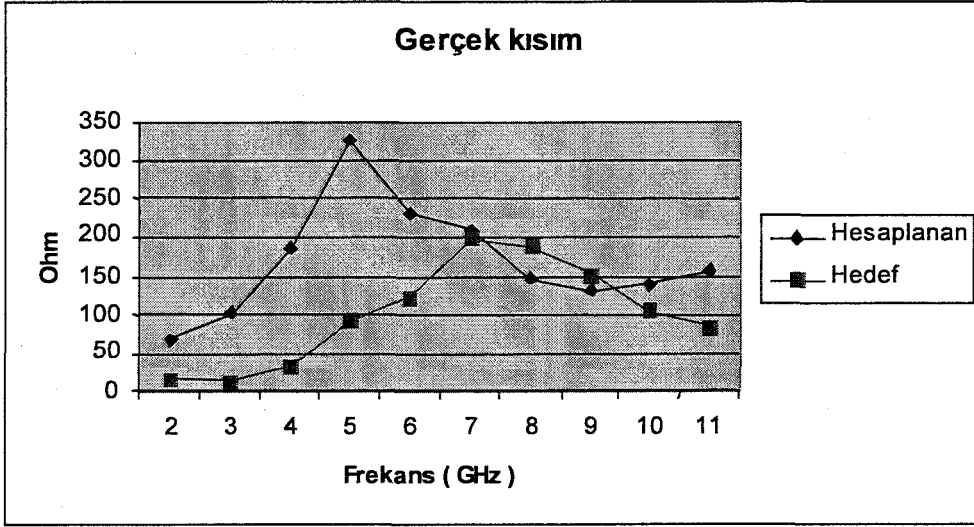


Şekil 8.4.5 Çıkış devresi

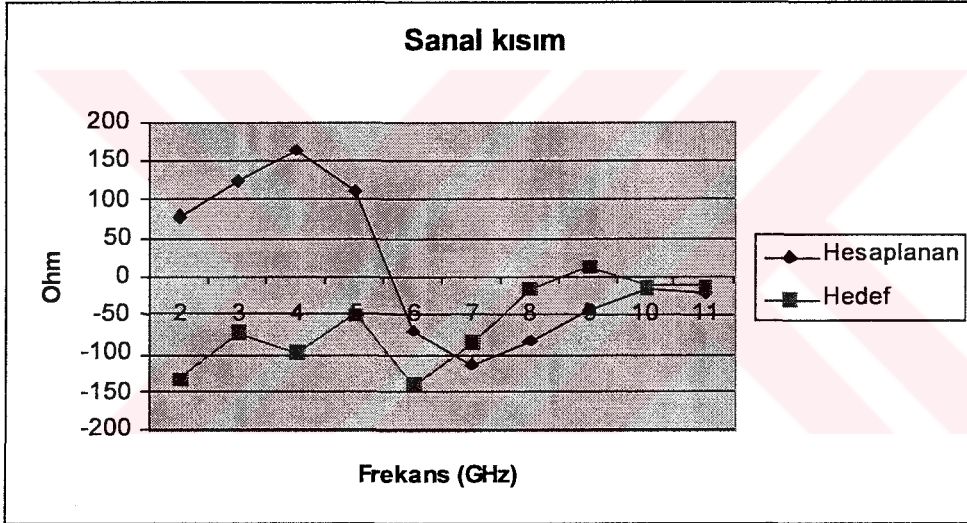
Bu devre ile elde edilen empedanslar:

Çizelge 8.4.3 Modellenen devre ile elde edilen empedans değerleri

Frekans (GHz)	Hesaplanan Empedans (Ohm)	
	Gerçek	Sanal
2	68.33	77.69
3	103.12	124.28
4	185.19	164.84
5	326.6	110.5
6	232.7	-69.36
7	208.06	-113.52
8	147.09	-81.9
9	129.74	-43.55
10	139.55	-16.67
11	157.4	-20.17
12	68.33	77.69
13	103.12	124.28



Şekil 8.4.6 Hesaplanan ve hedef empedans değerlerinin gerçek kısımları

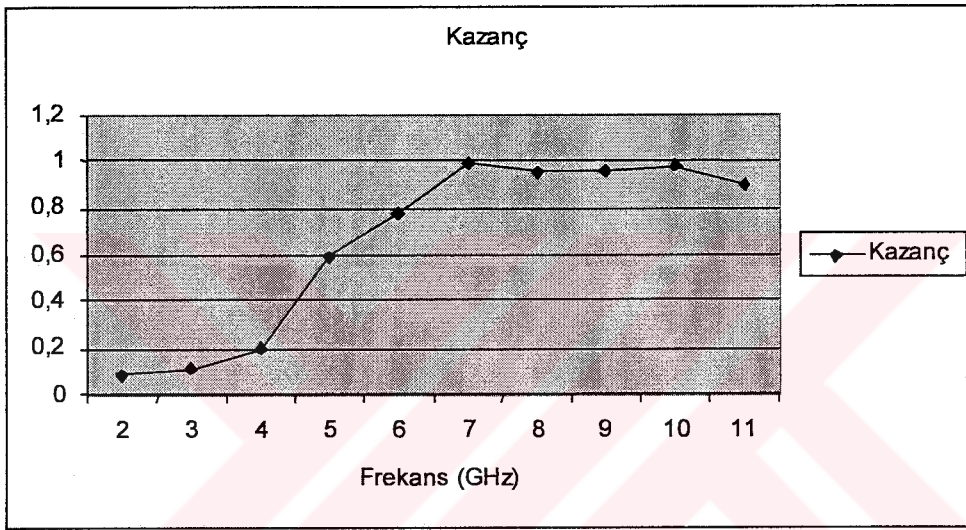


Şekil 8.4.7 Hesaplanan ve hedef empedans değerlerinin sanal kısımları

Devrenin frekans kazanç karakteristiği:

Çizelge 8.4.4 Modellenen devrenin kazancı

Frekans (GHz)	Kazanç
2	0,09
3	0,1103
4	0,1984
5	0,594
6	0,782
7	0,995
8	0,95
9	0,96
10	0,98
11	0,901

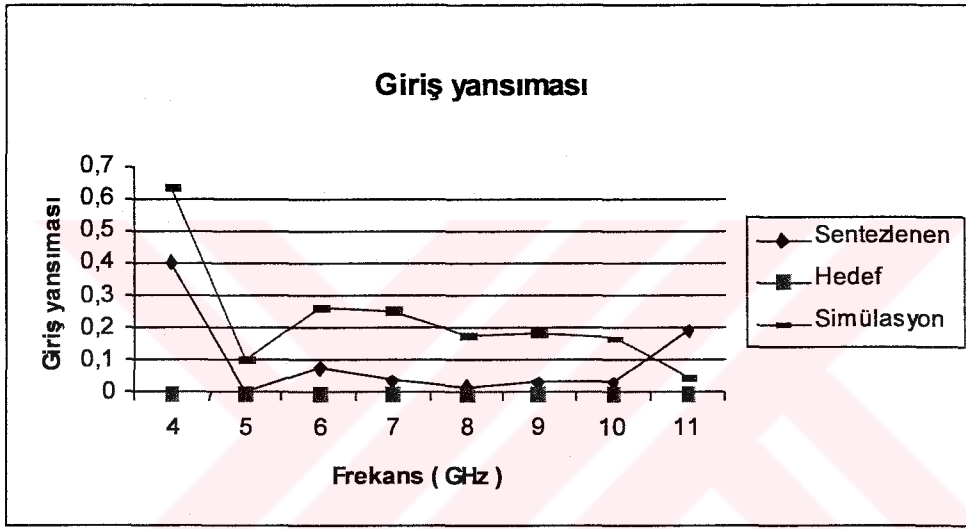


Şekil 8.4.8 Modellenen devrenin kazancı

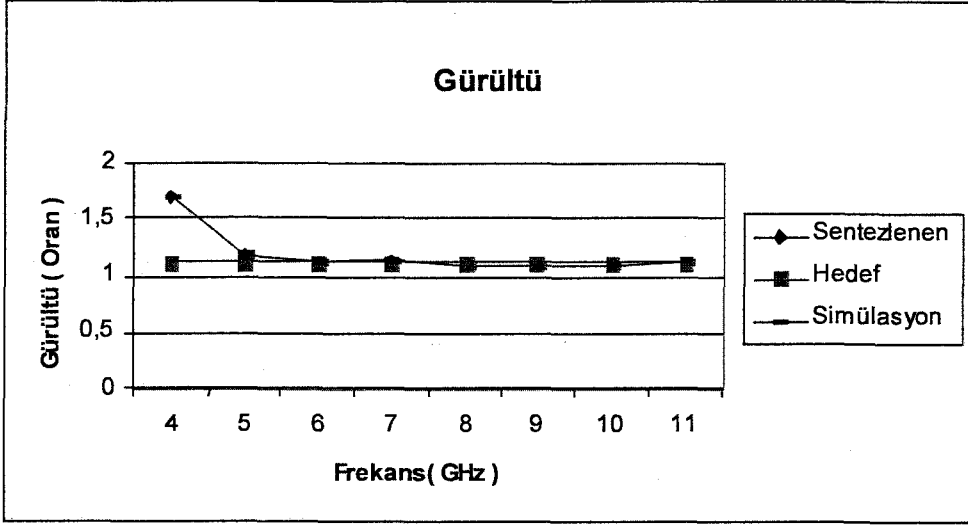
İşlemin son aşamasında bu iki devre ve ortaya transistor konularak yükseltici tasarlanmış ve sonuçları hesaplanmıştır.

Çizelge 8.4.5 Tüm devre karakteristiği

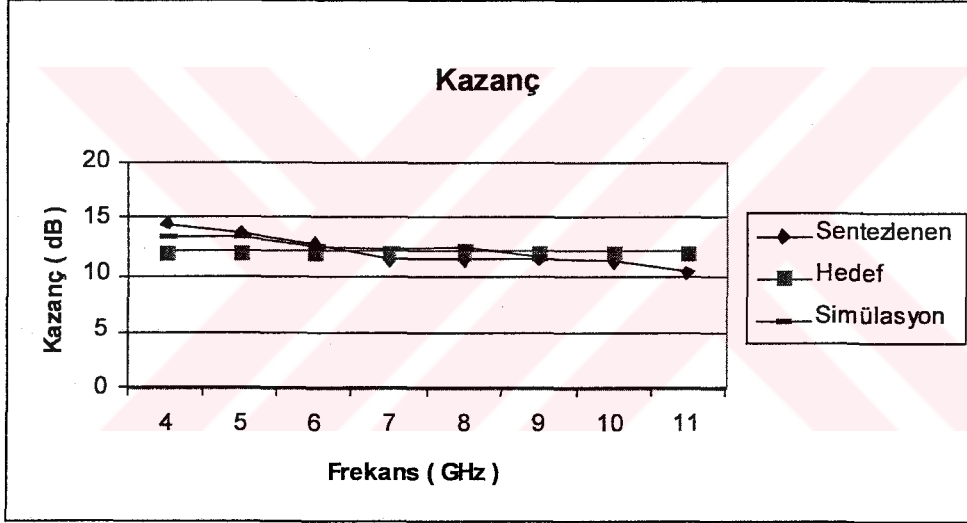
Frekans (GHz)	Hesaplanan Kazanç (dB)	Simülasyon Sonucu	Hesaplanan Giriş Yansıması	Simülasyon Sonucu	Hesaplanan Gürültü (Oran)	Simülasyon Sonucu
4	14.47	13.5	0.4	0.64	1.697	1.7
5	13.77	13.4	0.003	0.1	1.19	1.19
6	12.8	12.5	0.0757	0.26	1.12	1.12
7	11.31	12.4	0.04	0.256	1.135	1.14
8	11.372	12.5	0.017	0.18	1.097	1.1
9	11.54	11.6	0.03	0.188	1.102	1.1
10	11.15	10.9	0.03	0.165	1.09	1.09
11	10.33	12.2	0.19	0.05	1.11	1.11



Şekil 8.2.9 Modellenen devrenin giriş yansıma katsayısı



Şekil 8.4.10 Modellenen devrenin gürültüsü



Şekil 8.4.11 Modellenen devrenin kazancı

### 8.5 Uygulama 5: NE329S01 Transistoru için $\{G_{Tmax}(f), F=0,46dB, Vi=1\}$ Üçlüsü

#### Modellenmesi: Empedans Yaklaşımı

Maksimum kazanç, 0,46 dB gürültü ve giriş duran dalga oranı 1 taleplerini karşılayacak empedans verileri



Çizelge 8.5.1 Transistor kaynak empedansı

Talep edilen empedans değerleri (Ohm)		
Frekans (GHz)	Gerçek	Sanal
2	53.6	239.57
3	53.89	156.13
4	40.8	110.59
5	32.18	81.35
6	29.21	64.98
7	27.03	51.33
8	24.41	37.02
9	22.24	24.56
10	21.97	17.24
11	21.72	9.64
12	22.51	2.05
13	23.61	-5.6

Çizelge 8.5.2 Transistor yük empedansı

Talep edilen empedans değerleri (Ohm)		
Frekans (GHz)	Gerçek	Sanal
2	25.15	-29.84
3	23.712	-46.98
4	38.253	-48.36
5	41.54	-43.73
6	48.47	-45.02
7	54.12	-26.96
8	51.09	-10.44
9	50.13	-7.84
10	47.34	-17.07
11	49.02	-20.13
12	46.84	-26.65
13	46.96	-32.86

### 8.5.1 Giriş Uydurma Devresi

En uygun şekilde sokma işlemi sonucunda  $h$  polinomu

$$h = -0.3207s^2 - 0.1468s$$

Buna bağlı olarak da  $g$  polinomu

$$g = 0.3207s^2 + 0.8142s + 1$$

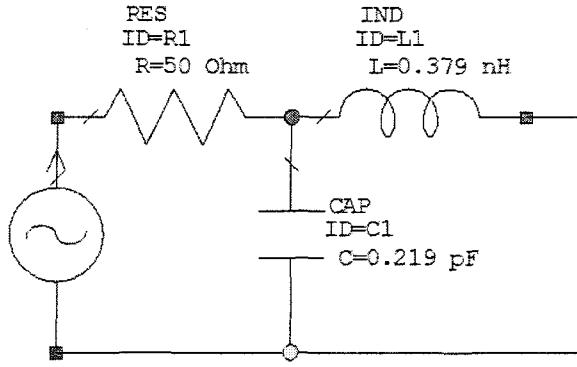
Olarak elde edilmiştir.

Bu iki polinom kullanılarak empedans fonksiyonu

$$Z_L^{imc}(s) = \frac{0.6414s^2 + 0.6674s + 1}{0.961s + 1}$$

Olarak hesaplanmıştır.

Bu empedans fonksiyonuyla elde edilen devre



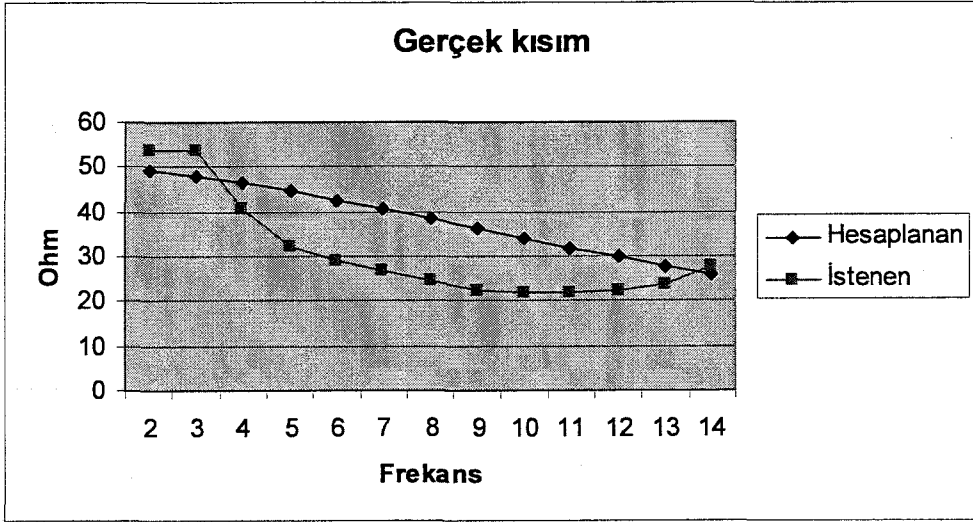
Şekil 8.5.1 Giriş devresi

Bu devre ile elde edilen empedanslar:

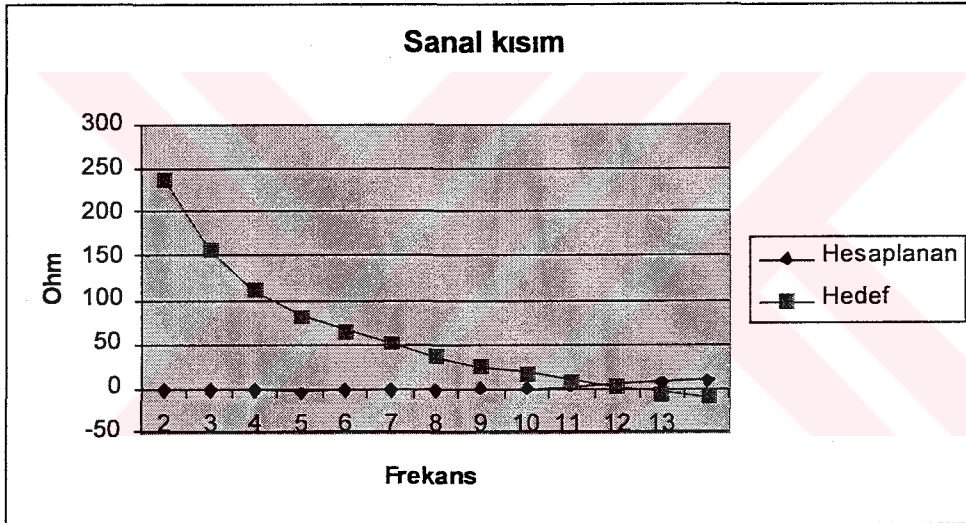
Çizelge 8.5.3 Modellenen devre ile elde edilen empedans değerleri empedans

Hesaplanan Empedans (Ohm)		
Frekans (GHz)	Gerçek	Sanal
2	49.075	-1.97
3	47.9659	-2.7268
4	46.49	-3.23
5	44.73	-3.43
6	42.7485	-3.3
7	40.62	-2.83
8	38.415	-2.0267
9	36.188	-0.9
10	33.9858	0.507
11	31.84	2.175
12	29.788	4.066
13	27.83	6.1485

Hesaplanan ve talep edilen empedansların gerçek ve sanal değerlerinin grafiksel gösterimi



Şekil 8.5.2 Hesaplanan ve hedef empedans değerlerinin gerçek kısmı

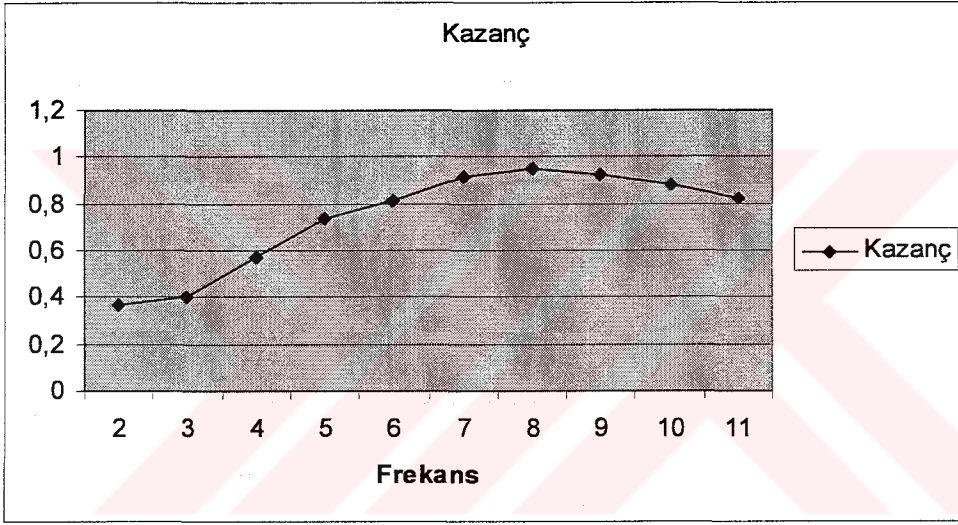


Şekil 8.5.3 Hesaplanan ve hedef empedans değerlerinin sanal kısmı

Devrenin frekans kazanç karakteristiği:

Çizelge 8.5.4 Modellenen devrenin kazancı

Frekans (GHz)	Kazanç
2	0,1527
3	0,2904
4	0,37
5	0,44
6	0,51
7	0,585
8	0,69
9	0,793
10	0,88
11	0,95
12	0,98
13	0,944



Şekil 8.3.4 Modellenen devrenin kazancı

### 8.5.2 Çıkış Uydurma Devresi

En uygun şekle sokma işlemi sonucunda h polinomu

$$h = -0.4321s$$

Buna bağlı olarak da g polinomu

$$g = 0.4321s + 1$$

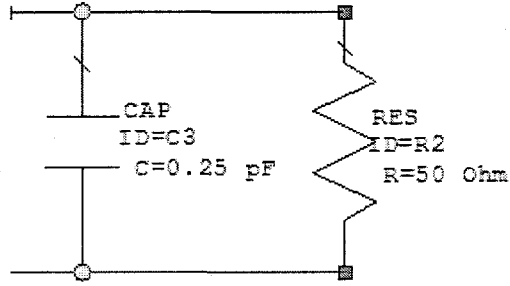
Olarak elde edilmiştir.

Bu iki polinom kullanılarak empedans fonksiyonu

$$Z_{in}^{omc}(s) = \frac{1}{0.8642s + 1}$$

Olarak hesaplanmıştır.

Bu empedans fonksiyonuyla elde edilen devre:

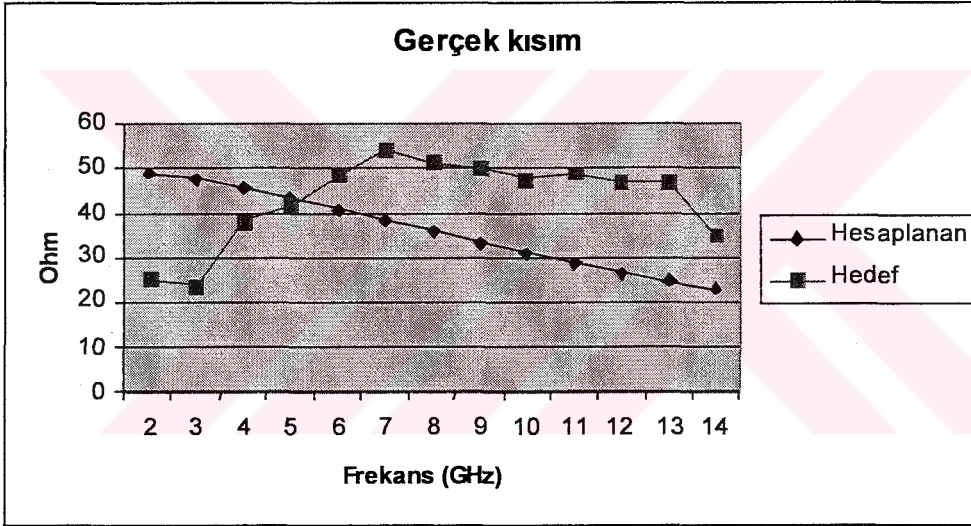


Şekil 8.5.5 Çıkış devresi

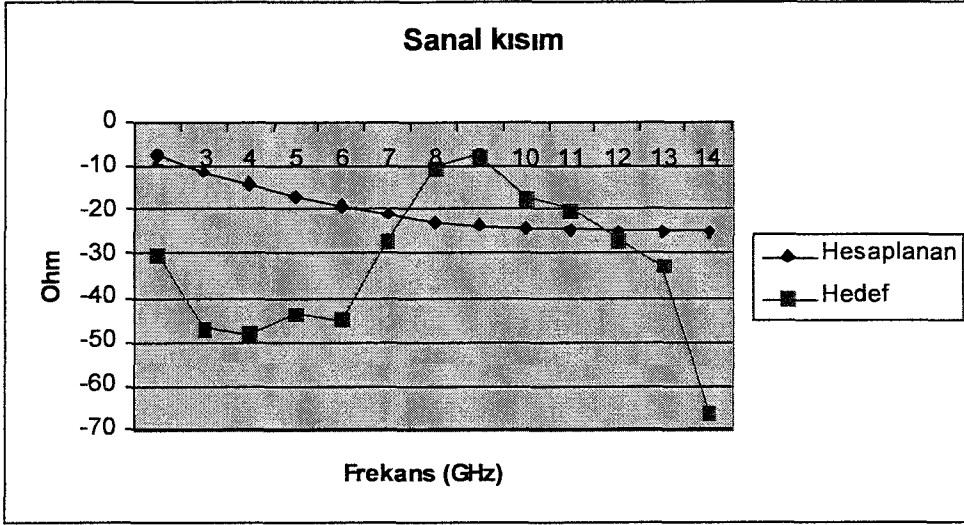
Bu devre ile elde edilen empedanslar:

Çizelge 8.5.5 Modellenen devre ile elde edilen empedans değerleri

Hesaplanan Empedans (Ohm)		
Frekans (GHz)	Gerçek	Sanal
2	48.795	-7.667
3	47.3687	-11.16
4	45.506	-
5	43.3161	-17.0153
6	40.9098	-19.2841
7	38.3895	-21.1121
8	35.8417	-22.5268
9	33.3344	-23.5698
10	30.9172	-24.2897
11	28.6231	-24.7361
12	26.4718	-24.9566
13	24.4725	-24.9944



Şekil 8.5.6 Hesaplanan ve hedef empedans değerlerinin gerçek kısımları

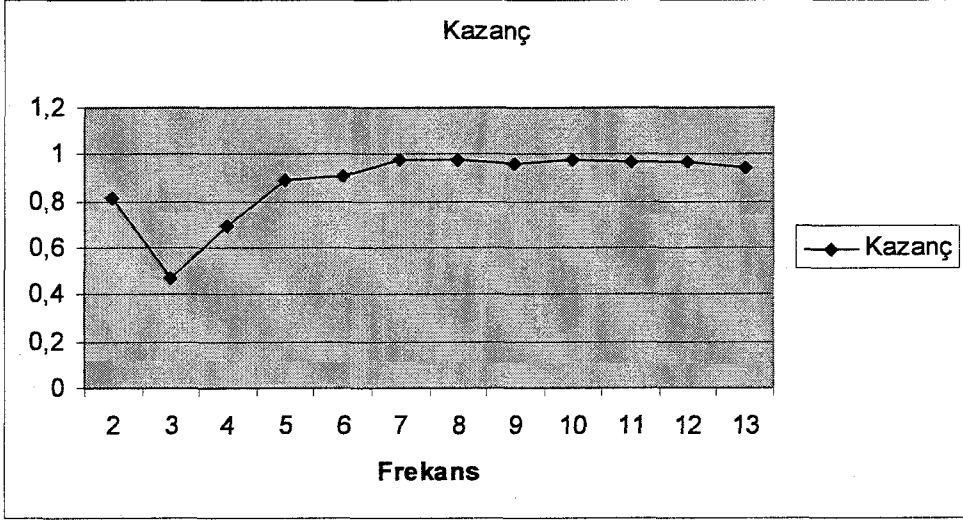


Şekil 8.5.7 Hesaplanan ve hedef empedans değerlerinin sanal kısımları

Devrenin frekans kazanç karakteristiği:

Çizelge 8.2.6 Modellenen devrenin kazancı

Frekans (GHz)	Kazanç
2	0,8122
3	0,4732
4	0,6932
5	0,8944
6	0,91
7	0,98
8	0,98
9	0,96
10	0,98
11	0,97
12	0,97
13	0,943



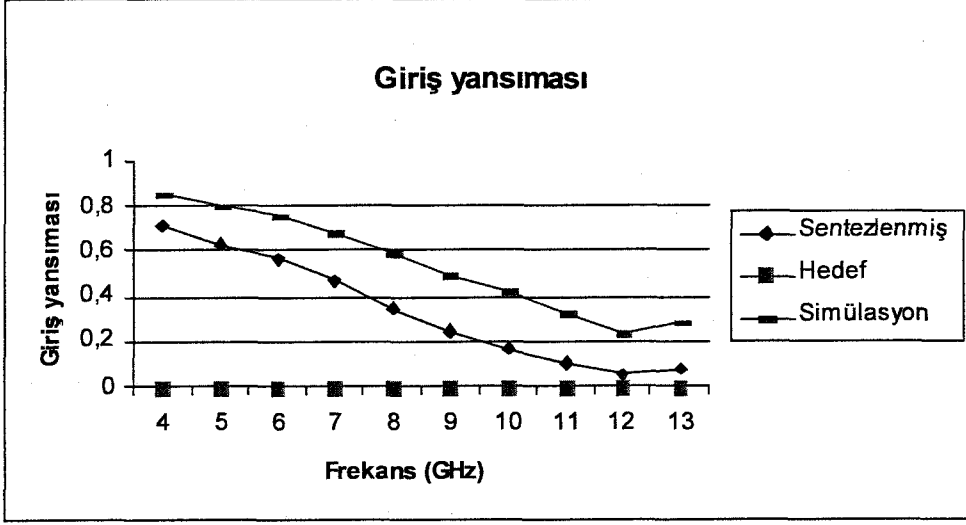
Şekil 8.5.8 Modellenen devrenin kazancı

İşlemin son aşamasında bu iki devre ve ortaya transistor konularak yükseltici tasarlanmış ve sonuçları hesaplanmıştır.

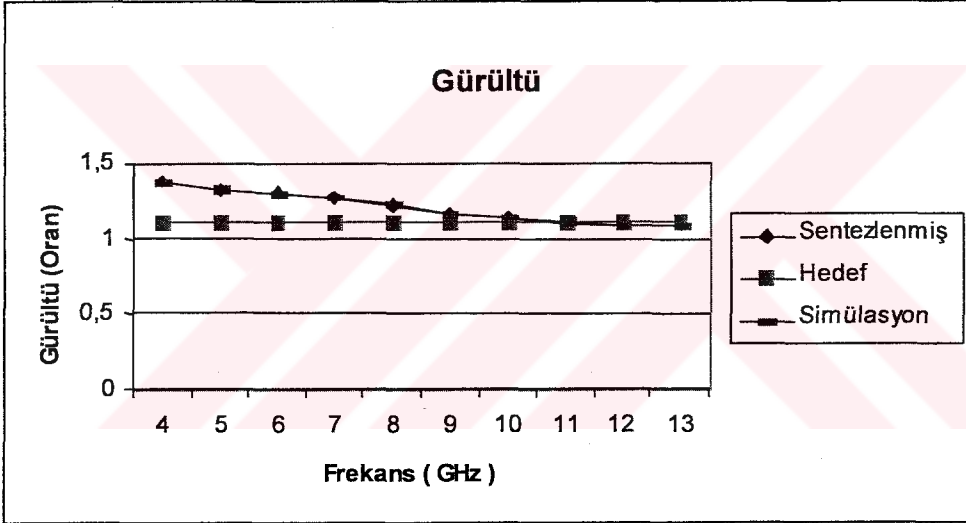
Çizelge 8.3.7 Tüm devre karakteristiği

Frekans (GHz)	Hesaplanan Kazanç (dB)	Simülasyon Sonucu	Hesaplanan Giriş Yansıması	Simülasyon Sonucu	Hesaplanan Gürültü (Oran)	Simülasyon Sonucu
4	13.0303	13	0.7166	0.847	1.377	1.38
5	12.4045	12.4	0.6314	0.795	1.3274	1.33
6	11.9574	12	0.5694	0.756	1.3036	1.3
7	11.6774	11.7	0.4709	0.683	1.2706	1.27
8	11.5114	11.5	0.3466	0.591	1.2267	1.23
9	11.4883	11.5	0.2465	0.498	1.1664	1.17
10	11.5078	11.5	0.1694	0.413	1.1406	1.14
11	11.5859	11.6	0.1045	0.322	1.108	1.11
12	11.4687	11.5	0.0511	0.227	1.0917	1.09
13	11.0246	11	0.0826	0.286	1.0929	1.09

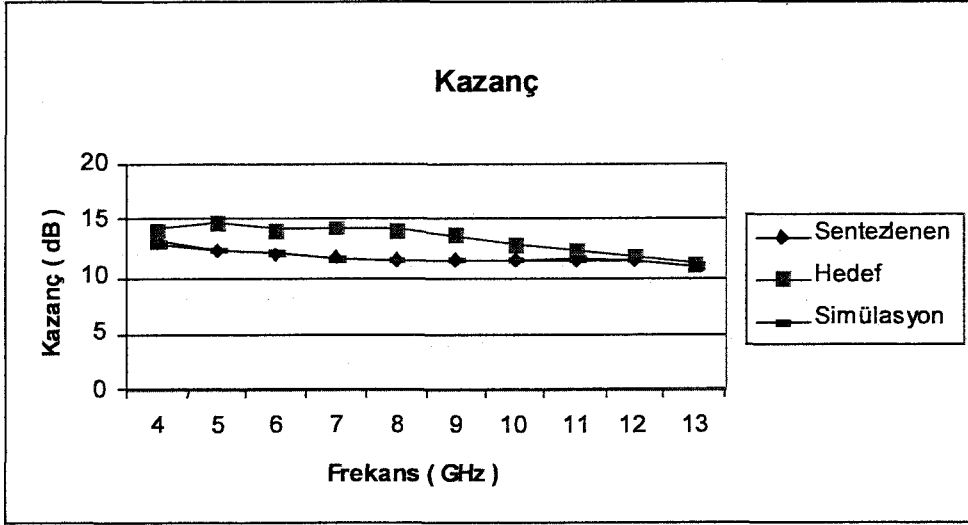




Şekil 8.5.9 Modellenen devrenin giriş yansıma katsayısı



Şekil 8.5.10 Modellenen devrenin gürültüsü



Şekil 8.5.11 Modellenen devrenin kazancı

## 8.6 Uygulama 6: NE329S01 Transistoru için $\{G_{Tmax}(f), F=0,46dB, Vi=1\}$ Üçlüsü Modellenmesi: Kazanç Yaklaşımı

Bu altıncı uygulamada, aynı transistör ve bir önceki hedefler kullanılmış; farklı olarak eleman sayısı artırılmış ve hata fonksiyonu değiştirilmiştir. Buna göre yeni hata fonksiyonu :

$$E = \sum_i (1 - G_i) \quad (8.2)$$

### 8.6.1 Giriş Uydurma Devresi

En uygun şekilde sokma işlemi sonucunda h polinomu

$$h(s) = -24.4533s^8 - 24.7261s^7 - 43.9264s^6 - 54.2865s^5 - 22.8909s^4 - 36.939s^3 - 3.117s^2 - 7.6003s$$

Buna bağlı olarak da g polinomu

$$g(s) = 24.4533s^8 + 49.2442s^7 + 81.0095s^6 + 102.0565s^5 + 78.7888s^4 + 62.1941s^3 + 23.8286s^2 + 10.2675s + 1$$

Olarak elde edilmiştir.

Bu iki polinom kullanılarak empedans fonksiyonu

$$Z_{L_{pay1}}^{imc}(s) = 48.9066 s^7 + 24.5181 s^8 + 124.9359 s^7 + 47.77s^5$$

$$Z_{L_{pay2}}^{imc}(s) = 101.6797 s^4 + 25.2551 s^3 + 26.9456 s^2 + 2.6672 s + 1$$

$$Z_{L_{pay}}^{imc} = Z_{L_{pay1}}^{imc} + Z_{L_{pay2}}^{imc}$$

$$Z_{L_{payda1}}^{imc}(s) = 73.9703s^7 + 37.0831s^6 + 156.3430 s^5$$

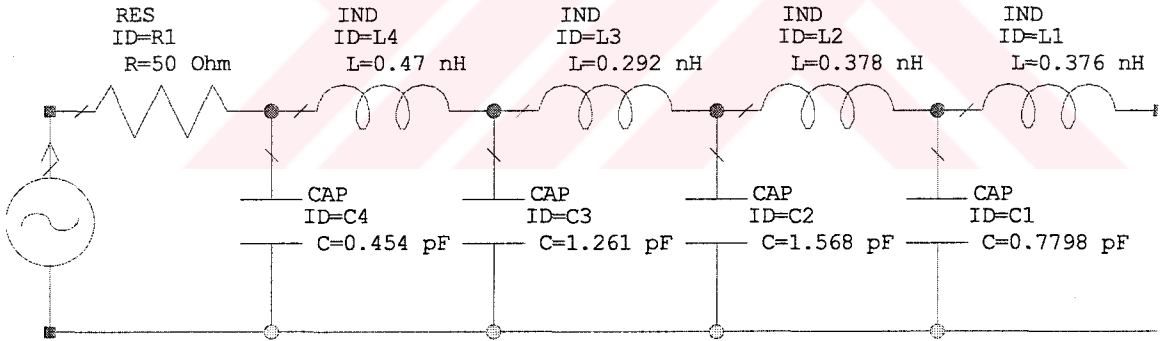
$$Z_{L_{payda2}}^{imc}(s) = 55.8979s^4 + 99.1331 s^3 + 20.7116s^2 + 17.8678s + 1$$

$$Z_{L_{payda}}^{imc} = Z_{L_{payda1}}^{imc} + Z_{L_{payda2}}^{imc}$$

$$Z_L^{imc} = \frac{Z_{L_{pay}}^{imc}}{Z_{L_{payda}}^{imc}}$$

Olarak hesaplanmıştır.

Bu empedans fonksiyonuyla elde edilen devre



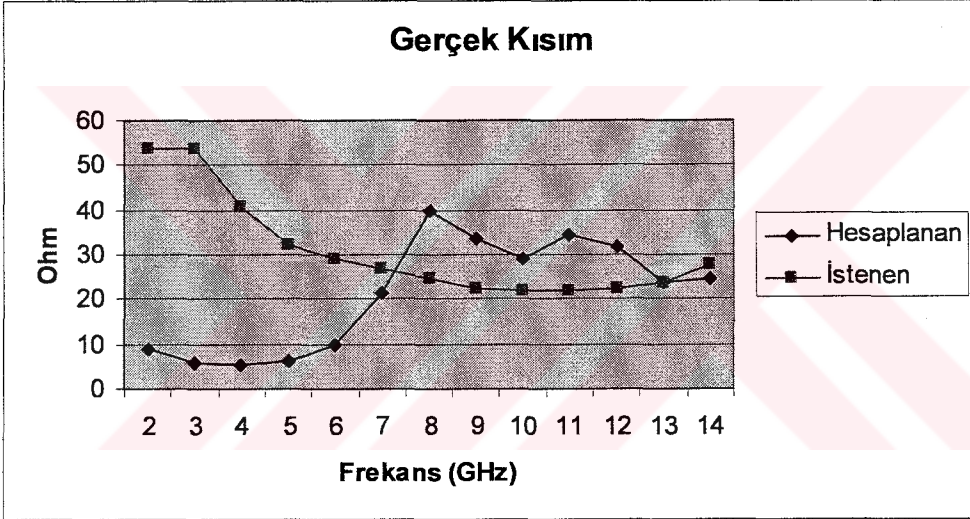
Şekil 8.6.1 Giriş devresi

Bu devre ile elde edilen empedanslar:

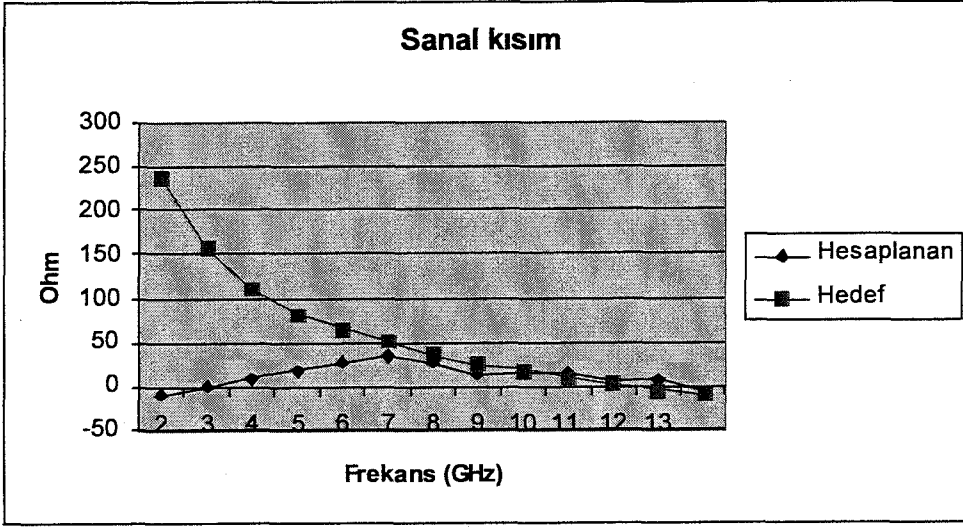
Çizelge 8.6.1 Modellenen devre ile elde edilen empedans değerleri empedans

Frekans (GHz)	Hesaplanan Empedans (Ohm)	
	Gerçek	Sanal
2	9.05	-8.42
3	5.84	0.92
4	5.21	8.97
5	6.21	17.07
6	10	26.27
7	21.56	35.16
8	39.96	26.47
9	33.75	12.67
10	28.98	15.53
11	34.597	15.34
12	31.897	3.99
13	23.6	5.96

Hesaplanan ve talep edilen empedansların gerçek ve sanal değerlerinin grafiksel gösterimi



Şekil 8.6.2 Hesaplanan ve hedef empedans değerlerinin gerçek kısmı

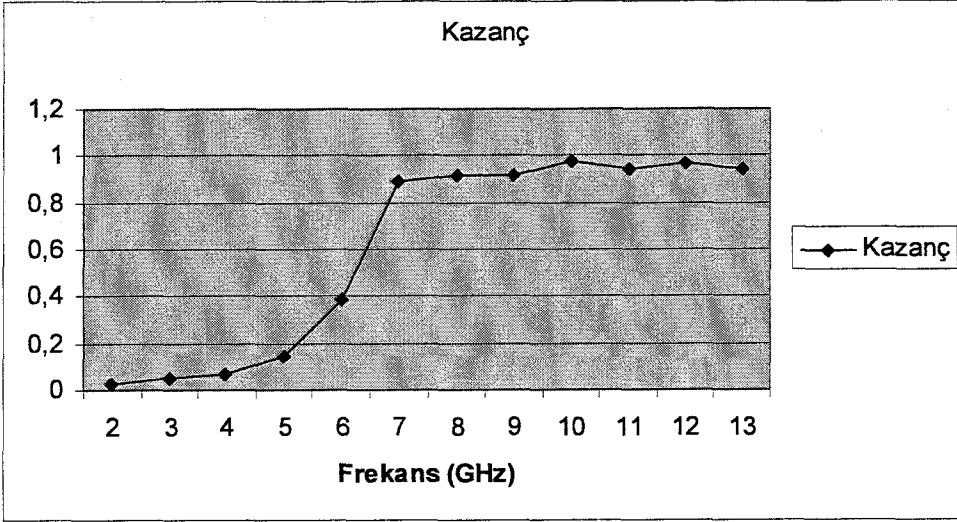


Şekil 8.6.3 Hesaplanan ve hedef empedans değerlerinin sanal kısmı

Devrenin frekans kazanç karakteristiği:

Çizelge 8.6.2 Modellenen devrenin kazancı

Frekans (GHz)	Kazanç
2	0,03
3	0,05
4	0,07
5	0,143
6	0,39
7	0,89
8	0,92
9	0,92
10	0,98
11	0,94
12	0,97
13	0,944



Şekil 8.6.4 Modellenen devrenin kazancı

### 8.6.2 Çıkış Uydurma Devresi

En uygun şekle sokma işlemi sonucunda  $h$  polinomu

$$h = -0.843s^3 - 0.3742s^2 - 0.4142s$$

Buna bağlı olarak da  $g$  polinomu

$$g = 0.843s^3 + 1.5901s^2 + 1.8308s + 1$$

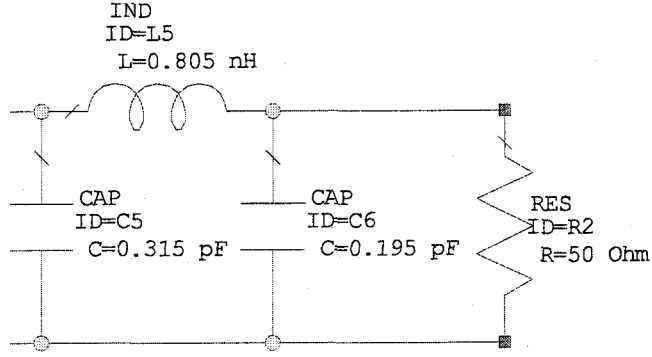
Olarak elde edilmiştir.

Bu iki polinom kullanılarak empedans fonksiyonu

$$Z_{in}^{omc}(s) = \frac{1.2159s^2 + 1.4166s + 1}{1.6860s^3 + 1.9643s^2 + 2.245s^2 + 1}$$

Olarak hesaplanmıştır.

Bu empedans fonksiyonuyla elde edilen devre:

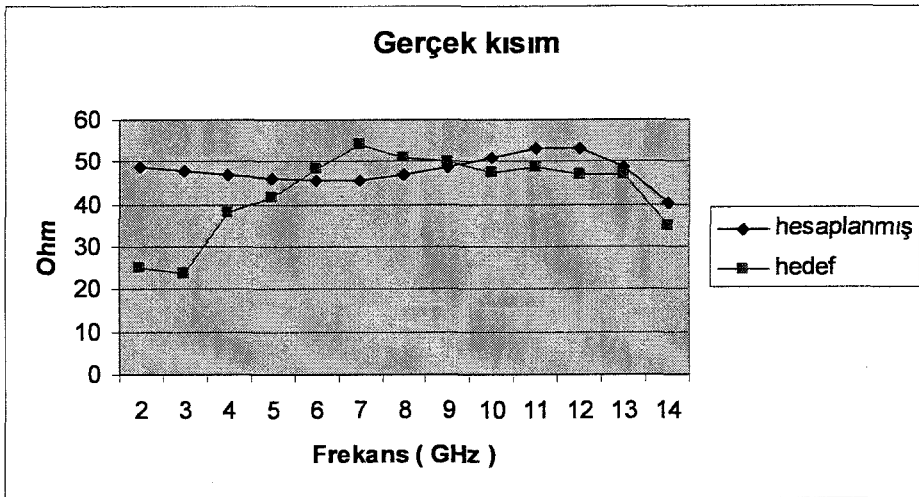


Şekil 8.6.5 Çıkış devresi

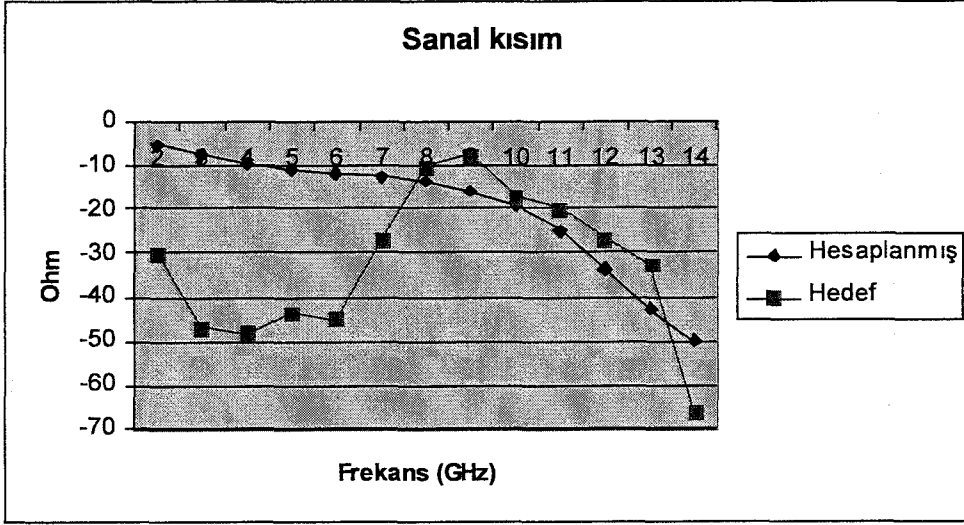
Bu devre ile elde edilen empedanslar:

Çizelge 8.6.3 Modellenen devre ile elde edilen empedans değerleri

Hesaplanan Empedans (Ohm)		
Frekans (GHz)	Gerçek	Sanal
2	48.96	-5.57
3	47.92	-7.78
4	46.84	-9.48
5	45.99	-10.73
6	45.599	-11.68
7	45.86	-12.57
8	46.8996	-13.77
9	48.73	-15.78
10	51.11	-19.3
11	53.17	-25.13
12	53.17	-33.5
13	48.97	-42.94



Şekil 8.6.6 Hesaplanan ve hedef empedans değerlerinin gerçek kısımları



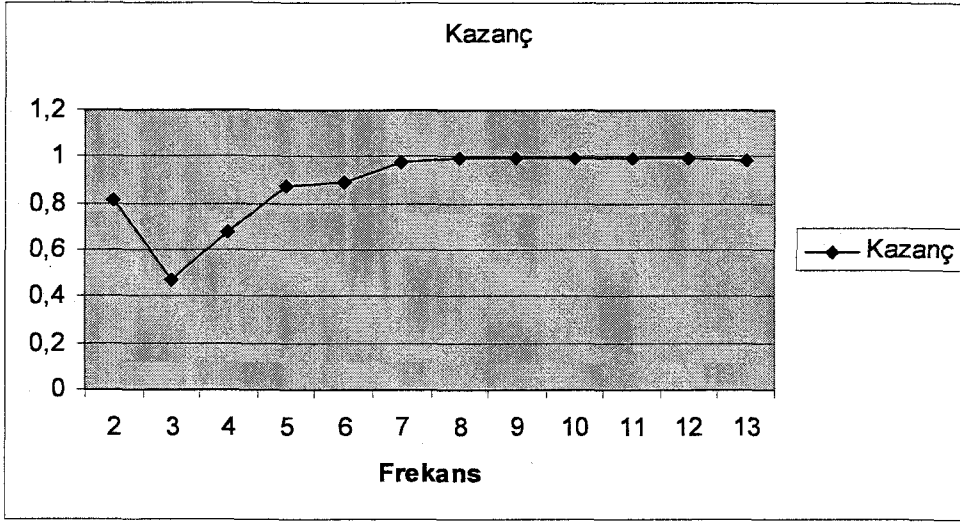
Şekil 8.6.7 Hesaplanan ve hedef empedans değerlerinin sanal kısımları

Devrenin frekans kazanç karakteristiği:

Çizelge 8.6.4 Modellenen devrenin kazancı

Frekans (GHz)	Kazanç
2	0,81
3	0,47
4	0,68
5	0,8733
6	0,89
7	0,973
8	0,997
9	0,9934
10	0,998
11	0,996
12	0,9913
13	0,99



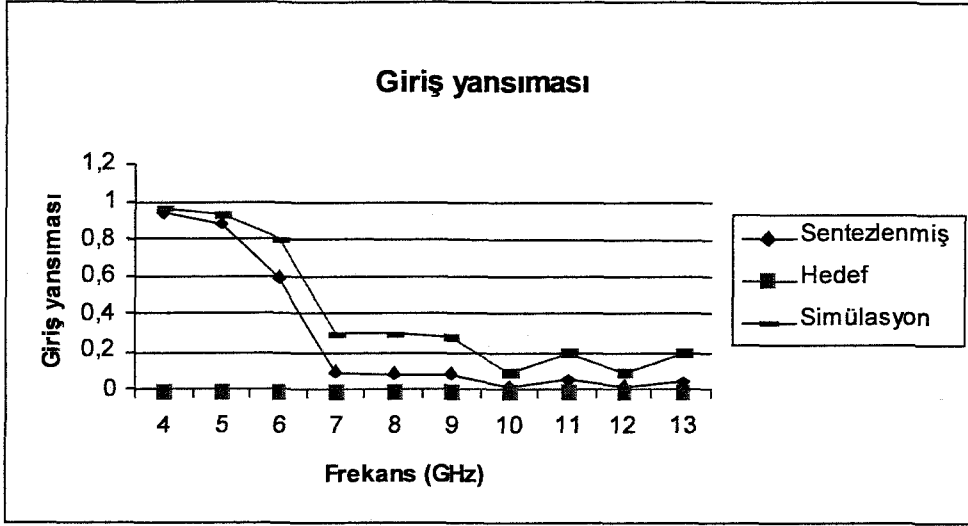


Şekil 8.6.8 Modellenen devrenin kazancı

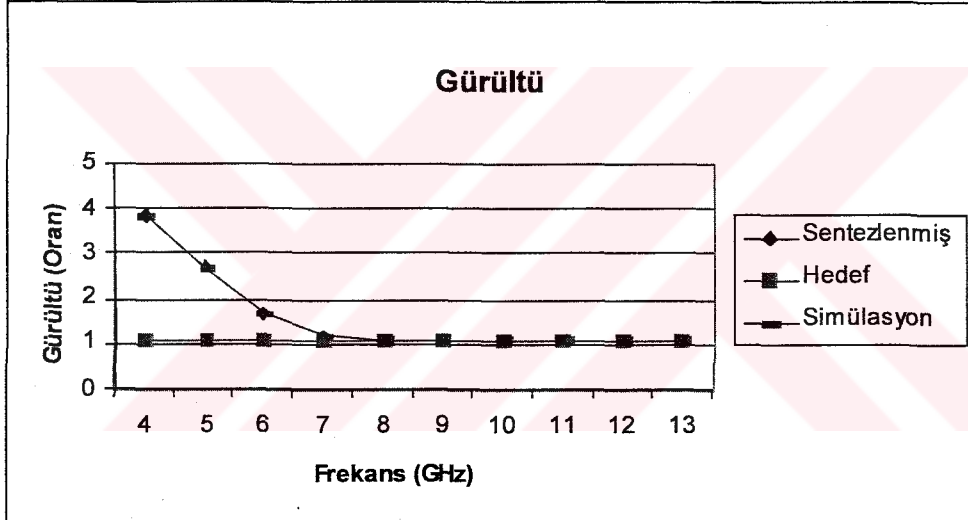
İşlemin son aşamasında bu iki devre ve ortaya transistor konularak yükseltici tasarlanmış ve sonuçları hesaplanmıştır.

Çizelge 8.6.5 Tüm devre karakteristiği

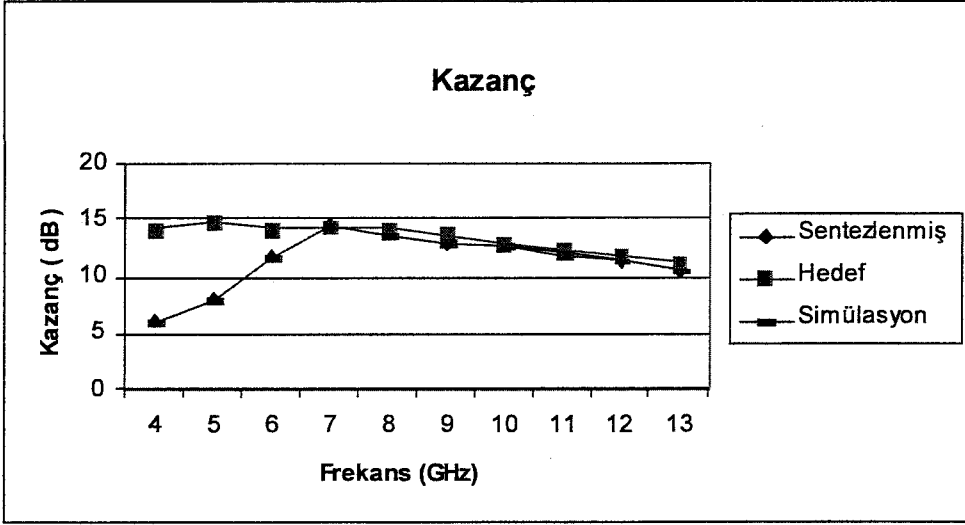
Frekans (GHz)	Hesaplanan Kazanç (dB)	Simülasyon Sonucu	Hesaplanan Giriş Yansıması	Simülasyon Sonucu	Hesaplanan Gürültü (Oran)	Simülasyon Sonucu
4	5.98	5.98	0.949	0.97	3.87	3.87
5	8.01	8.01	0.88	0.938	2.7	2.7
6	11.685	11.7	0.6	0.8	1.7	1.7
7	14.53	14.5	0.1	0.3	1.2	1.2
8	13.653	13.7	0.087	0.295	1.104	1.1
9	12.998	13	0.08	0.28	1.114	1.11
10	12.7	12.7	0.015	0.1	1.1	1.1
11	11.95	11.9	0.05	0.2	1.1	1.1
12	11.4	11.4	0.0197	0.1	1.1	1.1
13	10.53	10.5	0.0455	0.2	1.1	1.1



Şekil 8.6.9 Modellenen devrenin giriş yansıma katsayısı



Şekil 8.6.10 Modellenen devrenin gürültüsü



Şekil 8.6.11 Modellenen devrenin kazancı

### 8.7 Uygulama 7: NE329S01 Transistörü için $\{G_{Tmax}(f), F=0,46dB, Vi=1\}$ Üçlüsü Modellenmesi: Kazanç Yaklaşımı

Bu yedinci uygulamanın, bir önceki uygulamadan tek farkı kullanılan eleman sayısının değiştirilmiş olmasıdır.

#### 8.7.1 Giriş Uydurma Devresi

En uygun şekle sokma işlemi sonucunda  $h$  polinomu

$$h(s) = -156.3332s^{10} - 92.2667s^9 - 358.9746s^8 - 267.0203s^7 - 275.8623s^6 - 273.0726s^5 - 78.7047s^4 - 115.0701s^3 - 5.7993s^2 - 16.5172s$$

Buna bağlı olarak da  $g$  polinomu

$$g(s) = 156.3332s^{10} + 259.4895s^9 + 547.1038s^8 + 652.5114s^7 + 656.1583s^6 + 569.893^5 + 319.3883s^4 + 188.1531s^3 + 54.2364s^2 + 19.5267s + 1$$

Olarak elde edilmiştir.

Bu iki polinom kullanılarak empedans fonksiyonu

$$Z_{L_{pp1}}^{inc}(s) = 312.6664s^{10} + 167.2228s^9 + 906.0784s^8 + 385.4911s^7 + 932.0206s^6 + 287.8204s^5$$

$$Z_{L_{pay2}}^{imc}(s) = 398.093s^4 + 73.083s^3 + 73.083s^2 + 3.0095s + 1$$

$$Z_{L_{pay}}^{imc} = Z_{L_{pay1}}^{imc} + Z_{L_{pay2}}^{imc}$$

$$Z_{L_{payda1}}^{imc}(s) = 351.7562s^9 + 188.1292s^8 + 919.5317s^7 + 380.296s^6 + 833.9656s^5$$

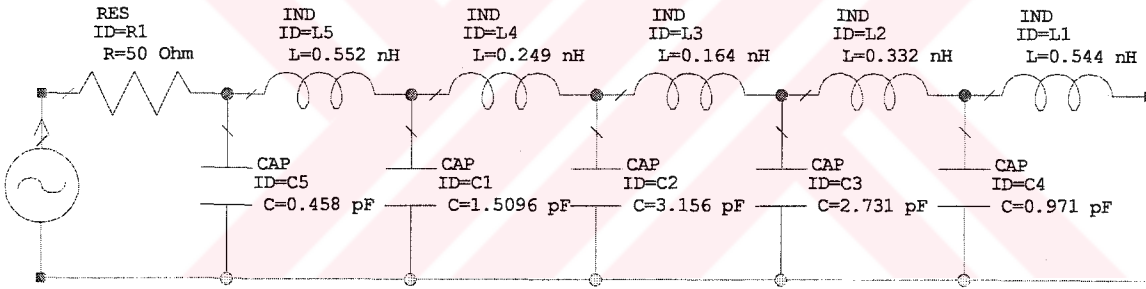
$$Z_{L_{payda2}}^{imc}(s) = 240.6836s^4 + 303.2232s^3 + 48.4371s^2 + 36.0439s + 1$$

$$Z_{L_{payda}}^{imc} = Z_{L_{payda1}}^{imc} + Z_{L_{payda2}}^{imc}$$

$$Z_L^{imc} = \frac{Z_{L_{pay}}^{imc}}{Z_{L_{payda}}^{imc}}$$

Olarak hesaplanmıştır.

Bu empedans fonksiyonuyla elde edilen devre



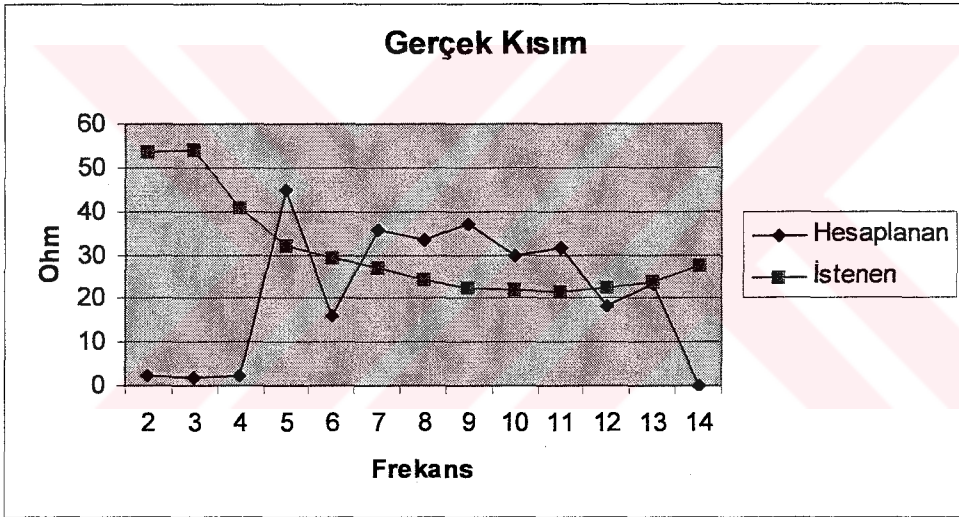
Şekil 8.7.1 Giriş devresi

Bu devre ile elde edilen empedanslar:

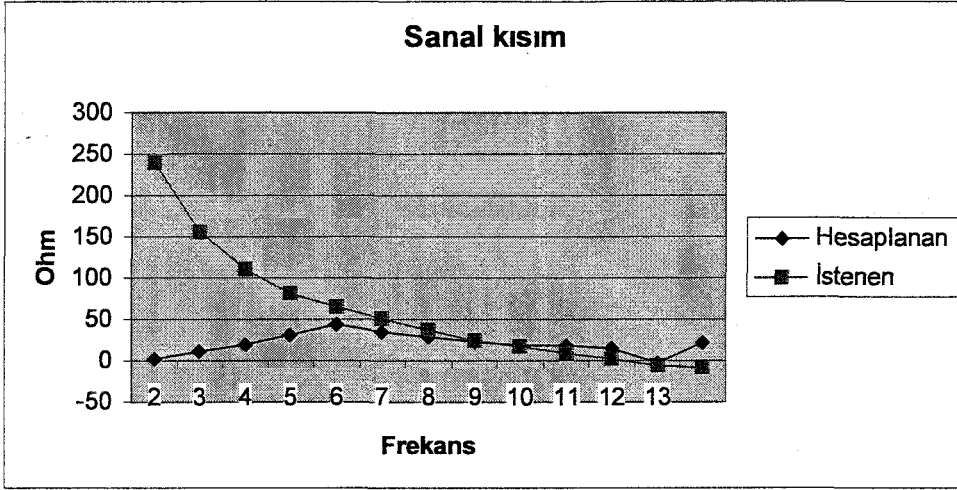
Çizelge 8.7.1 Modellenen devre ile elde edilen empedans değerleri empedans

Hesaplanan Empedans (Ohm)		
Frekans (GHz)	Gerçek	Sanal
2	2.46	2.32
3	1.85	11.42
4	2.3	20.299
5	44.73	31.05
6	16.07	44.41
7	35.89	35.31
8	33.22	29.2
9	37	23.55
10	29.76	19.17
11	31.44	18.48
12	18.49	14.92
13	23.32	-2.78

Hesaplanan ve talep edilen empedansların gerçek ve sanal değerlerinin grafiksel gösterimi



Şekil 8.7.2 Hesaplanan ve hedef empedans değerlerinin gerçek kısmı

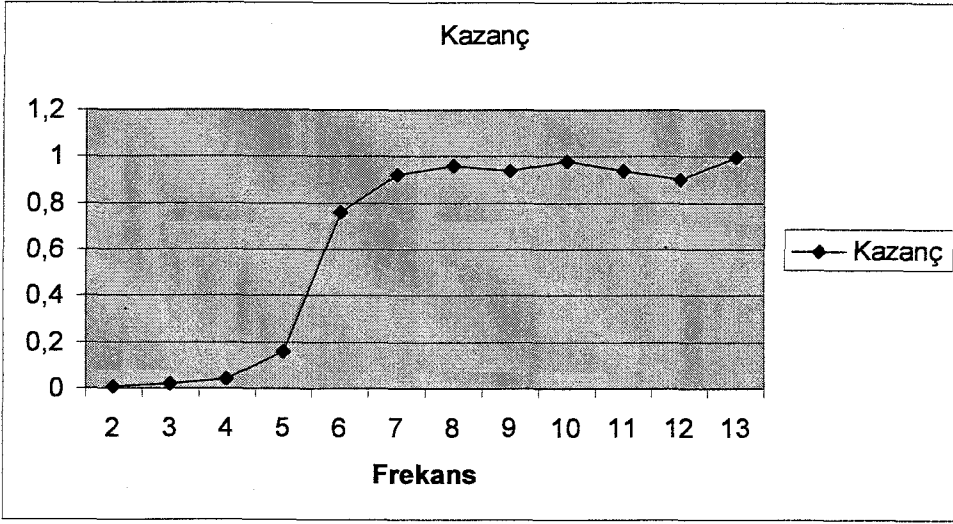


Şekil 8.7.3 Hesaplanan ve hedef empedans değerlerinin sanal kısmı

Devrenin frekans kazanç karakteristiği:

Çizelge 8.7.2 Modellenen devrenin kazancı

Frekans (GHz)	Kazanç
2	0,01
3	0,02
4	0,04
5	0,16
6	0,76
7	0,921
8	0,96
9	0,94
10	0,98
11	0,941
12	0,902
13	0,9964



Şekil 8.7.4 Modellenen devrenin kazancı

### 8.7.2 Çıkış Uydurma Devresi

En uygun şekilde sokma işlemi sonucunda h polinomu

$$h(s) = -63.2246s^{10} + 4.9097s^9 - 165.865s^8 + 24.4354s^7 - 147.7712s^6 + 36.2603s^5 - 50.2489s^4 + 19.9081s^3 - 4.8783s^2 + 3.3993$$

Buna bağlı olarak da g polinomu

$$g(s) = 63.2246s^{10} + 106.3227s^9 + 255.0741s^8 + 295.59s^7 + 345.9878s^6 + 274.6773s^5 + 187.4127s^4 + 95.0804s^3 + 35.1208s^2 + 9.0442s + 1$$

Olarak elde edilmiştir.

Bu iki polinom kullanılarak empedans fonksiyonu

$$Z_{in\ pay1}^{omc}(s) = 111.2324s^9 + 89.2091s^8 + 320.0254s^7 + 198.2166s^6 + 310.9376s^5$$

$$Z_{in\ pay2}^{omc}(s) = 137.1638s^4 + 114.9885s^3 + 30.2425s^2 + 12.4435s + 1$$

$$Z_{in\ pay}^{omc} = Z_{in\ pay1}^{omc} + Z_{in\ pay2}^{omc}$$

$$Z_{in\ payda1}^{omc}(s) = 126.4492s^{10} + 101.413s^9 + 420.9391s^8 + 271.1546s^7 + 493.759s^6 + 238.417s^5$$

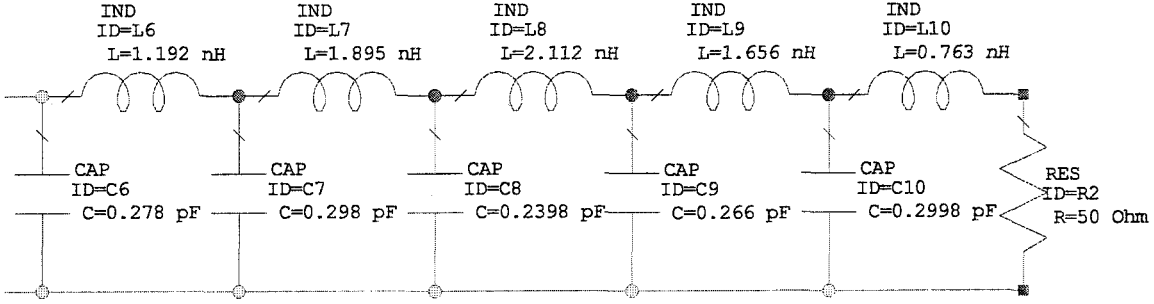
$$Z_{in\ payda2}^{omc}(s) = 237.6616s^4 + 75.1723s^3 + 39.9991s^2 + 5.6449s + 1$$

$$Z_{in}^{omc} = Z_{in}^{omc} + Z_{in}^{omc}$$

$$Z_{in}^{omc}(s) = \frac{Z_{in}^{omc}}{Z_{in}^{omc}}$$

Olarak hesaplanmıştır.

Bu empedans fonksiyonuyla elde edilen devre:



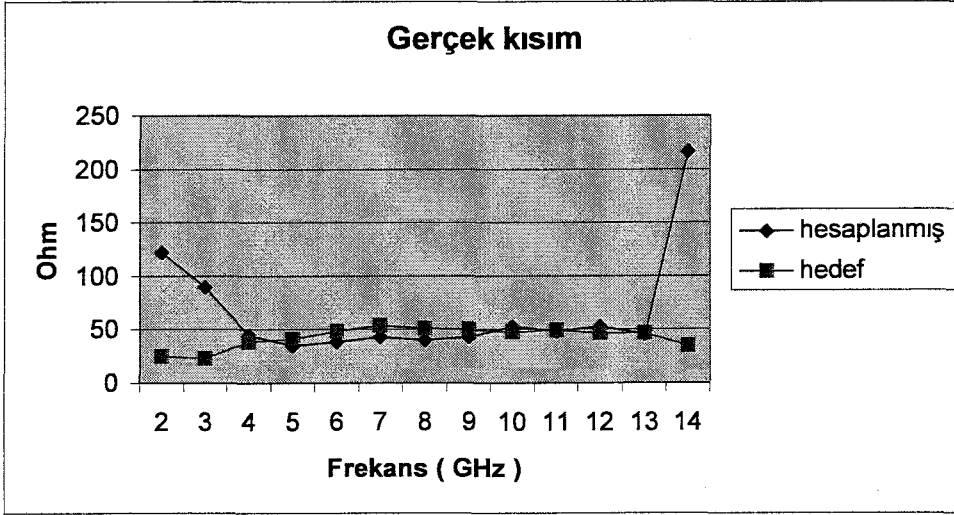
Şekil 8.7.5 Çıkış devresi

Bu devre ile elde edilen empedanslar:

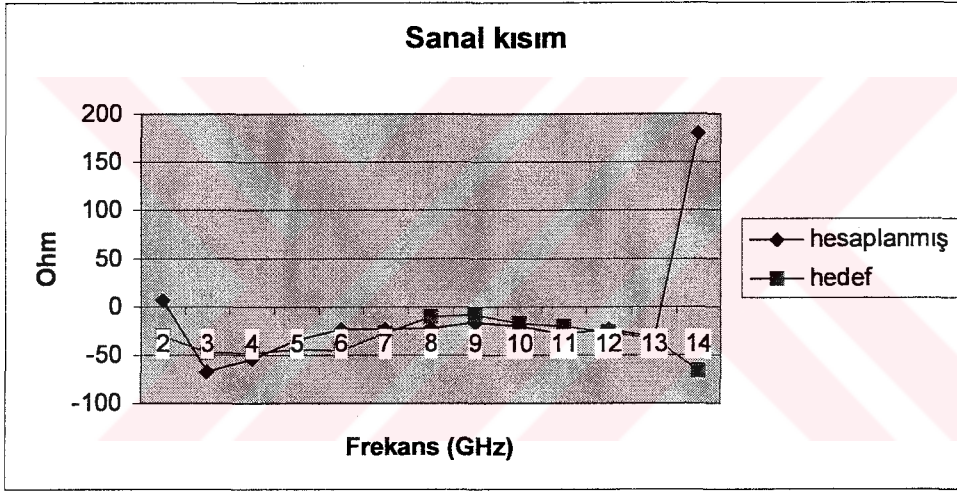
Çizelge 8.7.3 Modellenen devre ile elde edilen empedans değerleri

Frekans (GHz)	Hesaplanan Empedans (Ohm)	
	Gerçek	Sanal
2	121.87	6.53
3	90.19	-66.64
4	45.21	-54.3
5	34.87	-34.5
6	38.27	-23
7	42.95	-22.86
8	40.31	-22.44
9	42.98	-16.25
10	53.41	-19.94
11	48.91	-27.95
12	53.12	-22.78
13	45.71	-31.2





Şekil 8.7.6 Hesaplanan ve hedef empedans değerlerinin gerçek kısımları

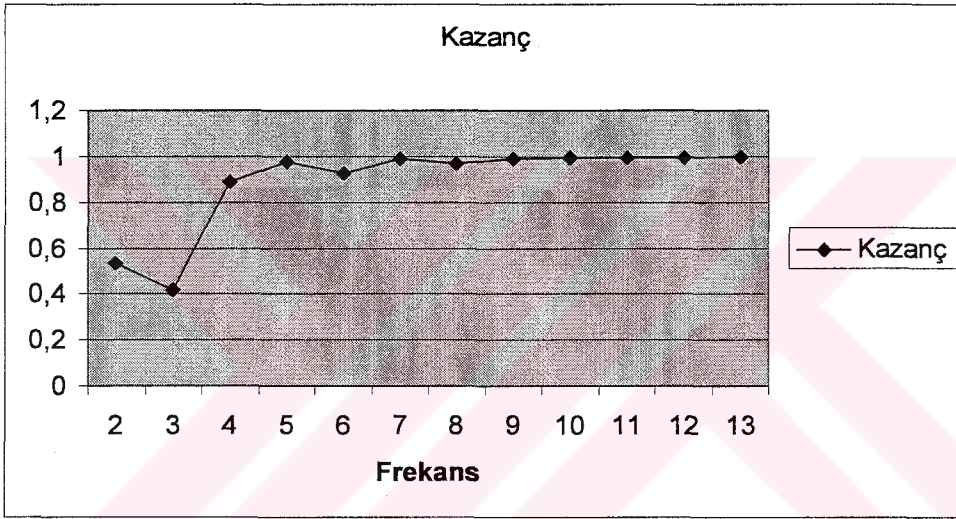


Şekil 8.7.7 Hesaplanan ve hedef empedans değerlerinin sanal kısımları

Devrenin frekans kazanç karakteristiği:

Çizelge 8.7.4 Modellenen devrenin kazancı

Frekans (GHz)	Kazanç
2	0,535
3	0,42
4	0,89
5	0,98
6	0,93
7	0,99
8	0,97
9	0,99
10	0,996
11	0,994
12	0,995
13	0,9995

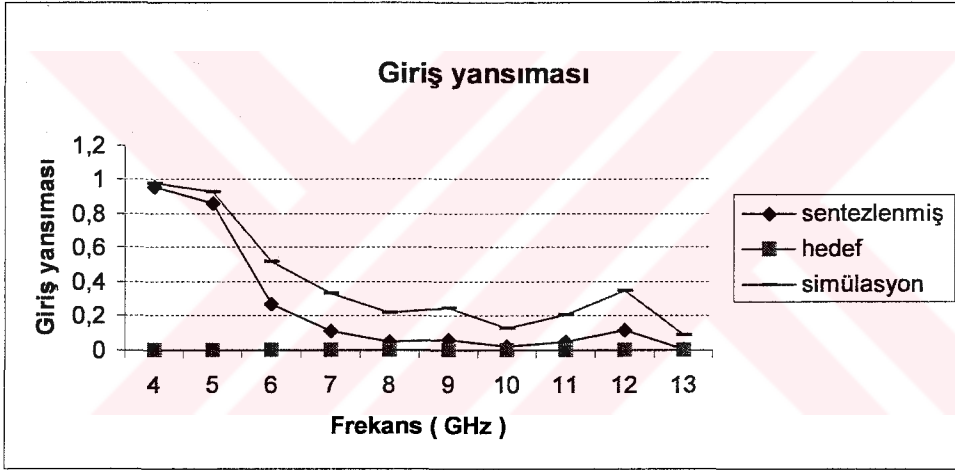


Şekil 8.6.8 Modellenen devrenin kazancı

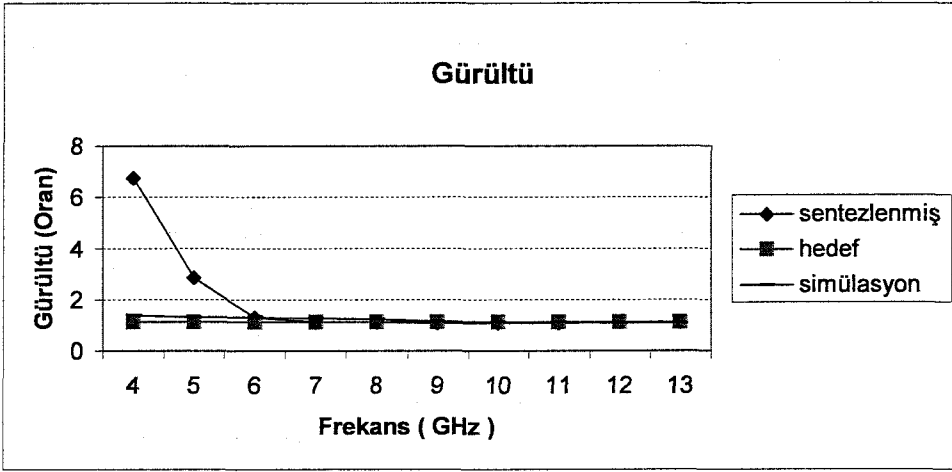
İşlemin son aşamasında bu iki devre ve ortaya transistor konularak yükseltici tasarlanmış ve sonuçları hesaplanmıştır.

Çizelge 8.7.5 Tüm devre karakteristiği

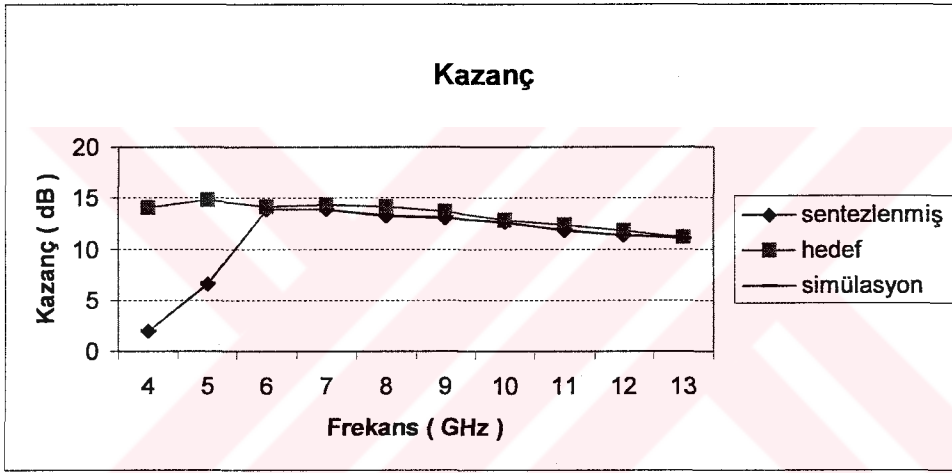
Frekans (GHz)	Hesaplanan Kazanç (dB)	Simülasyon Sonucu	Hesaplanan Giriş Yansıması	Simülasyon Sonucu	Hesaplanan Gürültü (Oran)	Simülasyon Sonucu
4	1.99	1.98	0.96	0.98	6.77	1.38
5	6.59	6.63	0.86	0.93	2.84	1.33
6	13.897	13.9	0.27	0.52	1.31	1.3
7	13.934	13.9	0.11	0.33	1.13	1.27
8	13.26	13.3	0.05	0.22	1.11	1.23
9	13.07	13.1	0.06	0.25	1.1	1.17
10	12.64	12.6	0.02	0.13	1.1	1.14
11	11.87	11.9	0.05	0.21	1.1	1.11
12	11.36	11.4	0.12	0.35	1.117	1.09
13	11.26	11.1	0.004	0.09	1.11	1.09



Şekil 8.7.9 Modellenen devrenin giriş yansıma katsayısı



Şekil 8.7.10 Modellenen devrenin gürültüsü



Şekil 8.7.11 Modellenen devrenin kazancı

## 9. SONUÇLAR

Bu çalışmada, mikrodalga kuvvetlendiricilerinin optimizasyonu temel problemi olan gerçekleştirilebilir tasarım uzayı problemi çözülmüştür. Tasarım uzayı, iki alt uzaydan ibarettir.

i) Tasarım değişkenleri uzayı

ii) Tasarım hedefi uzayı

Bizim sistemimizde tasarım değişkenleri,  $h$  polinomunun katsayılarıdır ve hedef fonksiyonlarımız gürültü faktörü  $F$ , giriş yansıtma katsayısı modülü  $\rho_i$  ve transducer güç kazancı  $G_T$ 'dir. Uygulanabilir tasarım değişkenleri uzayı, sistemin gerçekleştirilmesi düşünülen teknolojinin sınırları gözönüne alınarak teşkil edilmiştir. Aynı zamanda uygulanabilir hedef uzayı da aktif elemanın performans veri sayfaları kullanılarak oluşturulmuştur.

Optimizasyonda kullanılan hata fonksiyonları Nelder-Mead Simpleks Algoritması ile minimize edilmiştir. Optimizasyon prosedüründe uydurma devrelerinin performans karakteristiklerinin inşası  $N$  (örnekleme frekansı sayısı) adımda yapılmıştır. Öyle ki, her bir adımda başlangıç değerleri, bir önceki adımın optimizasyon sonuçlarıdır. Optimizasyon işlemi esnasında tatmin edici sonuçlara ulaşılmadığı adımda eleman sayısının birer birer artırılma yoluna gidilmiştir.

Optimizasyon sonucunda tasarlanan devreler, "MICROWAVE OFFICE" mikrodalga simülasyon programı ile test edilmiştir. Gerçekleştirilen devre sonuçlarının simülasyon sonuçları ile tam bir uyum içerisinde olduğu gözlemlenmiştir.

Bu çalışmada elde edilen saçılma parametreleri, devreler ileriki çalışmalarda sadece dağılmış parametrelili veya hem dağılmış hem toplu parametrelili elemanlar kullanılmak suretiyle de tasarlanabilir.

Transistor potansiyel karakteristikleri ortalama olarak yaklaşık %70 oranda en fazla 10 adet pratik mertebeli LC elemanlarıyla modellenmiştir. İleride bu oran optimizasyon ve sentez metodlarının geliştirilmesiyle artırılmaya çalışılacaktır.

Bu çalışmada tasarlanan ve simülasyon programları ile gerçekleştirilebilirliği ispat edilen devreler, ileriki aşamalarda mikrodalga devre teknolojilerinden yararlanılarak uygulamaya konacaktır.

**KAYNAKLAR**

Aksen, A., Yarman, B.S., "A Real Frequency Approach to Describe Lossless Two-Ports Formed With Mixed Lumped and Distributed Elements", International Journal of Electronics and Communications (AEÜ) 55, No. 6, December 2001, 389-396.

Aliyev, İ., (2001), "Performans (F,  $V_i$ ,  $G_t$ ) Üçlüleri Kullanılarak Geniş Bandlı Mikrodalga Kuvvetlendirici Tasarımı", Yüksek Lisans Tezi, YTÜ Fen Bilimleri Enstitüsü.

Bunday, B.D., "Basic Optimization Methods", Edward Arnold, Baltimore, 1984

Capponi, G., Di Maio, B., Livreri, P., (1991), "A Novel Technique for Computer-Aided Design of Low Noise Microwave Amplifiers", IEEE, 1991, 605-608

Cengiz, Y., Güneş, F., " Bir Mikrodalga Transistorunun Bulanık Mantık ile Modellenmesi" 11. Sinyal İşleme Ve İletişim Uygulamaları Kurultayı 18-20 Haziran 2003, İstanbul . 130-133

Cioffi, K.R., (1989), " Broad-Band Distributed Amplifier Impedance Matching Techniques", IEEE Transactions on Microwave Theory and Techniques, Vol. 37, No. 12, December 1989, 1870-1876.

Collin, R.E., " Foundation For Microwave Engineering" Mcgraw-Hill 1992 Pp 334-339

Güneş, F., Cengiz, Y., "Optimization of a Microwave Amplifier Using Neural Performance Data Sheets With Genetic Algorithms", International Conference on Artificial Neural Networks (ICANN) 2003, 630-637.

Güneş, F., Torpi, H., Gürgen, F., "A Multidimensional Signal-Noise Neural Model for Microwave Transistor" IEE Proc-Circuits Devices And Systems Vol 145, No 2, 1998 Pp 111-117

Güneş, F., Gürgen F., and Torpi, H., "Signal-Noise Neural Network Model For Active Microwave Device", IEE Proc-Circuits Devices And Systems, Vol. 143, No. 1, 1996, 1-8.

Güneş F., Güneş M. Ve Fidan M., " Performance Characterisation Of A Microwave Transistör", Ieee Proc. Circuits Devices System, Vol. 141, No:5, October 1994

Güneş F., Çetiner B.A., "Smith Chart Formulation Of Performance Characterisation For A Microwave Transistor", Ieee Proc. Circuits Devices Syst. Vol. 145, No:6, December 1998

**EKLER**

Ek 1 Tezde kullanılan matlab programı



## Ek 1 Tezde Kullanılan Matlab Programı

---

```

%
% g_from_h: h(s) ve f(s) polinomlarından kayıpsızlık koşuluna göre g(s) polinomunun
üretilmesi

function g=g_from_h(h,f)

% CT:

%fprintf('\n g_from_h basi\n');

%h1=h(s),h2=h(-s)

h1=h;nh=length(h)-1;

for i=0:nh

    if rem(i,2)==0,

        h2(nh-i+1)=(+1)*h(nh-i+1);

    else

        h2 (nh-i+1)=(-1)*h(nh-i+1);

    end

end

% hh=h1*h2 ;

hh=conv(h1,h2);

%f1=f(s), f2=f(-s)

f1=f;

nf=length(f)-1;

for i=0:nf

    if rem(i,2)==0,

```



```

f2(nf-i+1)=(+1)*f(nf-i+1);

else

f2(nf-i+1)=(-1)*f(nf-i+1);

end

end

% ff=f1*f2;

ff=conv(f1,f2);

% G polinomunun oluşturulması:

if length(ff)<length(hh)

fa=length(hh)-length(ff);

falt=zeros(1,fa);

ff=[falt ff];

end

gg1=hh+ff;

% gg polinomu çifttir. sıkıştır.

ng1=(length(gg1)-1)/2;

gg=zeros(1,ng1+1);

for i=0:ng1

gg(i+1)=gg1(2*i+1);

end

% G polinomunun koklerini buluruz.

kok=-1*sqrt(roots(gg));

g=sqrt(abs(gg1(1)))*poly(kok);

% CT:

```

```
%fprintf('\n g_from_h çıkılıyor\n');
```

Return

---

```
function [a]=hata(eleman)

h1=eleman(:,1);
h2=eleman(:,2);
h3=eleman(:,3);
h4=eleman(:,4);
h5=eleman(:,5);

%h6=eleman(:,6);
%h7=eleman(:,7);
%h8=eleman(:,8);
%h9=eleman(:,9);

hh=[h1 h2 h3 h4 h5];
hh(:,7)=0;

ff=[0 0 0 0 0 0 1];

gg=g_from_h(hh,ff);

giris=[...

    %2 11.01 -137.58

    %3 10.54 -85.96

    %4 24 -118.06

    %5 78.77 -200.46

    %6 131.11 -222.45

    %7 300.01 -193.57
```

```

%8 326.76 -74.95

9 286.28 15.56

10 209.47 -40.48

11 187.75 -1.31

12 140.69 -44.56

%13 112.43 -46.06];

Egpay=hh+gg

Egpayda=gg-hh

fr=j*(giris(:,1)/13)';

pay=polyval(Egpay,fr);

payda=polyval(Egpayda,fr);

Eg=pay./payda

Ei=giris(:,2)'+1i*giris(:,3)';

a=(real(Ei)-real(Eg)).^2+(imag(Ei)-imag(Eg)).^2;

a=sum(a)

%*****

%function for calculating paraconjugate polynomial

%the arguments are passed from the main code

%this function finds the paraconjugate of PS polynomial *

%*****

function P_S=paraconjugate (PS)

c = length (PS)-1;

for k = 0:c

    if rem(k , 2)== 0

```

```
P_S(c-k+1) = (+1)*PS(c-k+1);  
else  
P_S(c-k+1) = (-1)*PS(c-k+1);  
end  
end  
return  
%candas bilgin 2002  
In = DLMREAD('Dosya_Input.csv',';',0,0,'A1..N14');  
S = MATCOMP(In(:,[3:2:9,12]),In(:,[4:2:10,13]));  
Guopt=In(3:12,11);  
Guopt=10.^(0.1*Guopt);  
candas=In(3:12,14);  
Yopt=MATCOMP(In(3:12,12),In(3:12,13));  
G_opt=S(:,5);  
S = S(:,1:4);  
S=S(3:12,:);  
S11=S(:,1);  
S21=S(:,2);  
S12=S(:,3);  
S22=S(:,4);  
data=[...  
4  
5  
6
```

7

8

9

10

11

12

13];

`w=data(:,1)';``ZLhes = [...`

56.17 9.24

59.99 11.05

64.97 12.33

71.3 12.71

79.08 11.6

88.2 8.15

98.08 1.23

107.21 -10.28

112.98 -26.63

112.42 -46.05];

`ZLhes=ZLhes(:,1)+j*ZLhes(:,2);``ZLreq = [...`

4 24 -118.06

5 78.77 -200.46

6 131.11 -222.45

7 300.01 -193.57

8 326.76 -74.95

9 286.28 15.56

10 209.47 -40.48

11 187.75 -1.31

12 140.69 -44.56

13 112.43 -46.06];

ZLreq=ZLreq(:,2)+j\*ZLreq(:,3);

Zinhes = [...

47.2683 -6.9402

45.8589 -8.2518

44.2465 -9.3207

42.4813 -10.1315

40.6118 -10.6800

38.6825 -10.9715

36.7323 -11.0184

34.7934 -10.8385

32.8919 -10.4524

31.0476 -9.8825];

Zinhes=Zinhes(:,1)+j\*Zinhes(:,2);

Zinreq = [...

4 54.63 93.6

5 45.89 64.23

6 40.69 51.25

7 40.21 36.92

8 37.62 24.41

9 33.74 13.36

10 32.12 8.47

11 31.03 1.39

12 31.41 -3.698

13 31.05 -9.88];

Zinreq=Zinreq(:,2)+j\*Zinreq(:,3);

YLhes=(ZLhes-50)./(ZLhes+50);

YLreq=(ZLreq-50)./(ZLreq+50);

YShes=(Zinhes-50)./(Zinhes+50);

YSreq=(Zinreq-50)./(Zinreq+50);

MYLhes=abs(YLhes);

MYLreq=abs(YLreq);

MYShes=abs(YShes);

MYSreq=abs(YSreq);

Yinhes=S11+((S12.\*S21.\*YLhes)./(1-S22.\*YLhes));

Yinreq=S11+((S12.\*S21.\*YLreq)./(1-S22.\*YLreq));

Kazancreq=((1-MYLreq.^2).\*(abs(S21)).^2.\*(1-MYSreq.^2))./((abs(1-S22.\*YLreq)).^2.\*(abs(1-Yinreq.\*YSreq)).^2);

Kazancreq=10\*log10(Kazancreq)

Kazanches=((1-MYLhes.^2).\*(abs(S21)).^2.\*(1-MYShes.^2))./((abs(1-S22.\*YLhes)).^2.\*(abs(1-Yinhes.\*YShes)).^2);

Kazanches=10\*log10(Kazanches)

```

figure(1);clf;

plot(w,Kazancreq,'kx-',w,Kazanches,'r-'),grid

xlabel('w');ylabel('Kazanc');title ('Kazanc ');

xreq=(abs(YSreq-transpose(Yinreq)).^2)/((abs(1-Yinreq.*YSreq)).^2);

xhes=(abs(YShes-transpose(Yinhes)).^2)/((abs(1-Yinhes.*YShes)).^2)

VSWRreq=(1+(xreq.^2))/(1-(xreq.^2))

VSWRhes=(1+xhes.^2)/(1-xhes.^2)

figure(2);clf;

plot(w,VSWRreq,'kx-',w,VSWRhes,'r-'),grid

xlabel('w');ylabel('VSWR');title ('VSWR ');

Gurultu=Guopt+(4.*candas.*(abs(YShes-Yopt)).^2)/((1-(abs(YShes)).^2).*abs(1+Yopt).^2)

Gurultureq=Guopt+(4.*candas.*(abs(YSreq-Yopt)).^2)/((1-(abs(YSreq)).^2).*abs(1+Yopt).^2)

%=====

C1=0.6416;

L1=1.275;

C1=C1/(50*2*pi*13*10^9)

L1=L1*50/(2*pi*13*10^9)

f=[2 3 4 5 6 7 8 9 10 11 12 13];

f=f.*10^9;

w=2*pi*f;

s=j*w;

r=50;

el=r;

```



```
e2=(e./(s*C1))./(r+(1./(s*C1)));
```

```
function Z=MATCOMP(A,Theta)
```

```
%Z=MATCOMP(A,Theta) Genlik ve Açık ile Kompleks sayıyı üretir.
```

```
% Theta derece cinsinden girilecek. A, Theta vektor veya matris te olabilir.
```

```
if (nargin~=2)
```

```
error('wrong number of input arguments');
```

```
elseif (size(A)~=size(Theta))
```

```
error('matrix dimensions must agree');
```

```
else
```

```
Z=A.*exp(i.*Theta./180*pi);
```

```
End
```

```
%=====
```

```
%hh=[169.7388 80.8797 506.0385 168.2364 473.6348 82.5483 134.5686];
```

```
%hh=[94.4370 41.5993 310.9767 102.6584 313.1431 56.8779 92.6294];
```

```
hh=[-0.5943 6.5833];
```

```
%hh=[546.1 168.0 1228.1 273.8 862.5 103.9 183.5];
```

```
hh(:,3)=0;
```

```
ff=[0 0 1];
```

```
gg=g_from_h(hh,ff);
```

```
giris=[...
```

```
2 11.01 -137.58
```

```
3 10.54 -85.96
```

```
4 24 -118.06
```

```
5 78.77 -200.46
```

6 131.11 -222.45

7 300.01 -193.57

8 326.76 -74.95

9 286.28 15.56

10 209.47 -40.48

11 187.75 -1.31

12 140.69 -44.56

13 112.43 -46.06];

fr=j\*(giris(:,1)./13)';

Egpay=hh+gg

Egpayda=gg-hh

pay=polyval(Egpay,fr);

payda=polyval(Egpayda,fr);

Eg=pay./payda;

Ei=giris(:,2)'+1i\*giris(:,3)';

yansima=(Eg-Ei)./(Eg+conj(Ei));

(abs(yansima)).^2

tgk=1-(abs(yansima)).^2

**ÖZGEÇMİŞ**

Doğum tarihi	22.02.1979	
Doğum yeri	İstanbul	
Lise	1994-1997	Kartal Anadolu Lisesi
Lisans	1997-2001	İstanbul Üniversitesi, Mühendislik Fak. Elektrik Elektronik Mühendisliği Bölümü

**Çalıştığı kurum(lar)**

2001-Devam ediyor YTÜ Elektrik – Elektronik Fakültesi, Elektronik ve Haberleşme Mühendisliği Bölümü, Elektromagnetik Alanlar ve Mikrodalga Tekniği Anabilim Dalı Araştırma Görevlisi

